

전압제어 마이크로파 발진기의 위상잡음 특성 분석

강진래* · 이승욱* · 김영진** · 이영철*

*경남대학교 정보통신공학과

**동의 대학교 전자공학과

Analysis of Phase Noise Characteristics of Voltage-Control Microwave Oscillator

Jin-Rae Kang* · Syung-Wook Lee* · Young-Jin Kim** · Young-Chul Rhee*

*Div. of Information & Comm. Eng., Kyungnam University

**Div. of Electronic Engineering, Dongeui University

E-mail : redkjr@netian.com , micropt@kyungnam.ac.kr

요 약

본 논문은 디지털 위상용 하향변환기에 적용되는 고안정 전압제어 마이크로파 발진기의 위상잡음 특성을 분석하였다. 전압제어 마이크로파 발진기는 능동소자의 비선형 등가모델과 케환회로의 영향을 고려하여 유전체 공진 마이크로파 발진기를 위상잡음과 출력 전력에 절충(trade-off)하여 설계하였고, 13.25GHz의 발진주파수에서 출력이득은 12dBm이고, 위상잡음은 오프 주파수 100KHz에서 -107.91dBc 를 보였다. 바랙터 다이오드 동작에 의한 튜닝 범위는 2MHz/V로 위상동기 발진기에 응용할 수 있음을 보였다.

1. 서 론

현재 사용되고 있는 마이크로파 디지털 통신시스템은 제한된 전송대역을 효과적으로 사용하기 위해 QPSK나 QAM과 같은 코헤어런트 신호를 사용하여 정보신호를 전송하고 있다. 코헤어런트 신호를 수신하는 디지털 통신 수신시스템의 국부 발진기에서는 입력 반송파 신호에서 정보신호를 추출하기 위해 정확한 동기를 요구한다. 그러나 국부발진기에서 발생하는 위상잡음 성분은 위상 동기 뿐만 아니라 기저대역에서의 반송파 신호에 대한 C/N_0 와 BER에 영향을 미치게 된다. 따라서 디지털 통신 수신단의 안정적인 동작을 보장하기 위해서는 발진기에서 발생하는 위상잡음에 대해서 고려하여야 하고, 발진기의 출력 신호를 제어하여 높은 이득을 가지도록 설계하여야 한다[1,2]. 본 논문은 디지털 통신시스템의 하향 변환기에 적용되는 전압제어 유전체 발진기(Voltage-Control Dielectric Resonator Oscillator)에서 발생하는 위상잡음에 대해서 능동소자의 비선형 함수의 영향과 입력 바이어스를 선정하였으며, 하모닉 발란스 법을 적용하여 큰 부성저항과 높은 출력 이득을 가지도록 절충하여 설계하였다.

낮은 위상잡음을 가지도록 병렬 케환형 유전체 공진기를 사용하였으며 입력 신호전압변화에 대해서 튜닝 범위를 가지도록 바랙터 다이오드를 삽입하여 설계하였다.

II. 능동소자 비선형 함수의 위상잡음 영향

FET와 같은 능동소자를 사용하는 발진기에서는 발진신호를 얻기 위해 FET를 불안정 영역에서 동작시키고 높은 출력 이득과 하모닉 발진성분을 이용하기 위해서 비선형 영역의 바이어스 점을 선정하게 된다. 능동소자의 내부 등가소자는 바이어스 변화에 대해서 비선형적인 동작 특성을 나타내게 되고 출력신호의 위상 및 주파수 성분은 불안정하게 된다. 그러므로 능동소자 내부 등가소자의 비선형 함수는 발진기의 위상잡음에 중요한 영향을 미치게 된다. 이런 비선형 함수에 의해서 발생하는 대표적인 위상잡음 성분은 능동소자에서 발생하는 열에 의해서 낮은 주파수 대역 전체에서 발생하는 열잡음 또는 백색 가우시안 잡음과 저주파 대역에서 비선형 동작에 의해 발생하는 플리커 잡음, 그리고 발진기의 케환 회로를 거

처 상향변조되는 $1/f^2$ White FM, $1/f^3$ flicker FM 잡음으로 나타나게 된다. 그러므로 발진기에서 발생하는 위상잡음에 대해서 분석하기 위해서는 능동소자의 비선형 함수에 대한 해석이 필요하다 [2~8].

본 논문에서는 능동소자의 비선형 함수를 해석하는 방법 중 주변온도 및 능동소자의 온도변화와 핀치오프 점 이상에서 비선형 해석이 가능한 TOM 모델을 사용하여 분석하였다. TOM 모델에서 분석되는 비선형 함수는 입력 바이어스 전압인 V_{ds} , V_{gs} 에 대한 I_{ds} 변화를 DC 파라미터 VTO, ALPHA, BETA, GAMMADC, Q, DELTA를 이용하여 Data sheet의 I-V 특성곡선에 최적시키는 DC파라미터 분석과 DC 파라미터 분석을 통해서 결정된 FET 동작점에 대해서 AC 파라미터 GAMMAAC, TAU, Cds0, Cgs0, Cgd를 이용하여 대신호 S파라미터에 대해서 최적화시키는 AC파라미터 분석과정으로 이루어진다[3~6].

TOM 모델에서 제공하는 비선형 파라미터 중 위상잡음에 영향을 미치는 파라미터는 I_{ds} 전류에 영향을 미치는 비선형 커패시턴스 Cgd와 Cgs로 분석된다. 이 성분은 바이어스 전압에 대한 내부 기생 커패시턴스 성분으로 V_{gs} 와 V_{ds} 변화에 대해서 가변 값을 가진다. 그러므로 위상잡음에 미치는 영향을 비선형 커패시턴스 Cgd, Cgs의 바이어스 변화에 대한 가변 값과 위상잡음 변화를 분석하여 최적의 위상잡음을 가지는 발진기를 설계할 수 있다. 그림.1은 TOM 모델에서 해석되는 FET의 내부 등가회로를 나타내고 있다.

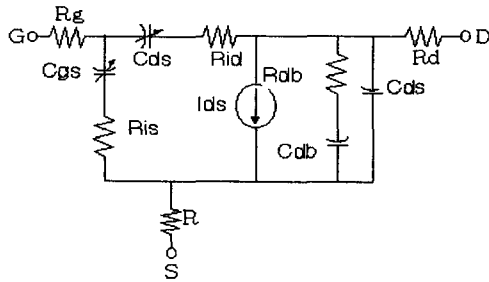


그림.1 FET 내부(intrinsic) 등가회로(TOM)

그림.1에서와 같이 게이트 단에 형성되는 비선형 커패시턴스 Cgs와 Cgd를 가변 커패시턴스로 정의하고 바이어스 변화에 대한 관계를 식(1~5)에서 정의하고 있다[3,4].

$$C_{gs} = \frac{C_{gs0}}{\sqrt{1 - \frac{V_{new}}{V_B}}} \frac{1}{2} \left[1 + \frac{V_{eff} - VT}{\sqrt{(V_{eff} - VT)^2 + \delta^2}} \right] \times \frac{1}{2} \left[1 + \frac{V_{gs} - V_{gd}}{(V_{gs} - V_{gd})^2 + (\frac{1}{\alpha})^2} \right]$$

$$+ C_{gd0} \left[1 - \frac{V_{gs} - V_{gd}}{(V_{gs} - V_{gd})^2 + (\frac{1}{\alpha})^2} \right] \quad (1)$$

$$C_{gd} = \frac{C_{gd0}}{\sqrt{1 - \frac{V_{new}}{V_B}}} \frac{1}{2} \left[1 + \frac{V_{eff} - VT}{\sqrt{(V_{eff} - VT)^2 + \delta^2}} \right] \times \frac{1}{2} \left[1 - \frac{V_{gs} - V_{gd}}{(V_{gs} - V_{gd})^2 + (\frac{1}{\alpha})^2} \right] + C_{gd0} \left[1 + \frac{V_{gs} - V_{gd}}{(V_{gs} - V_{gd})^2 + (\frac{1}{\alpha})^2} \right] \quad (2)$$

$$V_{new} = \frac{1}{2} (V_{eff} + V_T + \sqrt{(V_{eff} - V_T)^2 + \delta^2}) \quad (3)$$

$$V_{eff} = \frac{1}{2} (V_{gs} + V_{gd} + \sqrt{(V_{gs} - V_{gd})^2 + (\frac{1}{\alpha})^2}) \quad (4)$$

$$VT = VTO - \gamma AC \cdot V_{ds} \quad (5)$$

Cgs와 Cgd 변화에 대해서 식(6~9)에서 I_{ds} 와 I_{gs} 전류의 밀도는 가변 값을 나타낸다. 이것은 식(10)에서 나타내는 Lesson's 모델에서 제시하는 위상잡음에 대한 정의에서 NF(Noise Figure)와 발진기의 퀘환이득 K, 신호전압의 전력, 입력신호 전압의 전력, 능동소자에서 재생성되는 리액티브 전력에 영향을 미치게 된다[2].

$$\langle |I_{ds}|^2 \rangle = 4K_B T \Delta f g_m P \quad (6)$$

$$\langle |I_{gd}|^2 \rangle = 4K_B T \Delta f \frac{\omega^2 C_{gs}^2}{g_m} R \quad (7)$$

$$(8)$$

$$\langle I_{gs} I_{ds}^* \rangle = 4K_B T \Delta f j \omega C_{gs} \sqrt{P R C}$$

$$C_{ds}(\omega) = \frac{2}{\pi} K_B T \Delta \omega \begin{bmatrix} \frac{\omega^2 C_{gs}}{g_m} & -j \omega C_{gs} \sqrt{P R C} \\ j \omega C_{gs} \sqrt{P R C} & g_m P \end{bmatrix} \quad (9)$$

식(10)에서는 Lesson's 모델에서 제시하는 발진기의 출력위상잡음에 대한 관계식을 나타내고 있다[2].

$$L(f_m) = \frac{1}{2} \left[1 + \frac{\omega^2}{4 \omega_m^2} \left(\frac{P_{in}}{\omega_o W_e} + \frac{1}{Q_{int}} + \frac{P_{sig}}{\omega_o W_e} \right)^2 \right] \times \left(1 + \frac{\omega_c}{\omega_m} \right) \frac{F K T_o}{P_{avs}} \text{ dBc/Hz} \quad (10)$$

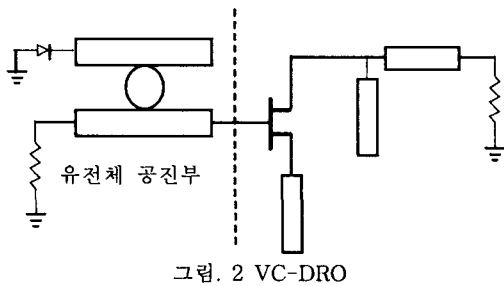
윗 식과 같이 비선형 커패시턴스에 의해서 가변하는 각 항의 함수들에 의해서 출력 위상잡음은 영향을 받게된다. 그러므로 각 항에서 낮은 위상잡음을 가지는 조건을 이용하면 NF가 낮은 능동소자와 높은 gm, 능동소자 내부에서 재생성되는 비선형 전력에 대한 분석 및 감소, 높은 무부하 Q 계수로 위상잡음을 감소할 수 있다.

III. 저위상 잡음 전압제어 유전체 발진기 구성

전압제어 유전체 발진기는 공진 주파수를 발생하는 유전체 공진기와 발진신호를 출력하는 발진기(FET), 그리고 최대 출력을 얻기 위한 부하단으로 구성된다. 발진신호를 얻기 위해서 능동소자의 입력단 중 하나를 공통으로 사용하여 불안정 영역에서 동작시킨다. 일반적으로 사용하는 공통소스구조는 비선형 커패시턴스 Cgd의 값이 작기 때문에 낮은 출력신호레벨을 가지고 공통 드레인 구조는 Cgs의 값이 크기 때문에 매우 불안하여 높은 출력 레벨 신호를 발생한다. 그러나 하모닉 발진신호 성분도 증가하므로 위상잡음이 나빠지는 특성을 가진다. 그러므로 능동소자의 내부 비선형 커패시턴스 Cgs와 Cgd에 대한 영향과 출력익득, 위상잡음에 대해서 절충해서 설계되어야 한다[7,8].

또한 유전체(Dielectric Resonant)의 높은 Q값을 이용하여 위상잡음을 감소시킬 수 있으므로 공진부 구성에 대해서 고려하여야 한다. 두 개의 스트립 라인으로 유전체와 결합되는 병렬형 유전체 공진기는 하나의 스트립 라인으로 결합되는 직렬형 공진기 보다 낮은 위상잡음을 가지는 특성이 있다.

본 논문에서는 저 위상잡음과 출력 익득에 대해서 절충하여 그림 2와 같이 병렬 궤환 유전체 공진기를 포함하고 위상잡음 낮은 위상잡음 값을 가지는 공통 소스형 반사형 전압제어 유전체 발진기를 설계하였다[9].



IV. 저위상 잡음 전압제어 유전체 발진기 설계

본 논문에서는 NEC사의 NE32584c PHEMT를 사용하여 비선형 해석하고 분석된 비선형 함수를 이용하여 실제 유전체 발진기 설계에 적용하였다. 마이크로파 디지털 통신 시스템에 적용하기 위해 Ku-band 주파수인 13.25GHz에 발진하도록 설계하였으며, 유전율 2.5인 테프론 기판과 Q=1600인 유전체를 사용하였다.

[1]. 능동소자 비선형 함수 분석

NE32584c의 비선형 함수를 분석하기 위해 data

sheet에서 제공하는 I-V curve와 S파라미터에 근사한 결과를 가지도록 Vds=2V, Vgs=-0.6, Ids=10mA 바이어스에서 DC 파라미터, AC파라미터를 최적화 하였다. 표.1, 2에서는 DC 파라미터와 AC파라미터를 최적화 한 값을 나타내고 있다. 최적 모델링 값을 나타내고 있다.

표. 1 DC 파라미터 모델링 값

LIBRA 파라미터	정의	최적값
VTO	Nonscaleable of the threshold voltage	-0.775V
Alpha	Current saturation parameter	9
delta	Output feedback coefficient	0.48
gammaDC	DC drain pull coefficient	0.072
beta	Transconductance parameter	0.11

표. 2 AC 파라미터 모델링 값

LIBRA 파라미터	정의	최적값
gammaAC	AC drain pull coefficient	0.0729894
TAU	Transit time under gate	0.501483psec
Cds	Drain-source capacitance	0.119339pF
Cbs	Dispersion source capacitance	0.999976nF
Cgs0	Zero-bias gate-source junction capacitance	0.2388131pF
Cgd0	Zero-bias gate-drain junction capacitance	0.01172263pF

[2]. VC-DRO 모의실험 및 결과

비선형 커패시턴스 Cgd와 Cgs에 의한 위상잡음 영향을 분석하기 위해 비선형 모델링 소자를 사용하여 저위상 잡음 PLDRO를 설계하였다. 그림. 4은 비선형 모델링 된 NE32584c를 사용한 13.25 GHz DRO의 회로도이다.

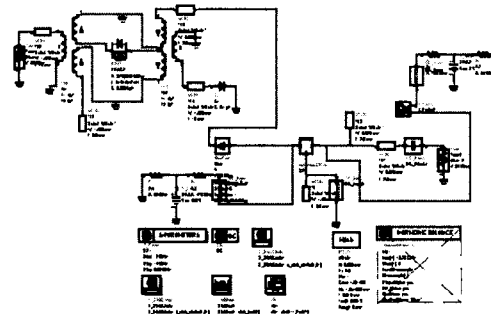


그림. 4 13.25GHz DRO 회로

모의 실험 결과 입력 바이어스 $V_{ds}=2V$, $V_{gs}=-0.6V$, $I_{ds}=10mA$, $C_{gs}=0.238813pF$, $C_{gd}=0.01172263pF$ 에서 그림.5와 같이 부성저항과 위상잡음을 확인하였고, 그림.6과 같이 위상잡음 값을 확인하였다.

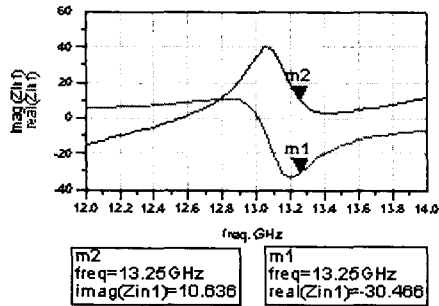


그림. 5 부성저항 및 위상

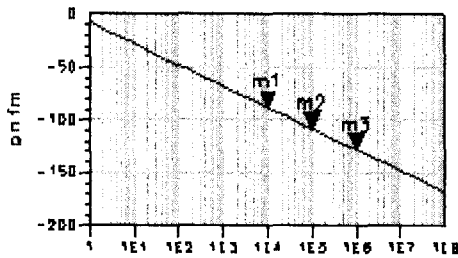


그림. 6 13.25GHz DRO 출력 위상잡음

전압제어 유전체 발진기의 출력위상잡음은 음색 주파수 10KHz에서 -87.9dBc, 100KHz에서 -107.9 dBc의 위상잡음과 발진주파수에서 12dBm의 출력 이득을 확인하였다.

모의 실험 결과 비선형 해석된 능동소자를 사용하여 설계한 발진기는 발진주파수에서 낮은 위상잡음을 가짐을 확인하였다. 그러나 바랙터를 사용하지 않은 유전체 공진기에 비해서 위상잡음이 높게 나타남을 확인하였다. 이것은 바랙터 다이오드의 내부 등가 저항성분이 전체 위상잡음에 영향을 미치는 것으로 분석하였으며 실제 Lesson's 모델에서 계산되는 함수에 포함되어 분석된다.

비선형 모델된 소자를 사용하여 발진기를 설계한 결과 비선형 함수의 위상잡음에 미치는 영향을 수치적으로 확인할 수 있었으며, 바이어스 조건과 외부 구성회로의 최적화로 위상잡음을 감소하고 출력이득을 높일 수 있음을 확인하였다.

V. 결론

본 논문에서는 능동소자의 비선형 함수가 위상잡음에 미치는 영향과 출력이득을 절충하여 마이

크로파 디지털 통신 시스템의 국부발진기에 적용되는 전압제어 유전체 발진기를 설계하였다. 최적의 위상잡음을 가지는 능동소자의 비선형 커패시턴스와 바이어스 조건은 $V_{ds}=2V$, $V_{gs}=-0.6V$, $I_{ds}=10mA$ 일 때 $C_{gs}=0.238813pF$, $C_{gd}=0.0117226pF$ 이고 외부 케환회로와 유전체의 높은 Q 값을 이용하여 -87.9dBc@10KHz, -107.9dBc@100KHz의 위상잡음과 12dBm의 출력 이득을 확인하였다. 그러므로 능동소자의 비선형 함수가 위상잡음에 미치는 영향을 확인할 수 있었으며, Lesson's 모델에서 제시되는 함수들을 이용하여 위상잡음을 감소할 수 있음을 확인하였다.

앞으로의 연구방향은 바랙터 다이오드에서 기인하는 등가저항에 대한 위상잡음 영향과 공진기와 발진기의 결합구조가 위상잡음에 미치는 영향, 대해서 연구할 것이다.

참고 문헌

- [1] M. K. Nazami, "Evaluate the Impact of Phase Noise on Receiver Performance", Microwave&RF, pp. 165-172, May, 1998
- [2] Ulrich L. Rohde "Microwave and Wireless Synthesizers" Jhon Wiley & Sons INC, pp. 79~132, 1997
- [3] Edmar Camargo "Design of Frequency Multipliers and Harmonic Oscillator", Artech House. pp.15~42, 1998
- [4] Hermann Statz, Paul Newman, IRL W. Smith, Robert A. Pucel, Hermann A. Haus "GaAs FET Device and Circuit Simulation in SPICE", IEEE Transaction on Electron Devices No.2 pp. 160~168, Feb. 1987
- [5] T.J. Brazil and J.O. Scanlan "A Non-Linear Design and Optimization Procedure for GaAs MESFET Oscillators", IEEE MTT-S Digest pp. 907~910, 1987
- [6] Vicentiu I. Cojocaru, Thomas J. Brazil "Scalebilty of DC/AC Non-Linear Dispersion Models for Microwave FETs" IEEE
- [7] Phillip G Willson and Richard D Carver "An Easy-to-use FET DRO Design Procedure Suited to Most CAD Programs." IEEE MTT-s Digest, pp. 1033~1036, 1989
- [8] CEL "Design Considerations for a Ku-Band DRO in Digital Communication Systems", NEC Application Note, AN1035, 1999
- [9] Guillermo Gonzalez "Microwave Transistor Amplifiers", Prentice-Hall, pp. 212~237, 38 4~427. 1997