

InP/InGaAs HPT's 제작을 위한 ITO/n⁺-InP Ohmic contact 특성연구

황 용 한 · 한 교 용
영남대학교 전자공학과

전화 : 053-810-1524 / 핸드폰 : 011-9360-3061

Formation of ITO ohmic contact to n⁺-InP for InP/InGaAs HPT's fabrication

Yong-Han Hwang · Kyo-Yong Han
Dept. of electronic engineering, Yeungnam university
E-mail : hiland99@hanmail.net

Abstract

The use of a thin film of indium between the ITO and the n⁺-InP contact layers for InP/InGaAs HPTs was studied without degrading its excellent optical transmittance properties. ITO/n⁺-InP ohmic contact was successfully achieved by the deposition of Indium and thermal annealing. The specific contact resistance of about $6.6 \times 10^{-4} \Omega \text{cm}^2$ was measured by use of the transmission line method (TLM). However, as the thermal annealing was just performed to ITO/n⁺-InP contact without the deposition of Indium between ITO and n⁺-InP, it exhibited schottky characteristics. In the applications, the DC characteristics of InP/InGaAs HPTs with ITO emitter contacts was compared with that of InP/InGaAs HBTs with the opaque emitter contacts.

I. 서 론

광통신 및 광진소자 기술은 정보 통신량의 급격한 수요에 대응하기 위한 가장 핵심적인 기술로서 자리를 잡아가고 있다. 이에 전기적 신호와 광신호의 효과적인 상호변환에 대한 중요성이 더해가고 있으며, 아울러 화합물 반도체의 에피 성장기술과 소자 제작 기술의 발전은 OEIC (Optoelectronic Integrated Circuits)의 지속적인 발전을 가져왔다.

InP에 기초한 InP/InGaAs HBT/HPT는 InGaAs가 GaAs에 대해 갖는 물질적 특성의 우수함과 1.3 μm 와 1.55 μm 파장의 원거리 광통신 시스템에 응용

되는 InP 광소자와의 집적화가 용이하기 때문에 광진송시스템의 핵심소자로서 많은 연구가 진행되고 있다.^{[1][2]}

본 연구에서는 ITO 에미터 투명전극을 갖는 InP/InGaAs HPT를 제작하기 위해 HPT의 성능을 결정하는 중요한 요인으로 지적되는 ITO와 n⁺-InP 에미터와의 접촉저항 개선에 중점을 두고, ITO 열처리 또는 ITO와 n⁺-InP 사이에 Indium 박막을 증착시키는 방법으로 TLM^[3]을 이용해서 ITO와 n⁺-InP 사이의 접촉 저항 특성을 연구했다. 뿐만 아니라, 열처리에 의한 ITO 자체의 전기적, 광학적 특성 변화를 측정·분석하고, ITO 에미터 투명전극을 갖는 InP/InGaAs HPT와 동일 에피구조의 금속전극을 갖는 HBT를 동시에 제작해서 DC 특성측정을 통해 두 소자를 비교했다.

II. 실 험

2.1 TLM 패턴 제작 및 측정

ITO는 상온의 Ar/H₂ 환경에서 25A/min 증착속도로 RF-sputtering에 의해 증착되었고, 각각 다른 온도에서 열처리된 ITO 자체의 전기적, 광학적 특성은 four-point probe 와 UV-spectrophotometer를 각각 이용해서 측정·분석하였다.

TLM 패턴은 패턴패드로써 ITO만을 증착한 것과 ITO 증착전에 Indium을 증착한 것 두 가지가 제작되었고, S.I InP substrate 위에 5000Å 두께의 n⁺-InP(N_d=1×10¹⁹) 에피성장된 웨이퍼를 사용하였다. ITO를 증착하기 전에 진공증착과 lift-off 공정을 이용하여 100Å 두께의 Indium패드를 형성하고, RF-sputtering으로 ITO를 증착한다. ITO만 패드로

사용한 샘플의 경우 Indium 증착을 생략한다. ITO 패드 형성 및 전류고립(current isolation)을 위해 ITO는 HF:H₂O(1:1000) 혼합용액에 150초, InP는 HCl:H₃PO₄(1:1) 혼합용액에 20초 동안 각각 에칭을 하고, ITO열처리를 한다. 마지막으로 접촉저항 측정을 위한 접촉패드로써 Cr/Au를 증착하여 TLM 패턴이 제작되었다.

Indium을 증착하지 않고 ITO만 증착한 TLM 샘플의 경우, furnace에서 1hr동안 각각 다른 온도의 ITO 열처리를 통해 접촉저항 특성을 분석했고, Indium을 증착한 TLM샘플의 경우, ITO의 전기적, 광학적 측정결과를 기초로 250℃, 1hr 동안의 열처리를 통해 접촉저항 특성을 분석했다.

2.2 InP/InGaAs HBT/HPT 제작 및 측정

InP/InGaAs HBT/HPT 소자는 리소그래피와 선택적 메사 에칭을 통해 제작되었다. 소자 제작에 사용된 웨이퍼는 영국 ICS사에서 에피 성장되었고, 그 구조는 Table 1과 같다.

InP/InGaAs HBTs의 DC 공통-에미터 콜렉터 전류-접합특성을 기준으로 InP/InGaAs HPTs의 에미터 접촉저항 특성에 따른 DC특성을 비교하고자 HBTs와 두가지의 HPTs 소자가 제작됐다.

Table 1. InP/InGaAs HBT 에피구조

Layer	InP/InGaAs HBT	
Cap	2000	n+-InP ($1 \times 10^{20} \text{ cm}^{-3}$)
Emitter	1000	n-InP ($5 \times 10^{17} \text{ cm}^{-3}$)
Spacer	50	undoped InGaAs
Base	1000	p-InGaAs ($1 \times 10^{19} \text{ cm}^{-3}$)
Collector	4000	n-InGaAs ($5 \times 10^{16} \text{ cm}^{-3}$)
Sub-collector	5000	n-InGaAs ($1 \times 10^{16} \text{ cm}^{-3}$)
Buffer	100	undoped InGaAs
Substrate	S.i, InP	

제작된 HPTs 중 하나는 에미터 전극으로 ITO만 증착하고 ITO열처리를 했고, 다른 하나는 Indium(100Å)과 ITO(1000Å)를 증착하고 ITO 열처리를 했다. 에미터 투명전극 형성은 TLM 패턴의 제작공정과 동일하다. InP 에미터는 HCl:H₃PO₄(1:1) 용액에 의해 에칭되었고, 베이스와 콜렉터를 형성하고 있는 InGaAs 층은 InP에 대해 선택적 에칭이 가능한 H₂SO₄:H₂O₂:H₂O(1:8:100) 용액에 의해 에칭되었다. 에미터, 콜렉터의 금속전극으로 Au/Cr, 베이스의 금속전극으로는 AuZn를 진공증착 및 lift-off공정을 통해 음 접촉을 형성시켰다. InP/InGaAs HBT의 경우 에미터 전극으로 ITO를 증착하는 대신 단지 Au/Cr을 증착시켜서 제작되었다.

제작된 TLM 샘플의 접촉 저항 측정 및 InP/InGaAs HBT/HPT의 모든 DC측정은 HP4155A를 사용하여 수행되었다.

III. 결과 및 고찰

ITO 열처리는 ITO자체의 전기적, 광학적 특성과 반도체와의 계면 접촉 특성을 향상시키기 위해 행하여진다. Fig. 1은 N₂ 분위기의 furnace에서 열처리 온도에 따른 ITO의 전기적 특성인 면저항 변화를 보여준다. ITO 열처리 온도가 증가할수록 면저항이 감소하지만, 300℃ 이상의 온도에서 면저항이 조금 증가하는 것을 볼 수 있다.

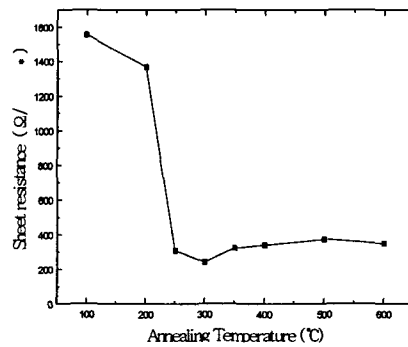


Fig. 2 열처리 온도에 따른 ITO박막의 면저항 변화

상온에서 sputtering에 의해 증착된 ITO는 amorphous 구조를 갖기 때문에 높은 면저항을 가지지만, 열처리에 의해 crystalline 구조로 바뀌면 전자 이동도가 높아지고, tin dopant의 확산에 의해 전자 농도가 증가하여 면저항이 줄게된다. 하지만 300℃ 이상의 열처리 온도에서는 공기중의 산소가 박막의 내부로 확산을 일으켜 산소공공의 수를 감소시키고, 그로 인해 전자농도가 줄어서 면저항이 증가한 것으로 보인다^{[3][4]}

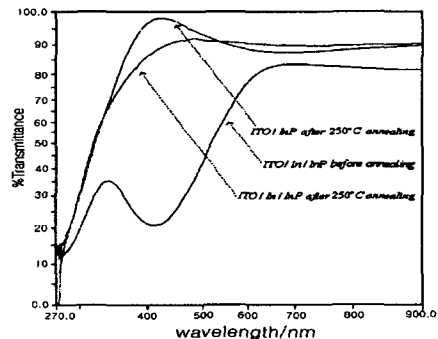


Fig. 2 ITO 박막 투과도 비교

InP/InGaAs HPT's 제작을 위한 ITO/n⁺-InP Ohmic contact 특성연구

Fig. 2는 ITO의 광학적 특성인 투과도에 대한 Indium(100Å) 박막의 영향을 보여준다. 비록 Indium 박막이 ITO 투과도를 90%에서 83%로 줄였으나, 열처리에 의한 Indium의 확산으로 인해 원래의 값으로 돌아오는 것을 알 수 있다. 그리고 ITO 증착 전에 Indium을 증착시킨 샘플과 ITO만 증착시킨 샘플의 전류-전압 특성을 통해 ITO와 n⁺-InP의 접촉저항특성에 대한 열처리 효과 및 Indium 박막의 영향을 Fig. 3은 보여준다.

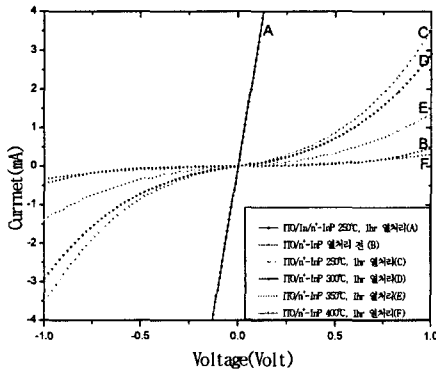


Fig. 3 열처리 온도에 따른 ITO/n⁺-InP와 ITO/n⁺-InP의 전류-전압 특성 비교

ITO만 증착하고 열처리한 경우, Fig.1과 Fig.3에서 볼 수 있듯이 300°C 이상의 ITO 열처리 온도에서 ITO 자체의 전기적 특성은 조금 저하되지만, 그에 비해 n⁺-InP와의 접촉 특성은 많이 나빠지는 것을 볼 수 있고, 접촉저항이 큰 schottky 특성을 나타내고 있다.

이러한 현상은 고온 열처리에서 phosphorus Outdiffusion 의한 표면결함 생성 및 300°C 이상의 furnace 열처리에서 생길 수 있는 산소확산^{[4][5]}에 의한 ITO와 n⁺-InP 사이에서의 계면반응 등의 복합적 이유로 더 높은 장벽이 생겼기 때문으로 생각된다. 반면에 Indium을 증착한 샘플은 음 접촉이 성공적으로 형성된 것을 확인할 수 있는데, 그 이유는 다음과 같다. 금속인 Indium의 열처리에 의한 확산으로 인해 InP 표면에 Indium rich InP를 형성함으로써, n형 반도체인 ITO와 n⁺-InP사이의 전도도가 향상되었을 가능성을 생각할 수 있다. 다음은 Indium에 의한 InP의 표면 passivation 효과를 생각할 수 있다. InP 또는 GaAs와 같은 화합물 반도체의 경우, 습식에칭(Wet Etching)을 통한 자연 산화막 제거 후에도 공기 중에 노출시 표면 재산화로 인해 금속과의 음접촉 형성을 어렵게 한다. 그래서 표면 재산화를 방지하고, Surface state를 줄이기 위해 (NH₄)₂S_x (Ammonia sulfide)용액 또는 H₂S 플라

즈마를 이용한 표면 Passivation 처리가 주목받아 왔다.^{[6][7][8]} 그리고 Yamaguchi는 p-InP와 AuZn의 음 접촉형성을 위해 p-InP와 AuZn 사이에 antimony(Sb) 박막을 증착하고 열처리를 했는데, antimony 박막에 의한 InP의 표면 재산화 방지를 통해 p-InP와 AuZn의 음 접촉 형성 할 수 있었다.^[9]

따라서 본 실험에서 ITO와 n⁺-InP 사이에 증착한 Indium 박막 역시 위의 Sulfur 또는 antimony 박막과 같이 표면 Passivation 역할을 함으로써 반도체 표면의 재산화 및 ITO sputtering과 같은 플라즈마 환경에서의 플라즈마에 의한 표면 damage를 막아주었기 때문에 ITO와 n⁺-InP간의 음접촉이 형성된 것으로 생각된다. Specific contact resistance, ρ_c ,는 TLM 패턴에서 거리에 대한 전체저항 측정을 통해 계산되었고, Fig. 4에서 볼 수 있듯이 계산된 ρ_c 는 약 $6.6 \times 10^{-4} \Omega \text{cm}^2$ 이었다.

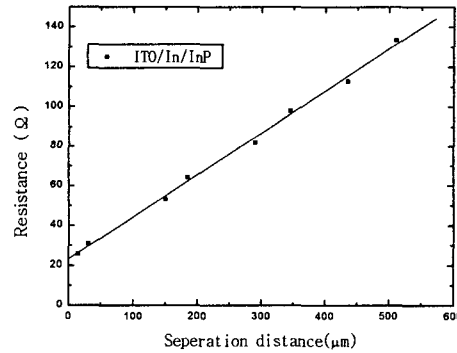


Fig. 4 250°C furnace 열처리 후 ITO/n⁺-InP 접촉에 의한 TLM 결과

Fig. 5는 에미터의 접촉저항특성에 따라 금속전극을 갖는 InP/InGaAs HBTs와 ITO를 에미터 투명전극으로 갖는 InP/InGaAs HPTs의 DC 공통-에미터 콜렉터 전류-전압특성(I_c - V_{ce})곡선을 각각 보여준다.

InP/InGaAs HBTs와 ITO/In을 사용한 HPTs의 경우, 베이스 전류(I_B)를 0 μ A에서 40 μ A까지 10 μ A씩 증가시켰고, ITO만 사용한 HPTs의 경우, 0 μ A에서 80 μ A까지 20 μ A씩 증가시켰다. 음 접촉을 형성한 InP/InGaAs HBTs를 기준으로 했을 때, Indium 박막 증착 및 ITO 열처리를 통해 제작된 HPTs의 음셋 전압은 0.04V, 전류이득(베이스 전류 40 μ A, 콜렉터-에미터 전압(V_{ce}) 0.6V)은 71로 HBT와 같았고, 비슷한 DC특성곡선을 나타냈다. 하지만 ITO만 증착하고 열처리해서 제작된 HPTs의 경우, 비슷한 전류이득을 나타냈지만, 음셋전압이 0.05V로 증가했다. 특히 HBTs의 DC 특성 곡선과 비교했을 때, 포화

영역의 기울기가 상당히 완만하게 높는 것을 볼 수 있는데, 이는 Fig. 3의 C와 같이 ITO와 n⁺-InP 에미터 사이에 접촉저항이 큰 schottky 특성의 접촉이 형성됐기 때문인 것으로 생각된다.

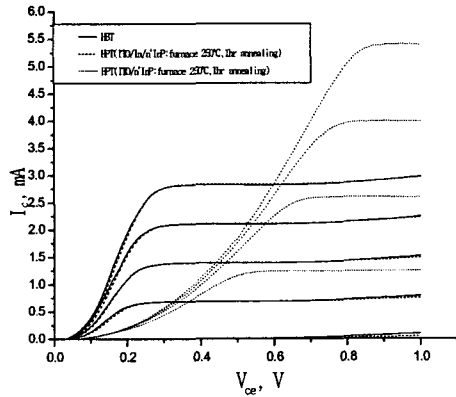


Fig. 5 InP/InGaAs HBTs와 HPTs의 DC 공통-에미터 컬렉터 전류-전압 특성 비교

위 결과로부터 ITO 증착전에 InP/InGaAs HPTs의 n⁺-InP cap layer 위에 Indium 박막을 증착하고, 열처리에 의한 Indium의 확산을 통해 투과도 향상 및 음 접촉을 형성하여 ITO 에미터 투명전극을 갖는 InP/InGaAs HPTs를 성공적으로 제작 할 수 있었다.

시뮬레이션에 의한 좀 더 상세한 분석이 필요하겠지만, 본 논문에서 성공적인 ITO와 n⁺-InP의 음 접촉을 통해 DC 특성에 있어서 InP/InGaAs HBTs와 비슷한 특성을 갖는 ITO 에미터 InP/InGaAs HPTs를 제작했다는 점에 의의를 두고자 한다.

IV. 결 론

ITO와 n⁺-InP의 열처리 온도에 따른 접촉저항 특성과 ITO증착 전에 Indium을 증착 하고 ITO를 열처리했을 때의 접촉 저항 특성을 각각 비교분석했다.

n⁺-InP 위에 ITO만 증착한 경우 열처리 후에도 schottky 접촉특성을 나타내는 반면에 Indium을 증착한 경우 음 접촉이 성공적으로 형성되었고, 열처리를 통한 Indium의 확산으로 ITO만 증착했을 때와 비슷한 투과도를 얻을 수 있었다. Specific contact resistance, ρ_c ,는 TLM 패턴에서 거리에 대한 전체 저항 측정을 통해 계산되었고, 약 6.6×10^{-4} Ωcm^2 이었다. 그리고 Indium 박막을 증착하고 열처리한 ITO를 에미터 전극으로 갖는 InP/InGaAs HPTs와 급속전극을 갖는 InP/InGaAs HBTs가 동시에 제작

되었는데, 옘셋 전압이 0.04V로 같았고, 전류이득(베이스 전류 40 μ A, 컬렉터-에미터 전압(V_{ce}) 0.6V)도 71로 같았다. 따라서 Indium 박막을 이용하여 ITO 에미터 투명전극을 갖는 InP/InGaAs HPTs를 성공적으로 제작할 수 있었다.

참고 문헌

- [1] U. Eriksson, P. Ewaldsson, J. Wallin, B. Stalnacke, S. Lourdudoss, and B. Willen, "Vertical interation of an InP/InGaAs HBT and a 1.55 μ m strained MQW p-substrate laser", IEE Pro.-Pptoelectron, Vol.143, No. 1, pp. 107-109, February(1996)
- [2] B. Jalali and S. J. Pearton, "InP HBTs : Growth, Processing, and Applications", Artech House, (1995)
- [3] G. K. Reeves and H. B. Harrison,"Obtaining the specific contact resistance from transmission line model measurements", IEEE Electron Dev, Lett., Vol. 3, No. 5, pp. 111-113, (1982)
- [4] Masatoshi Higuchi, et al, "Postdeposition annealing influence on sputtered indium thin oxide characteristics", J. J. Appl. Phys. Vol. 33, pp. 302, (1994)
- [5] C. H. L. Weijtens, "Influence of the deposition and anneal temperature on the electrical properties of Indium tin oxide", J. Electrochem. Soc, Vol. 138, No 11, November (1991)
- [6] R. Iyer, R. R. Chang, and D. L. Lile, "Sulfur as a surface passivation for InP", Appl. Phys. Lett. Vol. 53, No. 2, pp. 134-136 (1988)
- [7] R. Iyer and D. L. Life, "Role of polysulfides in the passivation of the InP surface", Appl. Phys. Lett. Vol. 5, No. 4, pp. 437-439 (1991)
- [8] A. J. Nelson, S. P. Frigo and R. Rosenberg, "Surface type conversion of InP by H2S plasma exposure : A photoemission investigation", J. Vac. Sci. Technol. A11(4), pp 1022-1027 (1993)
- [9] Akira Yamaguchi, Hirokuni Asamizu, Takeshi Okada, Yasuhiro Iguchi, Tadashi Saitoh, Yasuo Koide and Masanori Murakami,"Effect of the first antimony layer on AuZn ohmic contacts to P-type InP", J. Vac. Sci. Technol. B18(4), p 1957-1961, Jul/Aug (2000)