

## SystemC를 이용한 MPEG4 복호화 시스템 모델링

이 미 영, \*이 승 준 \*\*배영환

한국전자통신연구원, \*이화여자대학교 \*\*한국전자통신연구원  
전화 : 042-860-1669 / 핸드폰 : 016-325-9928

### MPEG4 decoding system modeling in SystemC

Mi Young Lee, \*Seung Jun Lee \*\*Young Whan Bae  
Dept. of Integrated Circuits Design Research,  
Electronics and Telecommunication Research Institute  
\*Dept. of Information Electronics, Ewha womans University  
\*\*Dept. of Integrated Circuits Design Research,  
Electronics and Telecommunication Research Institute  
E-mail : sharav@etri.re.kr

#### Abstract

In this paper, I present a MPEG4 decoding system modeling in SystemC, a new C/C++ based system simulation approach. In the modeling, MPEG4 decoding behavior is modeled and verified. And I partition the MPEG4 decoding system into several hardware components which will be implemented at low level hardware design flow and I model a synchronized hardware block communication through data ports.

#### I. 서론

최근 SOC를 이용한 시스템 설계가 보편화되는 등 시스템의 복잡도가 높아지고, 대형화되면서 새로운 시스템 설계 방법론에 대한 필요성이 커졌다. 특히 시스템이 대형화되면서 정확한 시스템 수준 검증을 위해 소요되는 기간이 현격히 증가하여 새로운 시스템 설계 검증 환경에 대한 요구가 높아졌다. SystemC는 이러한 필요성에 따라 마련된 시스템 수준 설계 환경으로, 고급 언어(C/C++) 기반으로 구현되어 C/C++의 빠른 검증 능력, 확장성, 다양한 동작 기술 함수 제공 능력 등의 장점을 이용할 수 있으며, 하드웨어 동작 기술에 적합한 환경을 새로이 추가 구성하여 새로운 시

스템 설계 환경으로 그에 대한 관심이 높다.

본 논문은 최근 새롭게 등장한 시스템 설계 환경인 SystemC를 이용하여 MPEG4 복호화 알고리즘을 수행하는 시스템을 모델링하여 동작 검증을 수행한 사례를 보여준다. 기존의 C/C++를 사용한 시스템 동작 검증에서 얻을 수 있었던 알고리즘의 간략한 모델링을 통한 빠른 동작 검증 효과를 얻을 수 있을 뿐만 아니라, SystemC에서 지원하는 하드웨어 동작 기술 능력을 이용하여 구현될 시스템의 구성 모듈 통신 프로토콜을 모델링할 수 있어서 시스템 설계 절차 중 하위 설계 단계로의 자연스러운 설계 흐름을 유지할 수 있음을 보여준다.

#### II. MPEG4 알고리즘

MPEG4의 기본 알고리즘은 ITU-T/H.261, MPEG1, MPEG2와 마찬가지로 DCT(Discrete Cosine Transform) 변환과 움직임 보상 및 예측을 조합한 방식을 채택하고 있다. MPEG4의 영상 부호화는 H.263 알고리즘에서 출발하여 MPEG1과 MPEG2의 우수한 요소 기술을 받아들이고, 새로운 기술을 도입하여 완성된 것이며 베이스라인 H.263의 부호화 데이터도 복

호할 수 있다.

MPEG4 영상 부호화 및 복호화 알고리즘 블록도는 그림 1과 같다.

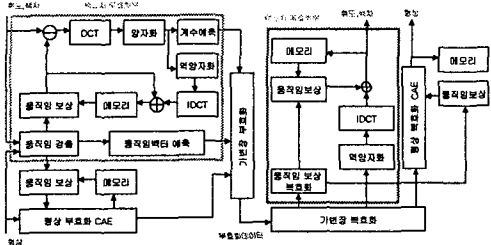


그림 1. MPEG4 부호화, 복호화 알고리즘 블록도

### 2.1 MPEG4 영상 부호화 기본 알고리즘

MPEG4의 기본 영상 부호화는 구형 영상 VO(video object) 화소의 휘도 신호(Y)와 색차 신호(Cr, Cb)를 대상으로 하며, 기본 처리 단위로 16X16 화소로 구성되는 매크로 블록(MB: Macro Block)을 사용한다. 실제로 각 매크로 블록에 대해 16X16 화소의 휘도 블록에 대해 움직임 벡터를 추정하여, 움직임 벡터를 이용한 매크로 블록 단위의 움직임 보상 프레임 간 예측 방식을 통해 시간적 화면 상관도에 따른 정보 압축을 수행한다. 직교 변환에서는 각 MB를 8X8 화소의 블록으로 세분하여 DCT에 의한 공간적 정보 압축을 행한다. MPEG4 버전 1에서는 각각 휘도 신호, Cr, Cb에 대하여 4:2:0의 영상 포맷만을 지원하며, MPEG4 버전 1을 이용하는 본 논문의 DCT의 연산 대상은 휘도 블록 네 개와 색차 신호 블록 두 개다. 전체적으로 움직임보상 프레임간 예측과 DCT를 조합하여 행한 부호화 정보의 발생 확률의 편중을 이용해서, 허프만 부호에 바탕을 둔 가변장 부호화(VLC :Variable Length Coding)를 행한다. 또 DCT 계수의 양자화 스텝 제어에 의해 전체부호 발생량 제어가 가능하다. 여기서 매크로 블록의 8X8 화소 단위에 대하여 DCT 변환을 실시한 후에 결과를 양자화한 DCT 계수와 양자화 폭을 가변장 부호화(VLC) 처리하는 것을 이것을 인트라(intra) 부호화라 하고, 부호화된 VOP를 I-VOP라 한다. 한편, 프레임 간 예측을 통해 매크로 블록 단위로 시간적으로 연속한 프레임내의 참조 매크로 블록으로의 움직임 벡터를 얻고 예측 매크로 블록과 대상 매크로 간의 차분 신호를 DCT 처리하고 계수를 양자화 한 후 양자화된 차분 신호의 DCT 변환 결과와 움직임 벡터 및 양자화 폭을 함께 가변장 부호화 하는

것을 인터(Inter) 부호화라 한다. 참조 매크로에 따라 P, B 타입이 있다. 본논문에서는 I, P 타입에 대한 모델링을 수행한다. 복호화 측에서는 부호화의 반대 방향으로 처리된다.

### III. SystemC를 이용한 MPEG4 복호화 시스템 모델링

#### 3.1 SystemC를 이용한 시스템 모델링

SystemC는 Synopsys, Coware, Frontier Design을 중심으로 구성된 OSCI(Open SystemC Initiative)에서 시스템 모델링 환경으로 작은 시뮬레이션 커널과 C++ 클래스 라이브러리로 구성되었다. SystemC의 간략한 설계 절차는 그림 2와 같다.

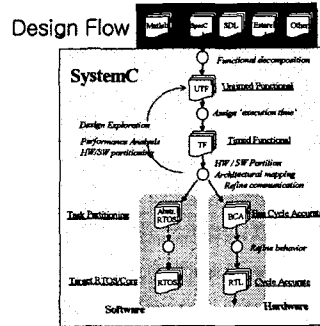


그림 2. SystemC design flow

고급 언어 C++을 기반으로 마련된 SystemC는 하드웨어 특성 기술을 위하여 새로운 설계 환경을 추가하여 구성되었다. 하드웨어 특성 기술을 위한 환경으로 대표적으로 추가된 부분은 concurrency, reactivity, 타이밍 정보 기술 환경 부분 등이다. 하드웨어 특성 기술을 위해 새로운 라이브러리를 구성하고 이를 이용해 하드웨어 기술에 사용될 수 있는 클래스를 제공한다. 간단히 새로운 라이브러리를 추가함으로써 기존의 C/C++ 컴파일러를 그대로 이용하여 하드웨어 모델링을 실행할 수 있다.

SystemC의 기본 블록은 "module"이다. module은 다수의 병렬 "process"를 포함할 수 있으며, 이 process들은 SystemC 환경에서 C/C++의 함수와 같은 역할을 담당하여 동작 기술에 사용된다. module은 다른 module과의 데이터 통신과 제어를 위해 입출력 포트를 정의하는데, 입출력 포트 정의에는 "signal"이 사용된다. event의 순서를 정하고 process간의 동기를 맞추기 위해서 module은 클럭을 정의하고 하나의

## SystemC를 이용한 MPEG4 복호화 시스템 모델링

module내에서 다수의 클럭을 정의하여 사용할 수 있다. 그 밖의 하드웨어 기술을 위한 여러 종류의 데이터 타입을 제공한다. 다양한 bit 단위의 데이터 타입과 2/4가지 종류 값을 갖는 논리 데이터를 지원하고 있다. 또 fixed precision과 arbitrary precision을 제공한다.

실제 하드웨어 동작 기술은 module의 동작을 기술하는 process에서 수행한다. 현재 SystemC는 “method process”, “thread process”, “clocked thread process”의 3가지 타입의 process 기술 환경이 지원된다. 기존의 고급언어(C/C++)의 함수는 하드웨어 동작의 병렬 동작 모델을 정확히 모델링하기 어려웠던 점을 고려하여 SystemC의 process는 하드웨어 병렬 동작에 적합하도록 구성된 환경이다. 본 논문에서는 thread process를 사용하여 clock의 edge를 event로 이용하여 동작하는 process를 사용하여 클럭에 동기된 하드웨어 시스템을 모델링하였다. thread process는 무한 루프를 이용하여, process에 event가 발생할 때마다 동작을 수행하고, wait() 함수를 사용하여 다음 event를 기다려 event가 발생할 때 전 event의 동작 결과의 상태에서 새로운 event에 적합한 해당 동작을 다시 수행할 수 있어서 clock에 동기된 하드웨어의 reactivity 특성을 잘 모델링 할 수 있다.[1][2][3]

### 3.2 SystemC를 이용한 MPEG4 복호화 시스템 모델링

본 논문에서는 MPEG4 복호화 동작을 수행하는 시스템을 대상으로 시스템 수준 모델링을 수행하여 MPEG4 복호화 알고리즘 검증과 하위 설계 단계에서 시스템 구현의 기초가 되는 하드웨어 구성 모듈간의 데이터 통신 및 제어 동작의 통합 모델링을 수행하였다.

#### (1) MPEG4 복호화 시스템 동작 검증

해당 MPEG4 복호화 시스템의 MPEG4 알고리즘 검증을 위하여 MPEG4 베이스라인의 기초를 이루는 H.263의 C 모델링을 SystemC 언어로 확장하는 방법을 사용하였다. 비트스트림(bit stream) 형태의 부호화 결과를 입력으로 받아들이며, 복호화 정보를 얻기 위해 비트스트림에서 영상 부호화 정보를 포함하고 있는 헤더(header) 코드 부분을 읽어들이며 복호화 과정에 필요한 정보를 추출한다. header 성분을 읽어들이는 과정으로는, 먼저 각 비트스트림에서 시작을 알아내기 위해 쓰이는 시작 코드(start code)를 찾아내고 헤더 코드 부분을 차례로 읽어들이는 과정을 모델링 하였다. 헤더 코드 부분에 기술되는 정보는 영상 소스 포맷(CIF, QCIF) 정보, VOP의 picture type(I, P, B), 양자

화 계수, advanced precision 사용 정보 등이 들어있고 이는 복호화에서 사용할 매크로 블록의 개수와 picture size에 대한 정보를 얻을 수 있다. 처리 단위로 8X8 블록 별로 4개의 휘도 성분과 각 하나의 Cb, Cr의 복호화 결과를 비트스트림으로부터 읽어들이며 가변장 복호화(VLD), 역양자화(DQ), IDCT 복호화 처리하고 16X16 매크로 블록 단위의 화소 신호와 참조 매크로 블록과의 차분 신호, 영상 복원을 위한 움직임 벡터를 구하는 동작을 모델링 하였다. 움직임 보상(MC :motion compensation) 처리에서는 참조 매크로 블록과의 차분 신호와 움직임 벡터를 이용하여 매크로 블록 단위로 영상 화소 신호를 복원하는 동작을 모델링하여 전체 MPEG4 복호화 동작 검증을 수행하였다[4]

#### (2) MPEG4 시스템 모듈 작성

MPEG4 복호화 시스템의 복호화 동작의 단계는 크게 VLD, DQ, IDCT, MC로 나누어 볼 수 있는데, 그림 3과 같이 이론상 VLD와 DQ의 동작을 수행은 전체 복호화 수행 중 19%의 계산 부하를 필요로 하고, IDCT 22%, MC 38.4%의 계산 부하를 필요로 한다.[4] 본 논문의 시스템 모델링에서는 상대적으로 가장 큰 부하를 필요로 하는 MC 모듈을 전용 하드웨어 모듈로 구성하고, VLD, DQ, IDCT는 소프트웨어로 구현하여 일반 프로세서에서 수행하는 것을 가정하여 구성하였다. 프로세서와 MC 모듈의 데이터 전송률을 맞추기 위해 버퍼(buffer) 모듈을 추가하여 구성하여 모델링하였다.

	computational load(%)
VLD & DQ	19
IDCT	22
MC	38.4

그림 3. 복호화 알고리즘 계산 부하

SystemC를 이용한 각 모듈의 구성은 기존의 HDL 하드웨어 모듈 기술 방법과 유사하다. 시스템의 모듈 별로 입력부, 출력부 및 동작모델 부분을 기술하여 설계할 수 있다. 동작 기술부에서는 각 block에서 수행하는 복호화 동작을 기존의 C++에서 지원하는 간략한 동작 기술로 모델링하고, 클럭과 내부 신호를 사용하여 구성 모듈간의 통신 프로토콜을 기술할 수 있다.

SystemC를 통해 모델링된 시스템의 모듈별 구성도는 그림 4와 같다.

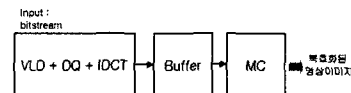


그림 4. MPEG4 복호화 시스템 모델링 구성도

#### (3) MPEG4 시스템 통합 모델링

MPEG4 복호화 동작을 수행하는 본 논문의 시스템은 프로세서, buffer, MC 모듈로 구성되어 있다. VLD, DQ, IDCT 복호화 단계 동작을 프로세서에서 소프트웨어로 수행하는 것을 가정하였고, 전용 하드웨어 모듈로 구현하는 MC 모듈의 behavioral 모델링 통해 전체 통합 모델링을 구성하였다.

시스템을 이루는 프로세서와 buffer, MC 모듈 사이의 데이터 통신을 위해서 handshaking 구조를 사용하여, 프로세서와 buffer 사이에는 프로세서에서 복호화된 중간 단계의 데이터가 stall\_arm에 따라 arm\_dout 전송되고 buffer와 MC 모듈은 wait\_mc 신호에 따라 buffer에 저장된 매크로 블록 단위의 데이터를 MC 모듈로 전송한다. SystemC 모델링은 크게 3가지 단계로 이루어지는데, HDL 모델링 환경과 유사하게 모듈 정의, module 내의 동작을 기술하는 process 동작 기술, 모듈의 instance를 통해 통합 모델링을 구현하는 main으로 나누어진다. 모듈 정의에는 각 모듈에서 사용하는 입력, 출력포트를 정의하고, 내부에서 사용하는 변수를 정의한다. 내부에서 사용하는 변수로는 메모리로 사용하는 array 타입 등이 있으며 일반적으로 모듈 정의 코드 내에 포함되는 constructor에서 초기화한다. process 동작 기술에서는 각 블록에서 수행하는 복호화 동작을 기술하고, 시스템을 이루는 모듈간의 데이터가 클럭에 동기 되어 전송될 수 있도록 모델링 하였다.

모듈 constructor 내부에 기술하여 모듈에서 사용하는 clock의 pos/neg edge에 동기 되도록 하였다. Buffer 모듈은 handshaking 신호를 사용하여 1매크로 블록 단위의 데이터를 프로세서에서 MC로 넘겨준다. MC 모듈 역시 sensitive\_pos 방법으로 clock에 동기되어 내부의 read\_MB(), mc\_behavior()를 이용해 동영상으로 복원된 결과를 출력포트로 내보낸다.

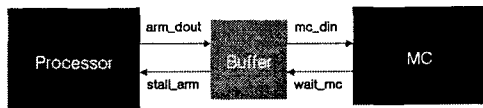


그림 5. MPEG4 복호화 시스템 architecture

#### IV. 시스템 모델링 결과

본 논문의 모델링은 그림 5와 같이 MPEG4 복호화 단계 중 VLD, DQ, IDCT를 수행하는 프로세서와 전용 하드웨어로 구현된 MC 블록과 buffer로 구성되었다. 입력으로 비트 스트림 형태의 car16.263 파일을 사용하여 processor에서 VLD, DQ, IDCT의 복호화 단계를 수행한 데이터를 arm\_dout 포트를 통해 clock에 따라

매크로 블록 단위로 처리하여 buffer 모듈로 전송하고 buffer에 임시 저장한다. mc의 처리 상태를 wait\_mc 신호에 따라 감시하고, mc 모듈로 전송하여 움직임 보상 복호화를 처리하여 복호화 단계를 마친다. 복호화 결과는 파일로 저장하여 동영상으로 확인하였다.

그림 5와 같이 구성된 SystemC를 이용한 MPEG4 복호화 시스템 모델은 동작 검증을 빠르게 수행할 뿐만 아니라, 시스템의 구성 모듈 별로 입력, 출력포트를 정의하여 모듈간의 데이터 전송 동작을 모델링 하였다. 시스템의 모듈 별 구현은 시스템 설계 단계 중 하위 단계 설계에서의 하드웨어 모듈 구성에 대한 간략한 모듈 간 동작을 모델링하여 상위 단계 설계에의 보다 정확한 방향 제시가 될 수 있다.

#### V. 결론

C++를 기반으로 MPEG4 복호화 알고리즘의 전체적 통합 모델링을 구성하여 구현된 시스템의 MPEG4 복호화 동작을 검증하고, 추후의 설계 과정에서 설계될 하드웨어 모듈 별로 시스템을 나누어 하드웨어 모듈 간 통신 프로토콜과 클럭에 동기된 데이터 전달 동작을 SystemC에서 제공하는 하드웨어 기술 환경을 이용하여 모델링 하였다.

구성된 SystemC를 이용한 MPEG4 복호화 시스템 모델은 HDL(Hardware Description Language)을 이용한 자세한 하드웨어 동작 기술 모델링에 비해 동작 검증 상대적으로 정확성은 낮지만, 설계 초반의 시스템 동작 검증에 적합한 수준의 동작 기술 환경을 제공하고, HDL에 비해 모델링 소요 시간이 짧고 검증 속도가 빠른 장점을 가진다. 또한 C++를 이용한 설계 검증에 비해 보다 자세한 하드웨어 동작 기술이 가능한 장점을 갖는다. 본 논문의 모델링 수행은 SystemC를 이용한 새로운 시스템 수준 검증을 위한 모델링으로 추후의 SystemC를 이용한 시스템 설계의 사례가 될 수 있다.

#### 참고문헌

- [1] <http://www.systemc.org>
- [2] X. Liao S.Tjiang and R. Gupta, "An Efficient Implementation of Reactivity for Modeling Hardware in the SCENIC Design Environment," proceeding for the DAC'97, pp.70-75, June 97.
- [3] L. Semeria and A. Ghosh, "Methodology for Hardware/Software Co-verification in C/C++"
- [4] Vasudev Bhaskaran, Konstantinos Konstantinides "Image and Video Compression Standards : Algorithms and Architectures" Kluwer Achademic publishers