

Shielding 효과를 고려한 회로 설계 방법에 관한 연구

김 용 규, 권 대 한, 황 성 우
고려대학교 전자공학과

전화 : 02-927-6114 / 핸드폰 : 016-366-5894

A Study on RF circuit design in consideration of Shielding effect

Yong Kyu Kim, Dae Han Kwon, Sung Woo Hwang
Dept. of electronics engineering, Korea University
E-mail : yongkyu2484@korea.com

Abstract

In high frequency range, RF circuit design without considering shielding effect can cause several significant changes due to increase in parasitic capacitance and inductance between RF signal lines and shielding box. In this paper, bandpass filter has been made to measure the shielding effect and its s-parameter has been measured by Vector Network Analyzer (VNA). Equivalent circuit model including the shielding effect has been constructed with the lumped elements extracted from the 3D electromagnetic simulator, Maxwell SI. Then, the validity of the model is verified using microwave circuit simulator, ADS (Advanced Design System).

I. 서론

Shielding이란 electromagnetic 환경 하에서 적절한 회로동작을 위해 회로에 미치는 electromagnetic 에너지를 줄이거나 막는 기술을 말한다. 하지만 이러한 회로들이 고속화, 소형화되면서 shielding box와 신호선 사이에 parasitic capacitance, parasitic inductance 등 기생 성분들이 증가하게 되어 shielding box를 고려하지 않고 설계했던 것과는 다른 성능을 보일 수도 있다. 따라서, 이러한 parasitic 성분을 미리 예측하여

설계 시부터 이를 고려하고 하는 것이 필수적이다.

본 논문에서는 shielding effect를 고려하기 위해 bandpass filter 회로를 제작, 측정하였다. Ansoft사의 EM simulation인 Maxwell SI를 사용하여 parasitic 요소들을 찾고, 이를 microwave 회로 시뮬레이터인 Agilent사의 Advanced Design System(ADS)의 회로에 추가하여 시뮬레이션 함으로써 shielding에 의한 영향을 비교 분석하였다.

II. Bandpass filter와 Shielding Box의 제작

2.1 Bandpass filter

본 논문에서 사용된 Bandpass filter는 Novel Microstrip Slow-Wave Open Loop Ring 공진기를 이용하여 설계한 여파기이다. 중심 주파수 $f_0 = 1.75$ GHz 이고 bandwidth는 약 200 MHz 이다. 사용된 PCB의 사양은 그림 1 과 표 1에 나타나 있다. 여기서, W , t , h , ϵ_r 은 각각 마이크로스트립 라인의 폭, 두께, 유전체의 높이, 기판의 유전율을 나타낸다.

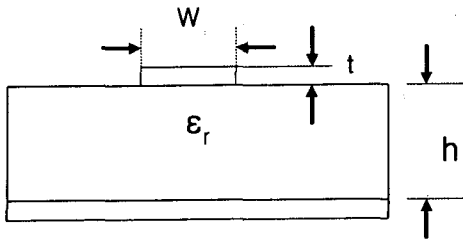


그림 1 PCB 기판의 사양

	길이 (단위 mm)
W	1.79
t	0.018
h	0.635
ϵ_r	2.5

표 1 PCB 기판의 사양

그림 2는 위의 PCB 사양을 바탕으로 제작한 Bandpass filter의 Layout이고, 각 부분의 구체적인 크기는 표 2에 나타내었다.

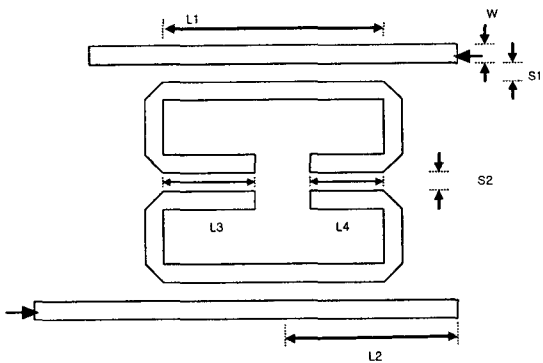


그림 2 Bandpass filter의 Layout

	길이(mm)		길이(mm)
L1	50.5	S1	0.25
L2	55	S2	0.4
L3	10.8	W	1.79
L4	9.3		

표 2 bandpass filter의 실제 크기

그림 2의 Bandpass filter에서 입·출력 단에서 공진기의 중심까지는 입력파를 전달해 주는 역할만을 하게 되어 실제적으로 회로에 영향을 미치지 못한다. L2는 회로에서 series stub 역할을 하게 되고 L1, L2, L3, L4에 의해서 중심 주파수가 결정된다. 또한 공진기와 급전선로간의 거리인 S1과 공진기까지의 거리 S2에 의해서 Bandwidth가 결정된다 [1].

2.2 Shielding Box의 제작

Shielding box의 재질은 알루미늄이고, 제작된 shielding box는 bandpass filter의 ground와 연결되어 shielding box의 전체가 ground 전위를 유지하도록 하였다. 또한 PCB 기판에서 윗면의 shielding box까지 거리, $h_2 > h$ (유전체의 높이)가 되게 하였다. 그림 3은 shielding box의 모식도를 보여주는 그림이다. 여기서, h_1, h_2 는 각각 shielding box의 높이, PCB 기판과 shielding box 사이의 거리를 나타낸다. h_3, h_4, L_2, L_1 은 각각 shielding box의 윗면/아랫면 두께, 옆면 두께, 폭을 나타낸다.

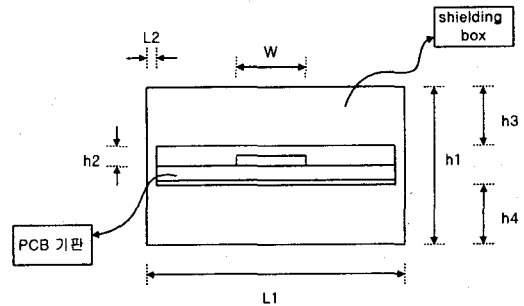


그림 3 Shielding Box의 모식도

III. 측정 결과

HP 8753E Vector Network Analyzer (VNA)를 이용하여 제작된 bandpass filter의 특성을 측정하였다. 그림 4와 그림 5는 각각 shielding 전 후의 S11과 S21을 측정한 결과를 보여준다

그림 4로부터, center frequency가 1.75 GHz에서 약 1.82 GHz로 shift된 것을 확인할 수 있다. 그림 5에서, bandwidth를 3 dB frequency로 정의할 때, shielding 하기 전에는 약 200 MHz의 bandwidth를 가졌지만, shielding을 한 후에는 대부분의 S21 (dB) 측정값이 3 dB 이하로 떨어지게 되어 bandpass filter의

Shielding 효과를 고려한 회로 설계 방법에 관한 연구

역할을 할 수가 없다는 것을 확인할 수 있다.

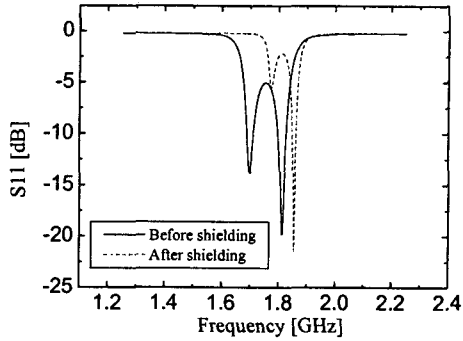


그림 4 S11의 측정 결과

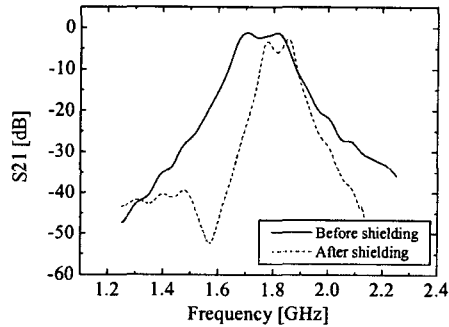


그림 5 S21의 측정 결과

IV. Parasitic 성분의 추출 및 결과

Shielding을 함으로써 발생하는 parasitic 성분을 추출하기 위해, Ansoft사의 3D EM 시뮬레이터인 Maxwell SI와 HFSS를 사용하였다. 먼저 Bandpass filter를 다음과 같이 나누어서 생각하였다.

Shielding을 하게 되면, parasitic capacitance와 parasitic inductance의 영향에 의해서 마이크로스트립 라인의 특성 임피던스 (Z_0)가 증가하게 된다. 또한 coupling이 일어나는 부분에서는 자체 마이크로스트립 라인의 self capacitance와 self inductance 뿐만 아니라 두 coupled line 사이의 parasitic capacitance 또한 변하게 된다 [2]. 그림 6의 C1, C2, C3, C4는 각각 bandpass filter에서 coupling이 발생하는 부분을 나타낸다.

따라서, 그림 6처럼 coupling이 일어나는 부분에서는 각각의 parasitic 성분을 Maxwell SI를 통해서 추출을

하고 그 이외의 부분은 Maxwell HFSS를 이용하여 그곳의 특성 임피던스 (Z_0)를 추출하였다. 그림 7은 특성 임피던스를 계산하기 위해 Maxwell HFSS를 이용하여 그린 그림이다.

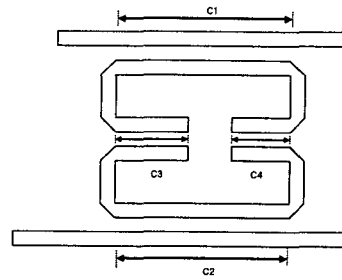


그림 6 Bandpass filter의 coupling 구간

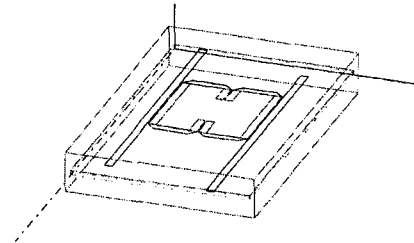


그림 7 Characteristic Impedance를 계산하기 위한 Maxwell HFSS의 모습

위 그림 7로부터 계산된 특성 임피던스, $Z_0 = 30.79543 \Omega$ 이고, 이때 shielding되지 않은 마이크로스트립 라인의 폭, $W=3.54 \text{ mm}$ 이다 [3]. 그림 8은 각각의 Coupling이 일어나는 부분에 대한 등가회로를 나타내는 그림이고, 표 4는 Maxwell SI 시뮬레이션을 통해 계산된 parasitic element들의 값을 나타낸다.

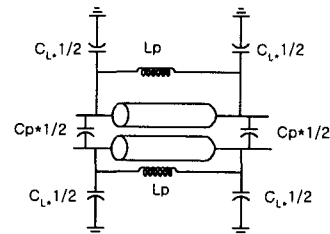


그림 8 Shielding 한 후의 Coupled Line의 등가회로

	C1	C2	C3	C4
self cap.(C _L)	1.0748	1.0007	0.3418	0.3894
self ind.(L _p)	6.8734	6.7952	2.4580	2.3684
mutual cap.(C _p)	-0.2720	-0.2208	-0.0135	-0.0118

표 4 Maxwell SI를 통해 찾은 파라미터 값 (단위: cap. - pF, ind.- nH)

위에서 mutual capacitance가 음의 값을 갖는 이유는 shielding을 함으로서 mutual capacitance가 줄어들었음을 의미한다.

위의 파라미터를 이용하여 Agilent사의 microwave 회로 시뮬레이터인 Advanced Design System (ADS)를 이용하여 시뮬레이션 하였다. 그림 9는 ADS 시뮬레이션에 사용된 schematic이고, 그림 10과 그림 11은 측정결과와 시뮬레이션 결과를 비교하여 보여주는 그림이다.

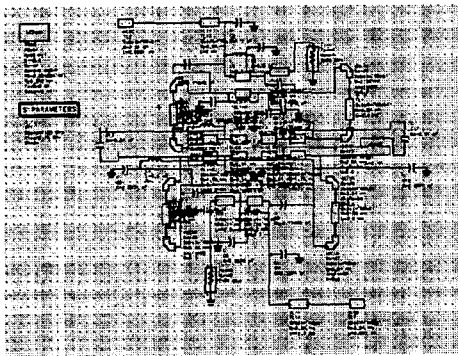


그림 9 ADS를 이용한 회로 시뮬레이션

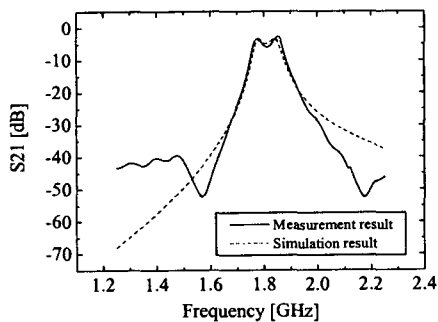


그림 10 S21 측정결과와 시뮬레이션 결과의 비교

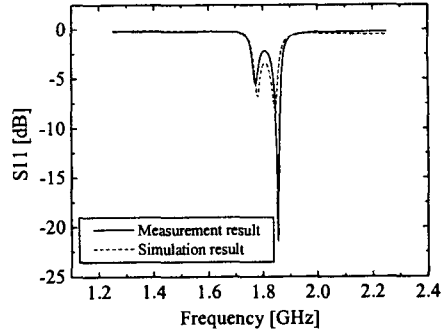


그림 11 S11 측정결과와 시뮬레이션 결과의 비교

그림 10과 그림 11에서 볼 수 있듯이, 측정결과와 시뮬레이션 결과가 매우 잘 일치하는 것을 확인할 수 있다. 그러나, 그림 11에서 중심주파수가 아닌 1.6 GHz 이하와 2.1 GHz 이상의 주파수 대역에서는 잘 맞지 않는 것을 볼 수 있다.

V. 결론

본 논문에서는 Shielding을 함으로서 발생하는 parasitic 성분의 추출 및 영향에 관하여 알아보았다. 위에서 살펴 본 바와 같이, bandpass의 경우 shielding을 함으로서 대역폭의 변화와 중심 주파수의 변화가 발생하는 것을 확인하였고, 이를 회로 제작 전에 시뮬레이션을 통해 회로 제작 후 회로가 어떻게 동작할 것이라는 것에 대해 예측 할 수 있었다. 따라서 이러한 방법을 적용한다면, 외부 노이즈에 민감한 LNA (Low Noise Amplifier)와 같은 능동 회로에도 적용할 수 있을 것으로 기대된다.

참고문헌(또는 Reference)

- [1] 유승연, 한상민, 이선하, 김영식, "광대역에서 스푸리어스가 제거된 S-밴드용 여파기 구현", 마이크로파 및 전파학술대회 논문집, pp. 69 ~71, 1999. 05.
- [2] FLORIAN SELLBERG, "Formulas Useful for the Synthesis and Optimization of General Couplers", IEEE Transation on Microwave theory and techniques, Vol. 38, NO. 8, AUGUST 1990.
- [3] Seymour B. Cohn, "Characteristic Impedance of The Shielded-Strip Transmission Line", IEEE Transation on Microwave theory and techniques, 1954.