

바이어스 동작점을 이용한 쇼트키 다이오드 선형화기 설계

도 대 주 · 이 원 회 · 허 정 · 이 종 아

건국대학교 전자·정보통신공학과

전화 : (02) 450-3208 / 팩스 : (02) 3437-5235

Design of the Shottky Diode Linearizer using a Bias Point

Dae-Joo Do · Won-Hui Lee · Jung Hur · Jong-Arc Lee

Dept. of Electronics, Information & Communication Eng., Konkuk University

E-mail : blue@kkucc.konkuk.ac.kr

Abstract

In this paper, a new type of linearizer using a parallel diode with a bias feed resistance has been studied. It has positive gain and negative phase deviations because of a nonlinearity of the diode and movement of bias point cause by a voltage drop at the bias feed resistance. This predistortion linearizer consists of the little component and miniaturizes circuit design. The characteristics of this linearizer can be easily tuned using input bias voltage. In fabricated linearizer, maximum gain and phase deviation of the linearizer is 1dB, 21° respectively. By applying its characteristics to the power amplifier, it will be linearized power amplifier.

I. 서론

오늘날의 통신방식은 아날로그 방식에서 디지털화 되어 그 품질의 척도가 되고 있는데, 그 대표적인 예가 좀더 많은 가입자를 수용하고 양질의 서비스를 제공할 수 있는 CDMA방식이다. 이 방식에 적용되는 여러 가지 RF 시스템은 디지털 변조와 멀티톤(Multi-tone)에 의한 AM-to-AM, AM-to-PM에 대한 고려가 필수적이며, 이들에 의해 비선형 소자에서 발생하는 많은 기생 주파수성분(Spurious Response), 상호변조왜곡(IMD)은 인접 채널에 대한 간섭현상을 유

발하며 시스템의 성능을 저하시키는 결정적인 역할을 한다. 또한, 위성통신에서는 지속적인 전력의 공급을 받을 수 없어 위성통신이 가지고 있는 한정된 전력만으로 동작해야 하므로 효율성이 무엇보다 중요하다^[1]. 이러한 이유로 인해 전력 증폭기의 선형성과 효율 개선에 관한 논문들이 많이 나오고 있다. 그중 대표적인 선형화 기술로는 feedforward와 predistortion 방식을 이용하는데, feedforward 방식은 광대역 특성은 우수하나 전체 시스템의 전력 효율은 매우 낮은 단점을 가지고 있고, predistortion 방식은 적당한 선형성만을 필요한 곳에 사용되나, 전력효율이 저하되지 않는 장점을 가지고 있다^{[2][3]}.

본 논문에서는 회로구조가 단순하면서 크기도 작은 다이오드 진치 왜곡기를 사용한 선형화 방식을 적용하여, 전력 증폭기의 왜곡 특성을 쉽게 보상할 수 있는 predistorter를 설계·제작하였다. 특히 다이오드의 비선형성과 바이어스 저항으로 전압 강하를 유도해 입력 전력레벨이 증가할 때 바이어스 동작점이 이동하는 메카니즘을 이용했고, 전력 증폭기의 전단에 결합시켜 선형화기 특성인 양의 이득과 음의 위상편차를 얻을 수 있도록 하였다^{[4][5]}.

II. 다이오드 선형화기 설계

본 논문에서는 그림 1과 같은 회로를 구성하여 선형화기를 구현하였다. 고주파에 사용되는 쇼트키 다이오드와 바이어스 저항(R_b) 그리고, DC 차단 캐패시턴스로 구성되어 있어 비교적 간단한 회로구조와 적은 소

자를 사용한 것이 장점이다.

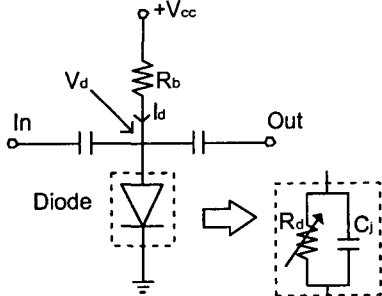


그림 1. 다이오드 선형화기 회로

쇼트키 다이오드는 가변 저항(R_d)과 접합 캐패시턴스(C_j)로 등가화 되고, 입력 전력레벨이 증가하면서 바이어스 전압(V_{cc})이 저항(R_b)으로 전압강하(V_d)가 생기고, 그 때 흐르는 전류(I_d)로 인해 바이어스 동작점이 이동을 한다^[3]. 그림 2는 소신호 바이어스 점 S에서 대신호 바이어스 점 L로 이동하는 것을 보여주고 있다.

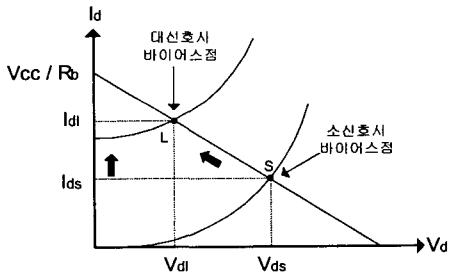


그림 2. 바이어스 점의 이동

회로도를 등가 적으로 해석하면 S_{21} 의 식 (1)로 표현되고, 크기와 위상은 식 (2),(3)으로 각각 표현된다.

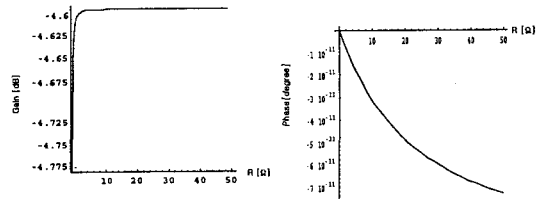
$$S_{21} = \frac{2R}{(2R+Z_0)^2 + (\omega C_j R Z_0)^2} [(2R+Z_0) - j\omega C_j R Z_0] \quad (1)$$

$$|S_{21}| = \frac{2}{\sqrt{(\frac{2+Z_0}{R})^2 + (\omega C_j Z_0)^2}} \quad (2)$$

$$\angle S_{21} = \tan^{-1}(-\frac{\omega C_j Z_0}{2 + \frac{Z_0}{R}}) \quad (3)$$

여기서 $R = \frac{R_d \cdot R_b}{R_d + R_b}$, Z_0 는 특성 임피던스이다.

S_{21} 의 크기와 위상특성을 그래프적으로 보이기 위해, 각 파라미터를 대입하여 그림 3 (a), (b)에 보였다. 여기서, 주파수와 접합 캐패시턴스는 각각 $f = 900\text{MHz}$, $C_j = 0.7\text{pF}$ 이다. 저항 R에 대해 양의 이득과 음의 위상 특성을 보임으로써 전력 증폭기의 크기와 위상 특성을 보상해 줄 수 있다.



(a) S_{21} 의 이득 (b) S_{21} 의 위상

그림 3. 계산된 S_{21} 의 크기와 위상 특성

III. 선형화기 설계

그림 1의 회로구성을 바탕으로 고주파 시뮬레이터인 Serenade를 이용해 회로 구성을 그림 4와 같이 구성하여 모의 실험을 하였다. 양의 이득과 음의 위상 특성을 갖는 다이오드 선형화기는 전력 증폭기 전단에 결합시켜 AM-to-AM, AM-to-PM 특성과 인접채널 누설전력(ACPR)을 향상시킨다. 회로 설계에 사용한 쇼트키 다이오드는 H.P사의 HSMS-2822을 사용했고 SPICE 파라미터는 표 1에 나타내었다.

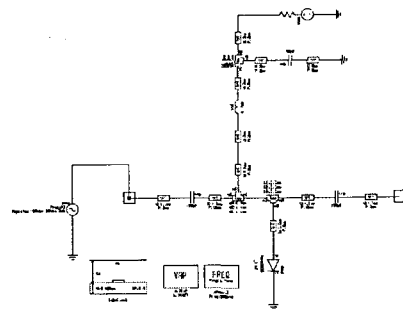


그림 4. 바이어스 저항을 갖는 predistortion 선형화기

바이어스 동작점을 이용한 쇼트키 다이오드 선형화기 설계

표 1. 다이오드 모델 파라미터

파라미터	HSMS-2822
Bv	15[V]
CJ0	0.7[pF]
EG	0.69[eV]
IBV	10E-04[A]
Is	2.2×10E-08[A]
N	1.08
Rs	6.0[Ω]
PB	0.65[V]
PT	2
M	0.5

입력 전압 $V_{cc} = 1V$, 바이어스 저항 $R_b = 500\Omega$ 으로 해서 선형화기의 크기와 위상특성을 보았고, V_{cc} 를 1V, 2V, 3V로 가변 시키면서 크기와 위상편차를 쉽게 조절할 수 있었다. 그림 5와 그림 6은 모의 실험 결과를 그래프로 나타낸 것이다.

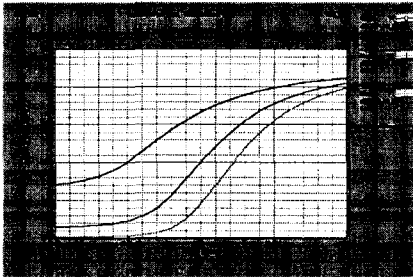


그림 5. V_{cc} 가변에 따른 크기편차

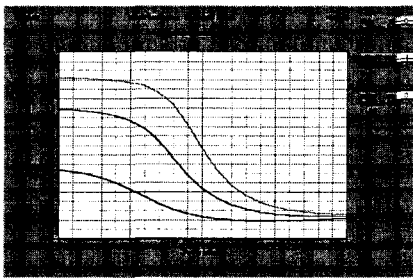


그림 6. V_{cc} 가변에 따른 위상편차

IV. 실험 및 고찰

그림 7은 실제 제작한 다이오드 선형화기이고, 입력

전력레벨을 증가시키고 바이어스 전압을 가변 시키면서 출력 특성을 본 것을 그림 8에 나타내었다.

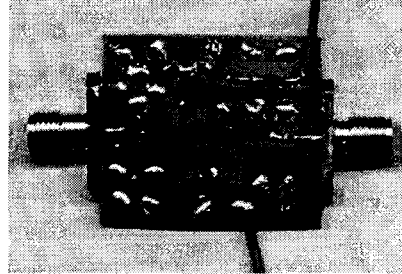
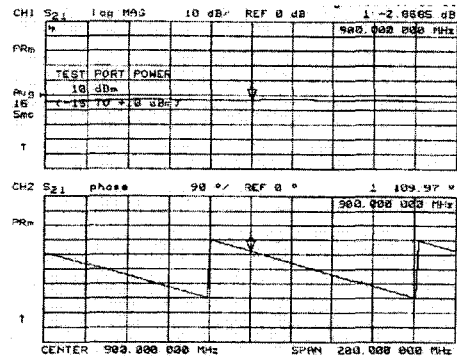
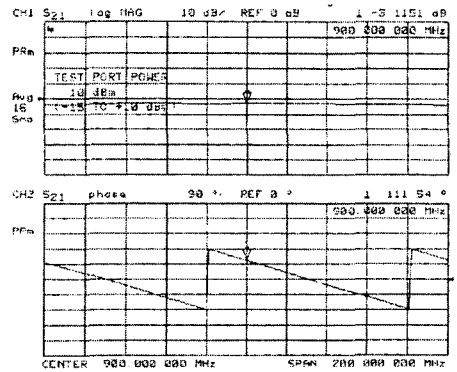


그림 7. 제작한 Predistortion 선형화기



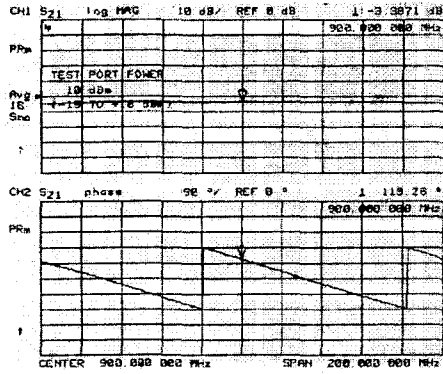
(a) $P_{in} = 10dBm$ [$V_{cc} = 1V$]



(b) $P_{in} = 10dBm$ [$V_{cc} = 2V$]

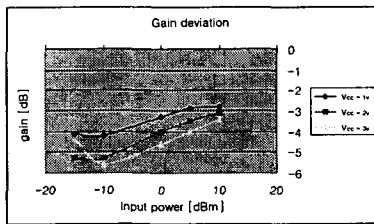
입력 전력레벨이 증가할수록 이득이 양으로 위상은 음으로 증가하는 모습을 볼 수 있다. 구간은 대략 -10dbm에서 10dbm 사이를 가리키고 최대 이득편차는 1dB를 갖고 위상편차는 21°를 갖는다.

이러한 특성을 갖는 선형화기를 이용하여 전력증폭기 전단에 적용하면 1dB 압축점과 효율의 개선 효과를 가져 올 수 있다.

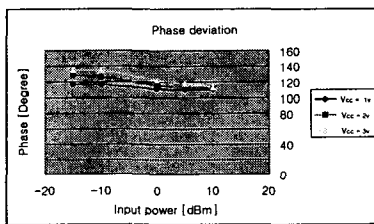


(c) $P_{in} = 10\text{dBm}$ [$V_{cc} = 3\text{V}$]

그림 8. V_{cc} 가변에 따른 이득과 위상편차의 측정치



(a) 이득 편차 측정값



(b) 위상 편차 측정값

그림 9. V_{cc} 가변에 따른 이득과 위상편차 특성

V. 결론

본 논문은 다이오드의 비선형성과 입력 전력레벨의 증가로 인한 바이어스 동작점의 이동으로 전력 증폭기

의 이득과 위상특성이 반대되는 특성을 얻었다. 이것은 전력 증폭기의 상호변조왜곡 성분인 상호변조왜곡 신호 레벨을 저하시켜 선형성을 증가시킬 것이다. 또한 소량의 소자와 회로 크기의 감소로 전체 송신 시스템 구성 시 크기를 줄일 수 있을 뿐만 아니라 신호레벨에 따라 왜곡신호 레벨을 조절할 수 있다.

디지털 변조 방식으로 바뀌고 있는 통신기기의 추세에 맞추어 고출력의 송신단의 선형 전력 증폭기에 대한 연구는 필수적이다. 따라서, 본 논문에서와 같은 선형화기의 개발은 앞으로 IMT-2000의 3세대 통신 방식의 시스템에 개발을 앞두고, 필수적으로 고려해서 연구해야 할 소자라고 생각된다.

참고 문헌

- [1] M. Kumar, J. Whartenby, and H. Wol kstein, "Predistortion Linearizer using GaAs Dual gate MESFET for TWTA and SSPA used in Satellite Transponders" *IEEE Trans. Microwave Theory and Tech*, vol. MTT-33, pp. 1479-1488, Dec. 1985.
- [2] M. Nakayama, K. Yamauchi, "An Amplitude and Phase Linearizing Technique for Linear Power Amplifiers" *Microwave J.* pp. 96-104, Mar. 1996.
- [3] Aldo N. D'Andrea, Vincenzo Lottici, "RF Power Amplifier Linearization Through Amplifier and Phase predistortion" *IEEE Trans. on Commun.*, vol.44, pp. 1477-1484, Nov. 1996.
- [4] James K. Cavers, "Convergence Behaviour of an Adaptive Feedforward Linearizer" *IEEE Trans.* pp. 499-502. 1994.
- [5] H. Ikeda "Phase Distortion Mechanism of a GaAs FET Power Amplifier for Digital Cellular Application" *IEEE MTT-S* pp. 541-544, 1992.
- [6] T. S. Rappaport, *Wireless communication*, Prentice Hall, 1991.
- [7] HP application Note 1207, "Test CDMA Base Station Amplifiers".
- [8] Tri T. Ha, *Solid state microwave amplifier design*, John Wiley & Sons Inc., 1981.
- [9] G. Karam and H. Sari, "Data predistortion technique using intersymbol interpolation", *IEEE Trans. on Communication*, vol. 62, pp. 1019-1032, Apr. 1983.