

ATM 망에서 호 설정 정보를 이용한 명시적 전송률 할당 알고리즘

김 대 일, *김 중 민, *박 인 갑
(주)아이엔씨테크놀로지, *건국대학교 전자정보통신학과
전화 : 02-450-3495 / 핸드폰 : 017-235-6540

Explicit Rate Allocation Algorithm using the Connection Setup Information in ATM Networks

Dae Il Kim, Jung Min Kim, In Kap Park
Dept. of Electronic and Information Communication, Konkuk University
E-mail : daeilkim@inctech.co.kr

Abstract

In this paper, a new enhanced early fair rate allocation(EFRA+) algorithm is proposed for ATM switches supporting ABR service. The central issue of explicit rate control algorithms for ABR service is the computation of max-min fair rates for every connection. The EFRA+ inherits the main feature of the EFRA, uses the connection control information during the connection setup to prevent potential congestion in switches, and enhances the computation method of the max-min fair rate.

I. 서론

ATM 스위치에서 ABR 서비스를 위하여 트래픽 흐름과 혼잡 제어를 수행하는 알고리즘은 정확한 공정률 할당, 낮은 수행 복잡도 등을 주요한 성능 평가 척도로서 이용하고 있다. 일반적으로 ABR 트래픽은 항상 과도 상태에서 전송된다. 즉, 우선 순위가 높은 VBR 트래픽은 군집성이 강해서 ABR 서비스의 가용 대역폭에 급격한 변동을 주게 되고, ABR 서비스들은 가용 대역폭을 서로 경쟁적으로 공유하므로 알고리즘은 항상 과도 상태에서 동작하게 되므로 정상 상태로의 신속한 천이에 대한 고찰은 필수적이다. 특히 스위치를

경유하는 경로에서 새로운 VC(Virtual Channel)가 연결을 설정하면 망 자원의 예약에 따른 자원 이용의 변동은 알고리즘의 성능 저하를 가져온다.

본 논문에서는 호 설정동안 발생하는 정보를 이용한 향상된 조기 공정률 할당(EFRA+) 알고리즘을 제안한다. EFRA+는 EFRA의 주요한 장점을 계승하고, 동작의 단점을 보완하며, 호 설정 정보의 신속한 반영, 보다 정확한 최대-최소 공정률의 할당, 과도에서 정상 상태로의 신속한 천이, 그리고 초기 세대의 스위치와 상호 동작 등에서 성능 개선을 목표로 하고 있다.

II. EFRA+ 알고리즘의 설계

2.1 공정 할당값의 계산

스위치는 주기적인 AI 시간 간격마다 CBR과 VBR 서비스의 점유 대역폭, 총 ABR 대역폭, 가용 ABR 대역폭, 그리고 출력 링크별로 ABR 서비스의 VC들이 공평하게 할당받는 공정 할당값을 식 (3)과 계산한다.

$$B_{total_abr} = B_{link} - B_{total_signal} - B_{cbr_vbr} \quad (1)$$

$$B_{available_abr} = B_{total_abr} \times F(T_q) \quad (2)$$

$$\gamma_i = \frac{B_{available_abr}}{N_{total_abr}} \quad (3)$$

여기서, B_{link} 는 스위치의 각 출력 포트별 링크 대역폭이고, B_{cbr_vbr} 는 유입되는 CBR과 VBR 서비스의 점유 대역폭으로서 출력 포트별로 직접 측정하여 계산한다. B_{total_signal} 은 연결 설정 과정에서 EFRA+가 초기에 참조하는 대역폭의 합계이다. B_{total_abr} 는 ABR 서비스가 사용하는 총 ABR 대역폭이다. 이 값은 EFRA와 달리 연결 제어 과정에서 발생한 트래픽 파라미터의 대역폭 값을 반영하여 계산한다. 식 (2)의 $B_{available_abr}$ 는 가용 ABR 대역폭이며, 큐잉 지연과 버퍼의 큐 길이와 관련된 큐 제어 함수 $F(T_q)$ 를 이용하여 계산한다. 그림 1은 ERICA+, EFRA, EFRA 알고리즘의 함수 $F(T_q)$ 이다.

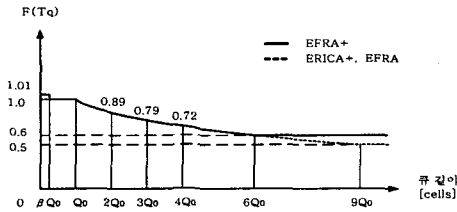


그림 1. 3가지 알고리즘의 함수 $F(T_q)$ 의 비교

식 (4)에서 T_0 은 큐잉 지연 시간을 나타내는 상수이다. T_0 은 버퍼에 적정한 ABR 데이터 Q_0 가 저장되도록 설정해야 하며, 제안하는 값은 LAN에서는 50 ~ 100 μ sec, WAN에서는 300 ~ 400 μ sec 이다. Q_0 은 큐잉 지연 시간과 총 ABR 대역폭을 승산하여 계산한다. 그림 1에서 큐 제어 함수 $F(T_q)$ 는 버퍼의 큐 길이에 따라 다른 상수값을 가진다. 함수 $F(T_q)$ 는 큐 길이가 βQ_0 이하이면 상수 b 에 해당하는 최대값을 가진다. 상수 b 의 제안값은 1.01 이고, 버퍼의 큐 길이를 일정한 크기만큼 증가시킨다. 상수 β 는 0 에서 1 사이의 값이고, 제안값은 0.1 이다. 큐 길이가 $6Q_0$ 을 초과하면 함수 $F(T_q)$ 값은 최소값인 0.6으로 일정하다.

$$Q_0 = B_{total_abr} \times T_0 \quad (4)$$

$$F(T_q) = \frac{aQ_0}{(a-1)Q + Q_0} \quad (5)$$

$$\left[\begin{array}{ll} 0 \leq Q \leq \beta Q_0, & F(T_q) = b \\ \beta Q_0 < Q \leq Q_0, & F(T_q) = 1.0 \\ Q_0 < Q \leq 6Q_0, & a = 1.15 \\ 6Q_0 < Q, & F(T_q) = 0.6 \end{array} \right]$$

2.2 새로운 공정률 할당 방식

스위치에 i 번째 VC의 BRM 셀이 도착하면 조정된

공정 할당값(γ_i)과 각 VC별로 최대-최소 공정률을 계산하여 BRM에 새로운 ER_i 값을 대체하여 이웃 스위치로 전송한다. 먼저 식 (6)에서 연결 설정 과정에서 초기 반영하였던 최소 전송률은 연결 제어 대역폭에서 감소되고, 가용 ABR 대역폭은 최소 전송률만큼 증가한다. 또한 총 ABR VC의 수는 하나가 증가하고, 조정된 공정 할당값은 식 (7)에 의하여 즉시 새로 계산된다. B_{total_signal} 과 B_{i,abr_MCR} 은 초기에 참조한 연결 제어 정보로서 2.3 절에서 설명한다.

If (첫 번째 BRM_i) {

$$B_{total_signal} = B_{total_signal} - B_{i,abr_MCR}$$

$$N_{total_abr} = N_{total_abr} + 1$$

$$B_{available_abr} = B_{available_abr} + B_{i,abr_MCR} \quad (6)$$

}

$$\gamma_i = \frac{B_{available_abr}}{N_{total_abr}} \quad (7)$$

최대-최소 공정률은 조정된 공정 할당값으로 계산한다. 먼저 식 (8)처럼 VC의 최대 전송률이 공정 할당값보다 작으면 배분된 공정 할당값은 모두 사용하지 못한다. 그러므로 공정률은 최대 전송률로 할당해 주고, 공정률과 최대 전송률의 차이값은 가용한 다른 VC들에게 식 (9)에 의하여 배분된다. $N_{total_bottlenecked}$ 는 병목 현상이 발생한 VC들의 총 수이고, $B_{total_PCR_bottlenecked}$ 는 병목된 VC들의 최대 전송률 합계로서 출력 포트별로 계산한다. $S_{i,bottlenecked}$ 는 각 VC별로 병목이 발생했는지를 나타내는 1 비트 변수이고, BRM 셀이 도착할 때마다 병목 여부가 판단되어 처리된다.

If ($\gamma_i > B_{i,abr_PCR}$) {

If ($S_{i,bottlenecked} \neq \text{TRUE}$) {

$$S_{i,bottlenecked} = \text{TRUE}$$

$$N_{total_bottlenecked} = N_{total_bottlenecked} + 1$$

$$B_{total_PCR_bottlenecked} = B_{total_PCR_bottlenecked} + B_{i,abr_PCR}$$

}

$$ER_i = B_{i,abr_PCR} \quad (8)$$

) Else {

If ($S_{i,bottlenecked} == \text{TRUE}$) {

$$S_{i,bottlenecked} = \text{FALSE}$$

$$N_{total_bottlenecked} = N_{total_bottlenecked} - 1$$

$$B_{total_PCR_bottlenecked} = B_{total_PCR_bottlenecked} - B_{i,abr_PCR}$$

}

$$ER_i = \gamma_i +$$

$$\frac{N_{total_bottlenecked} * \gamma_i - B_{total_PCR_bottlenecked}}{N_{total_abr} - N_{total_bottlenecked}} \quad (9)$$

}

ATM 망에서 호 설정 정보를 이용한 명시적 전송률 할당 알고리즘

최종적으로 EFRA+는 초기 세대의 스위치와 혼잡 제어의 상호 연동을 위하여 버퍼의 큐 길이에 따라 혼잡 판단 정보를 식 (10)과 같이 BRM 셀의 해당 필드에 처리하고, 역방향 RM 셀 내의 ER 필드는 식 (11)과 같이 새로운 공정률로 대체된다.

$$\begin{aligned} \text{If } (QT < Q \leq DQT) \quad & CI_{i,DRM} = 1 \\ \text{Else if } (DQT < Q) \quad & CI_{i,DRM} = NI_{i,DRM} = 1 \quad (10) \end{aligned}$$

$$ER_{i,DRM} = \min\{ER_{i,DRM}, \min(B_{available_abr}, ER_i)\} \quad (11)$$

2.3 연결 제어 정보의 참조 개선

새로운 i 번째 VC가 스위치에서 역방향으로 연결 설정을 완료하면 각 VC별로 연결 정보 테이블은 생성된다. 이때 EFRA+은 VC와 관련된 트래픽 파라미터인 대역폭(B)을 서비스에 따라 식 (12) ~ (14)과 같이 저장한다. CBR은 PCR 값, VBR은 SCR 값, 그리고 ABR은 MCR과 PCR 값을 이용한다. 이들 대역폭은 공정 할당값의 계산에서 참조하며, 출력 포트별로 연결 대역폭의 합계(B_{total_signal}) 변수에 가산된다. 이 합계 값은 총 ABR 대역폭을 계산할 때 이용한다.

If (역방향으로 새로운 연결 설정)

$$\begin{aligned} \text{If (CBR 서비스) } \{ \\ \quad B_{i,abr_PCR} = PCR \\ \quad B_{total_signal} = B_{total_signal} + B_{i,abr_PCR} \quad (12) \\ \} \end{aligned}$$

$$\begin{aligned} \text{Else if (VBR 서비스) } \{ \\ \quad B_{i,abr_SCR} = SCR \\ \quad B_{total_signal} = B_{total_signal} + B_{i,abr_SCR} \quad (13) \\ \} \end{aligned}$$

$$\begin{aligned} \text{Else if (ABR 서비스) } \{ \\ \quad B_{i,abr_MCR} = \max(ICR, MCR) \\ \quad B_{i,abr_PCR} = PCR \\ \quad B_{total_signal} = B_{total_signal} + B_{i,abr_PCR} \quad (14) \\ \} \end{aligned}$$

연결 설정 과정에서 저장한 식 (12) ~ (14)의 대역폭은 한정된 시간동안 참조된다. 만약 새로운 VC가 CBR, VBR 서비스이면 연결 설정을 완료한 후부터 송신단이 첫 번째 데이터를 전송하고, 그 데이터가 해당 스위치에 도착할 때까지 대역폭은 계속 이용된다. 첫 번째 데이터가 스위치에 도착한 직후에는 식 (12), (13)의 대역폭은 삭제되고, 출력 포트별로 연결 대역폭의 합계는 식 (15), (16)를 이용하여 각 VC의 대역폭 만큼 감소된다. 하지만 ABR 서비스이면 식 (14)의 대

역폭은 연결 해제시까지 참조한다.

If (각 VC의 첫번째 데이터 셀)

$$\begin{aligned} \text{If (CBR 서비스)} \\ \quad B_{total_signal} = B_{total_signal} - B_{i,abr_PCR} \quad (15) \end{aligned}$$

$$\begin{aligned} \text{Else if (VBR 서비스)} \\ \quad B_{total_signal} = B_{total_signal} - B_{i,abr_SCR} \quad (16) \end{aligned}$$

다음으로 현재 전송중인 ABR VC가 연결을 해제하면 식 (17)처럼 총 ABR VC들의 수는 하나가 감소한다. 만일 VC가 병목 현상이 발생한 상태였다면 식 (18)처럼 출력 포트별로 병목이 발생한 총 ABR VC들의 수는 하나가 감소하고, 연결 대역폭의 합계는 최대 전송률만큼 감소된다.

$$N_{total_abr} = N_{total_abr} - 1 \quad (17)$$

$$\begin{aligned} \text{If } (S_{i,bottlenecked} == \text{TRUE}) \{ \\ \quad N_{total_bottlenecked} = N_{total_bottlenecked} - 1 \\ \quad B_{total_PCR_bottlenecked} = B_{total_PCR_bottlenecked} - B_{i,abr_PCR} \quad (18) \end{aligned}$$

III. 실험 및 고찰

그림 2~3은 네트워크 구성도이다. 각 링크 구간 거리는 300 km, 대역폭은 155 Mbps, 그리고 전파 지연은 1 msec이다. ATM 스위치는 Non-blocking, 출력 버퍼형인 명시율 기반 스위치이고, 서비스 부류별로 FIFO 방식으로 큐잉을 하며, 계층적 순환 방식으로 셀 스케줄링을 한다. 그림 3에서 스위치 SW3은 ER 스위치, 나머지는 binary 스위치이다. binary에서 큐 길이 QT와 DQT는 1000, 2000 cells이다.

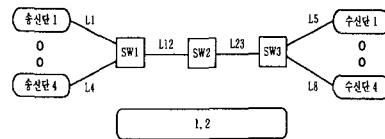


그림 2. 단순한 망 구성도

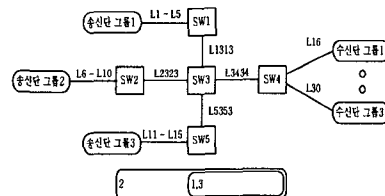


그림 3. 하향 흐름의 망 구성도

표 1. 각 알고리즘의 파라미터

파라미터	ERICA+	EFRA	EFRA+
T ₀	400 μ sec	300 μ sec	300 μ sec
F _{min}	0.5	0.5	0.6
a	1.15	1.15	1.15
b	1.00	1.00	1.01
AI	400 μ sec	300 μ sec	300 μ sec
α	0.8	0.8	해당없음
δ	0.1	0.1	해당없음
β	해당없음	해당없음	0.1
Decay Factor	0.9	해당없음	해당없음

표 2. 단순한 망의 트래픽 파라미터

송신단	서비스	출발시간	총전송시간	전송속도
송신단1	ABR	0	160	MCR = PCR/20
송신단2		20	140	
송신단3		40	120	
송신단4	VBR	60	100	SCR= 50

표 3. 하향 흐름 망의 트래픽 파라미터

송신단	출발시간	VBR트래픽	전송속도
그룹1	0 (각 간격은 10)	5-5 msec	SCR= 20,
그룹2	50 (각 간격은 10)	5-10 msec	MCR = PCR/30
그룹3	50 (각 간격은 10)	5-15 msec	

그림 4는 실험 결과로서 송신단 1의 현재 전송률의 변화이다. EFRA+는 정상 상태에서 매우 안정적으로 동작하고, 새로운 연결 설정으로 망의 자원이 급격하게 변하는 과도 상태에서는 연결 설정 정보를 조기에 공정률의 할당 과정에 반영하였기 때문에 공정률은 신속, 정확하게 분배되고, 스위치의 혼잡은 예방된다.

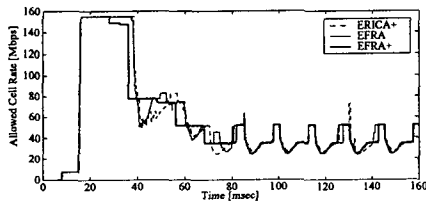


그림 4. 단순한 망에서 ABR1의 전송률

표 4에서 EFRA+는 연결 제어 정보의 조기 반영과 보다 정확한 최대-최소 공정률의 할당으로 인하여 버퍼의 ABR 큐 길이는 EFRA보다 최대값은 40 ~ 66%, 평균값은 30 ~ 70%씩 감소하였다. 표 5에서 이용률의 평균값은 EFRA+, EFRA, ERICA+이 각각 0.92, 0.93, 1.0 으로 측정되었다. EFRA+는 일정한 범위에서 안정적으로 이용하였고, ERICA+는 이용률이 1.0을 초과하

였는데, 부정확한 공정률의 할당으로 버퍼에 ABR 데이터가 지나치게 많이 저장되었기 때문이다.

표 4. ABR 큐 길이의 실험 결과 [단위: cells]

실험	스위치	EFRA+		EFRA		ERICA+	
		최대	평균	최대	평균	최대	평균
실험1	SW1	315	82	576	157	639	216
실험2	SW3	624	148	1725	472	1870	480

표 5. 링크 이용률의 실험 결과 [단위: msec]

실험	링크	Ideal	EFRA+	EFRA	ERICA+
실험1	L12	130.0	117.9	118.7	113.1
실험2	L3434	124.0	112.9	118.2	128.4

IV. 결론

본 논문에서 제안한 EFRA+는 EFRA의 주요 장점을 계승하였고, 호 설정 정보를 보다 신속하게 공정률의 할당 과정에 조기에 반영하여 과도 상태에서의 성능 열화를 개선하고, 보다 정확한 최대-최소 공정률을 계산하는 것에 목표를 두었다. 실험 결과에 의하면 EFRA+는 수행 복잡도가 낮으면서도 보다 정확하게 최대-최소 공정률을 할당하였다. 그 결과 정상 상태에서는 안정적으로 공정률을 할당하였고, 호 설정 정보를 조기에 참조하여 과도 상태에서는 신속하게 정상 상태로 천이하였다. 또한 다양한 VBR 트래픽과의 적용에서도 신속하게 대역폭의 변동을 반영하여 빠른 과도 상태 응답을 보였고, 버퍼에는 낮은 범위에서 ABR 데이터를 저장하면서도 출력 링크의 이용률은 매우 높게 유지하여 효율적으로 동작하는 것으로 평가되었다.

참고문헌

- [1] ATM Forum Technical Committee, "Traffic Management Specification Version 4.1", ATM Forum Contribution 99-0121.000, Mar. 1999.
- [2] R. Jain, S. Kalyanaraman, R. Goyal, S. Fahmy, and R. Viswanathan, "ERICA Switch Algorithm: A Complete Description", ATM Forum Contribution 96-1172, Aug. 1996.
- [3] 김대일, 임현주, 박인갑, "ATM 망에서 연결 제어 메커니즘을 이용한 혼잡 회피 EFRA 알고리즘", 전기전자학회 논문지 제4권 제 1호, pp. 67-76, Jul. 2000.