

전동밸브의 구동회로에서 Opto-coupler들의 one chip화 구현

정 원 채

경기대학교 전자공학과

전화 : 031-249-9803 / 핸드폰 : 017-345-5841

Realization of one chip for opto-couplers in driving circuit of electric valve

Won-Chae Jung

Dept. of Electronic Engineering, Kyonggi University

E-mail : wcjung@kuic.kyonggi.ac.kr

Abstract

This paper has been studied driving circuits in electrical valves. Also in this paper, opto-couplers of driving circuit are replaced with digital one chip of Altera company. Designs in order to realization of one chip are carried out with Altera Max Plus II.

For compact size and light weight, the realization with one chip is necessary in the electrical valves. This paper has designed and presented the digital schematic circuits, finally the driving circuits are successfully operated with the designed chip and showed the saving of area in the driving circuits of electric valves.

I. 서론

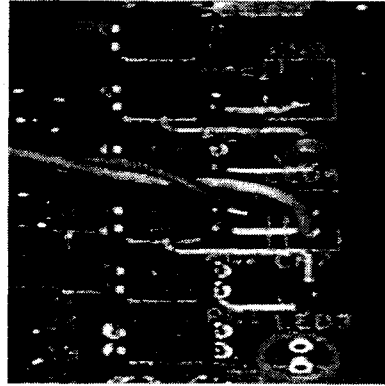
배관을 통하여 흐르는 기체, 유체류, 개스의 흐름을 제어하는 용도로 사용되는 밸브중에서 actuator를 이용

한 밸브중에서 자동밸브를 butterfly 형태의 전동식 자동밸브의 구동회로를 개발하고자 하며, 밸브 구동회로의 문제점들을 개선 및 보완하여 더 compact한 제품 개발을 위한 회로설계, 성능테스터를 수행하여 전동식 자동밸브 개발에 know-how를 축적하는데 본 연구의 초점을 두고 있다. 본 연구에서는 아날로그 구동전자회로[1,2,3] 부분에서 현재의 아날로그 회로의 opto-coupler부분을 하나의 chip으로 제작하여 회로부분의 면적을 점차적으로 줄여나가는 방법을 연구하고 있다. 이와같은 연구를 수행하는 방법은 아날로그회로의 회로해석을 통하여 디지털회로로 대체시키는 방법이다. 디지털회로를 설계하는 방법으로 주문형 반도체인 ASIC (Application Specific Integrated Circuit) 의 개발이 매년 증가되는 추세이다. 디지털시스템을 FPGA (Field Programmable Logic Device) 로 직접 집적회로를 구현하여 Logic을 검증한 다음 외부의 하드웨어 인터페이스를 통하여 직접적인 디자인 검증이 가능하다. 게이트수가 작은 경우는 PLD(Programmable Logic Device) 에 직접적인 디지털회로의 설계가 가능하다. 본 연구에서는 Altera사의 MAX PLUS II software tool을 이용하여 시뮬레이션과 하드웨어적인

실험을 수행하였다[3,4]. 이 기술을 구동회로에 직접적으로 적용하여 성공적인 검증결과를 나타내었다.

II. One chip화의 구현방법

Power Transistors가 동작하면 열이 많이 발생하게 되는데 열전달을 좋게하기 위해서 소위 heat sink인 AI 방열판위에 트랜지스터들이 부착되어진다. AI 방열판위에 놓여진 power 트랜지스터의 개수는 총 8개인데, 하나의 AI 방열판에 4개씩 각각 부착되어 있다. 모터의 open, close 상태를 나타내기 위해서 4개의 op amp가 사용되고 여기서 signal은 다시금 opto-coupler를 통하여 cw(시계방향) 또는 ccw(반시계방향) 방향으로의 모터회전이 가능하도록 되어있다. 여기서 isolation 회로는 high voltage 보호를 위한 목적으로 사용되어진다. 그림1은 opto-coupler를 one chip으로 구현한 44개 pin을 가진 ALTERA chip을 나타내고 있다. 그림1은 전동벨브의 구동회로에서 6개의 opto-coupler와 one chip으로 구현한 chip의 pin 배치를 나타내고 있다.



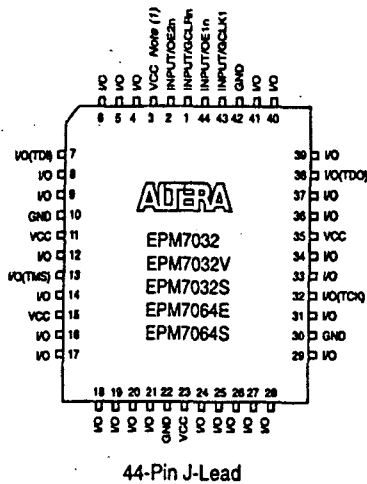
(b) 6개의 Opto-coupler

그림 1. 아나로그 구동회로에서 6개의 opto-coupler One chip으로 구현한 pin-out의 배치도와

Chip의 핀배치(Pin assignment)는 다음과 같다.

입력단 Pin 번호: A B C D
8 9 16 17

출력단 Pin 번호: q₁ q₂
39 33



(a) 알테라사의 44핀 chip

Opto-coupler는 입력과 출력사이에 전기적인 연결이 없기 때문에 high voltage는 어떠한 방향으로도 통과되지 않기 때문에 모터 power line에서 high voltage 스파크로부터 상대적으로 예민한 디지털 콘트롤 회로를 보호할 수 가 있다. 아나로그 구동회로에서는 isolation 회로로 6개의 opto-coupler가 사용되고 있는데 본 연구에서는 구동회로 부분의 space를 줄여서 Altera simulation tool을 사용하여 하나의 chip으로 구현하였다.

4개의 입력단을 통하여 2개의 출력단으로 여러 가지 스위치 상태를 나타내는 로직회로를 구성하여 현재 5개의 chip을 하나의 chip으로 만들었다. One chip으로 구현한 44 pin의 chip은 매 면마다 V_{cc} 와 ground 단자가 있기 때문에 나머지 pin 번호에 원하는 입출력 pin 번호를 임의대로 할당할 수 가 있다. 본 chip은 5 V의 동작전압을 가지는 MAX 7000S 계열의 high performance EEPROM based programmable logic devices(PLDs)로써 600 gates를 가지는 EPM7032SLC44-10의 device를 선택하였다. 이때에 pin-to-pin logic delay time은 5 ns 이며 178.6 MHz counter frequency를 나타내었다.

III. 아나로그회로의 one chip화 설계

전동밸브의 아나로그 구동회로에서 opto-coupler들의 동작원리가 우선적으로 입출력이 디지털논리표를 나타내도록 구성하여야 한다. 입출력단의 logic table를 표1에 나타내었다.

표 1. 입출력단의 logic table

입력단				출력단	
CW	Closed	Open	CCW	Open	Closed
A	B	C	D	q1	q2
0	0	0	0	0	0
0	0	0	1	0	1
0	0	1	0	0	0
0	0	1	1	0	0
0	1	0	0	0	0
0	1	0	1	0	0
0	1	1	0	0	0
0	1	1	1	0	0
1	0	0	0	1	0
1	0	0	1	0	0
1	0	1	0	0	0
1	0	1	1	1	0
1	1	0	0	1	0
1	1	0	1	0	0
1	1	1	0	0	0
1	1	1	1	0	0

그림 2는 표1에 대한 디지털회로도를 나타내었다.

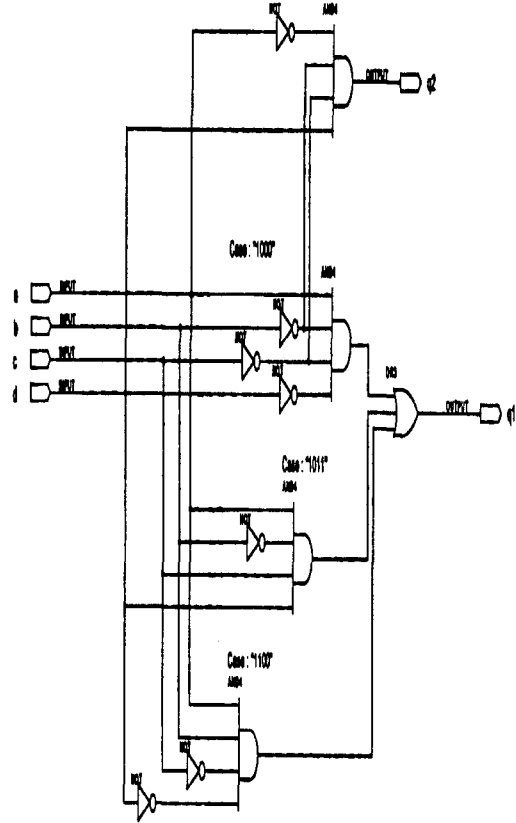


그림 2. 아나로그회로를 one chip화한 회로도

그림 3은 구동회로를 나타내고 있는데, 오른쪽 부분은 알루미늄(Al) 방열판위에 각각 4개씩 총 8개의 전력용 트랜지스터가 장착되어 있음을 확인할 수가 있다. 대각선 방향으로 트랜지스터를 구동하여 모터(motor)를 CW(open) 또는 CCW(close) 방향으로 구동하여 동작시킨다. 기존의 바이폴라트랜지스터를 MOSFET나 대 전력용 다이리스터로 대체하여 나가면 트랜지스터의 개수를 줄여나갈 수 있다고 예상된다.

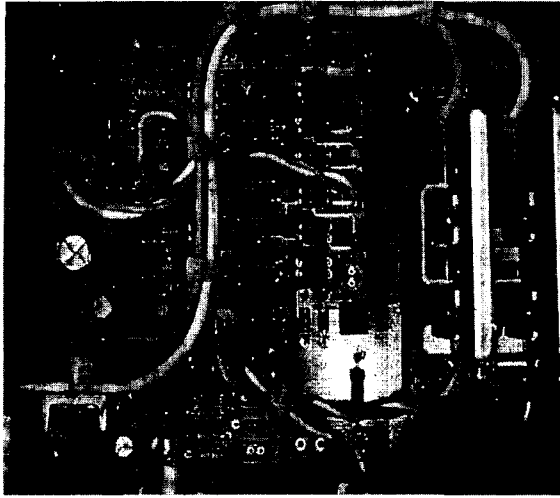
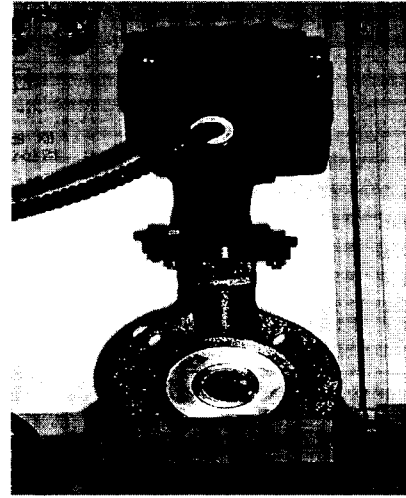


그림 3. 진동밸브의 구동회로

진동밸브의 열리고 닫히는 과정을 본 연구에 설계하여 writing한 chip을 구동회로에 장착하여 성공적으로 동작함을 확인할 수 있었다. 그림 4에서 윗 부분의 box는 12 V dc 모터와 shaft를 나타내고 있다.



(b) 진동밸브의 폐쇄(close)

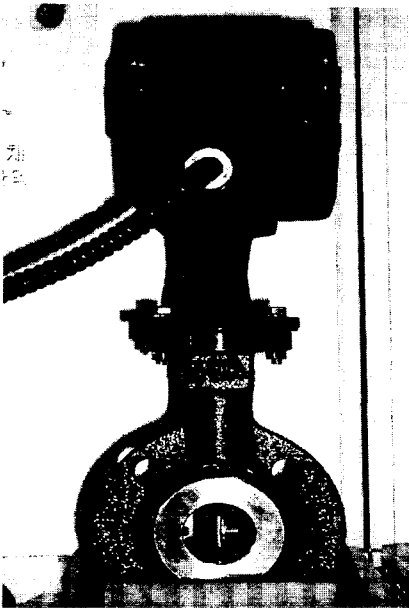
그림 4. Butterfly 진동밸브의 개폐에 대한 동작

IV. 결론

아날로그회로 연구를 계속 수행하여 모터 구동회로의 많은 부분을 점차적으로 줄여서 space를 줄여나감으로써 더 compact한 디자인의 제품으로 전환하는 데 목적을 두고 연구를 수행하였다. 따라서 본 연구의 결과는 PLC분야에서 뿐만 아니라 아날로그회로를 디지털 회로로 변환하여 낮은 전압과 고속으로 동작하는 디지털회로를 실제로 one chip화로 구현하는 방법을 자세하게 제시하여 산업체현장에서 여러분야에 적용 가능하리라고 사료된다.

참고문헌

- [1] Christopher T.Kilian, "Modern Control Technology", West Publishing Company 1996
- [2] Ramon Pallas-Areny, John G. Webster, "Sensors and Signal Conditioning", John Wiley and Sons, Inc. 2001
- [3] J. Michael Jacob, "Analog Integrated Circuit Applications", Prentice Hall, 2000
- [4] 양오, "디지털시스템 설계 및 응용", 북두출판사, 1998



(a) 진동밸브의 개방(open)