

Si기판위에 에피택셜 성장된 $(\text{Ba}_{0.5}, \text{Sr}_{0.5})\text{TiO}_3$ 박막의 C-V 특성
 Capacitance-Voltage properties of strained $(\text{Ba}_{0.5}, \text{Sr}_{0.5})\text{TiO}_3$ thin films
 epitaxially grown on Si substrate

전성진, 신상훈, 노용한*, 이재찬
 성균관대학교 재료공학과, *전기전자 및 컴퓨터공학부
 경기도 수원시 장안구 천천동 300번지

Pulsed laser deposition(PLD)법을 사용하여 n-type Si기판위에 완충막인 yttria-stabilized zirconia(YSZ) 및 상온에서 상유성을 나타내는 조성의 $(\text{Ba}_{0.5}, \text{Sr}_{0.5})\text{TiO}_3$ (BST)박막을 증착하였다. 증착된 BST박막은 얇은 두께의 YSZ박막 위에서 에피택셜 성장을 하였으며 asymmetric x-ray diffraction, ψ -scan 및 투과전자현미경법을 사용하여 BST박막의 구조를 분석함으로써 BST박막에 박막표면에 평행한 방향으로 인장응력이 인가되었음을 확인하였다. 박막표면방향으로 인장응력을 받은 BST박막은 YSZ박막의 두께 변화에 따라 0.98~0.99의 격자변형(c/a ratio)을 갖는 것으로 확인되었으며 격자변형이 감소함에 따라 BST박막의 유전율 및 capacitance-voltage (C-V) 측정에서 나타나는 이력폭이 증가하였다. 측정된 BST박막의 유전상수는 200~1300의 값을 나타내었다. 또한 C-V 이력폭은 12 nm의 YSZ완충막이 사용된 경우 3 V의 인가전압 하에서 0.6 V의 값을 나타내었다. 응력이 인가된 BST박막으로 이루어진 metal-ferroelectric-insulator-silicon (MFIS)구조는 전극에 인가되는 전압이 증가 할수록 C-V 이력폭이 증가하는 것으로 나타났으며 이력폭의 증가는 비대칭성을 나타내었다. 이는 강유전체 박막에 존재하는 결함에 및 전자주입에 의한 내부전계에 기인하는 것으로 예상된다. MFIS구조에서 완충막인 YSZ박막의 두께를 변화하고 일함수가 다른 여러 전극물질을 사용하여 HF C-V 및 bias stress 실험에서의 flatband 이동을 통하여 전계에 따른 이력폭의 증가의 비대칭성의 원인을 파악하고자 하였다.