

## D-8

### Cu를 이용한 비정질 실리콘의 전계 유도 방향성 결정화 특성분석 (Characterization of Field Aided Lateral Crystallization of amorphous silicon films using Cu)

한양대학교 권세열, 이재복, 박경완, 최덕균

#### 1. 서론

저온에서 비정질 실리콘을 결정화하는 방법들 중에서 미량의 금속 불순물이 증착 또는 함유된 비정질 실리콘을 열처리시 그 결정화 온도를 낮출 수 있다는 점에서 제안된 금속 유도 결정화(Metal Induced Crystallization: MIC)와 이 방법을 개선한 금속 유도 측면 결정화(Metal Induced Lateral Crystallization: MILC)가 있다. 하지만, 이러한 결정화 방법들의 경우 실리콘 박막을 결정화시 박막 내에 미량의 금속 불순물들이 잔존하여 고유의 실리콘 특성을 저하시킬 수 있고 전계효과 이동도와 누설전류와 같은 전기적 특성이 저하될 수 있다. 이로부터 결정화에 핵심적인 역할을 하는 실리사이드상이 금속상인 것에 착안하여 전계에 의해 결정화가 가속되고 한쪽 방향으로 결정화를 제어하여 채널내 전자나 정공의 이동도를 향상시킬 수 있는 새로운 결정화 방법인 전계 유도 방향성 결정화(Field Aided Lateral Crystallization: FALC)방법이 제안되었으며 FALC 공정시 인가해준 전계에 따라 결정화 속도가 가속되며 이를 직접 소자에 응용하여 공정시간 단축, 저온 공정, 기존의 결정화법보다 우수한 전기적 특성 등이 확인되었다. 본 연구에서는 극박막(20Å)의 Cu를 비정질 실리콘에 선택적으로 증착후 FALC 공정을 시도하여 전계 세기와 패턴크기의 변화 그리고 온도변화에 따른 FALC 특성평가를 수행하였다.

#### 2. 실험방법

유리 기판상에 Plasma Enhanced Chemical Vapor Deposition(PECVD)법을 통해 source 가스로  $\text{Si}_2\text{H}_6$ 를 이용하여 280°C에서 비정질 실리콘을 증착하였다. 특정 형태의 금속 패턴을 선택적으로 형성하기 위해 photoresist(PR)을 이용하여 비정질 실리콘상에 사진 식각 공정을 통해 원하는 PR패턴을 형성한 후 Cu를 증착하였다. 금속은 sputtering 공정을 통해 증착후 Cu lift-off 공정을 통해 PR을 제거하여 패턴영역을 제외한 나머지 부분에만 Cu 패턴이 형성되도록 하였다. 전계를 인가하기 위해 시편의 양단에 silver paste를 사용하여 전극을 형성한 후 외부의 직류 전원공급장치에 연결하였으며, 열처리시 석영관 내부는  $\text{N}_2$  분위기를 유지하였다. 열처리는 500°C를 기준으로 온도를 낮추는 실험을 진행하였다. FALC에 의해 결정화가 이루어진 부분의 결정화 여부는 Raman 분석을 통해 확인하였으며 미세구조를 관찰하기 위해 SEM 분석을 실시하였다.

#### 3. 결론

Cu가 선택적으로 증착된 비정질 실리콘상의 표면 양단에 전계 인가와 동시에 열처리를 시행함으로써 전계의 영향으로 (-)전극에서 (+)전극 방향으로 측면 유도 결정화가 가속되고 결정화 속도가 증가함으로 인해 결정화시간이 감소되고 (+)전극 쪽에서는 결정화가 억제되는 것을 확인하였다. FALC 속도는 인가된 전계의 세기와 열처리온도의 증가와 더불어 증가하였고 결정화 패턴의 크기가 증가함에 따라서 오히려 감소하는 경향을 나타내었다. 또한 열처리시 결정화 시간과 전계의 세기를 증가시켰을 때 375°C까지 FALC 거동을 관찰할 수 있었다. 이로부터 Cu를 이용한 FALC 공정을 통해 500°C 이하의 저온에서 유리 기판상에 다결정 실리콘 구현 가능성을 확인하였다.