D-2

구리 전기도금막에서 self annealing에 미치는 additive의 효과 (Additive Effect on Self Annealing of Cu Electroplated Film)

한국과학기술원(KAIST) 이창희, 박종욱

반도체 공정의 발달과 함께 소자의 집적도는 더욱더 높아지게 되었고, 이로 인해 기존의 반도체 공정에서 사용되던 여러 가지 공정기술들이 그 한계를 나타내게 되었다. 즉, 반도체 집적회로의 계속적인 고집적화와 소형화는 집적회로내의 전기적 신호를 전달하는 금속배선의 단위 면적당 배선길이를 증가시키고, 배선 폭 및 층간 절연막 사이의 거리를 감소시켜 집적회로내에서 금속배선 자체의 저항과 금속배선 사이의 정전용량의 증가로 인한 RC time delay가 집적회로의 성능을 제한할 수 있게 되었다. 이에 따라 기존에 사용하던 Al보다 비저항이 작은 Cu를 배선재료로 사용하려는 움직임이 활발하게 나타나고 있으며, 속도가 중요시되는 일부소자에서는 이미 Cu를 사용한 제품이 모습을 보여주고 있다. 이러한 Cu를 증착하는 CVD, sputtering & reflow, 전기도금(electroplating)등이 있는데, CVD는 step coverage측면에서는 우수하나 증착된 결정립 크기가 작고 불순물이 많이 함유되어 비저항값이 크기때문에 박막의 EM(Electro-Migration)특성이 나쁘며, sputtering & reflow의 경우는 공정온도가 너무 높아서 공정진행시 소자에 악영향을 끼칠 수 있다는 단점이 있다. 이에 비해 전기도금의 경우는 증착속도가 빠르고, 제작단가가 낮으며, 비저항이 낮고, 결정립 크기가 크고, (111) 우선배향성이 커서 EM특성이 매우 뛰어나며, deep hole & via 매립특성이 우수하여, 대부분의 추세가 전기도금법으로 구리배선을 증착하는 것이 되고 있다.

전기도금으로 증착된 박막이 다른 종류의 박막과 가장 큰 차이점은 상온에서 일정시간이 지나면서 도금된 박막의 결정립 크기가 증가하면서, 박막의 비저항과 stress가 감소하는 'self annealing' 현상이 일어나는 것이다. 이것은 도금액 속에 첨가시켜준 몇가지 첨가물(additive)들이 도금막 속에 분포함으로 인해 생겨나는 현상으로 이해되고 있으나, 정확한 메커니즘은 밝혀지지 않은 상태이며, 현상학적으로만 이야기되고 있다. 이에 대한 자세한 이해를 위해 도금액에 사용되는 가장 대표적인 첨가물들인 PEG(Poly Ethylene Glycol)과 Cl^- 이온의 첨가유무에 따른 self annealing 특성을 살펴보았다. 실험에 사용한 도금장비는 자체 제작하였으며, 도금액은 구리이온원으로 $CuSO_4$, 전해질로 H_2SO_4, 첨가제로 PEG와 Cl^-를 필요에 따라 적당량 섞어서 제조하였다.

Cl 이온을 첨가하지 않은 경우 self annealing이 전혀 일어나지 않았으며, PEG를 첨가하지 않은 경우에도 self annealing 효과는 크지 않았는데, 이것으로 두가지 첨가제는 모두 self annealing에 상당한 영향을 끼친다는 것을 알 수 있었으며, 둘 중에서 Cl 의 역할이 더 크다는 것을 알 수 있었다. 아울러 도금두께에 따라 self annealing 특성을 살펴보았는데, 비교적 두꺼운 박막과 얇은 박막에서 self annealing특성이 다르게 나타난다는 것을 알 수 있었다. 이는 결정립 성장 메커니즘이 다르기 때문으로 예측되나 자세한 것은 더 많은 연구가 수행되어야 한다.