

AC Plasma Display Panel 구동 장치의 고효율 전력 회수 회로에 관한 연구

윤원식, 강필순, 박한웅*, 김철우
부산대학교, 해군사관학교*

A Study on High Efficient Energy Recovery Circuit for AC Plasma Display Panel Drive

Won-Sik Yoon, Feel-Soon Kang, Han-Woog Park*, Cheul-U Kim
Pusan National University, Korea naval Academy*

ABSTRACT

The sustaining driver for color ac plasma display panel should provide alternating high voltage pulses and recover the energy discharged from the intrinsic capacitance between the scanning and sustaining electrodes inside the panel. In this paper, a novel efficient energy recovery circuit employing boost-up function is proposed to achieve a faster rise-time and in order to obtain a stable sustain voltage. The principle of operation, features, and simulated results are illustrated and verified on an equivalent capacitance, which is equals to that of 40-inch-panel, 200 [kHz].

1. 서 론

최근 AC-PDP(Plasma Display Panel)의 기술은 급속히 발전하여 화질과 신뢰도면에서 CRT에 근접하였다는 평가를 받고 있다. 또한, 화면 크기에 있어서도 CRT가 제한이 있는 반면, AC-PDP는 대형화면 구현이 가능하고 구조상 박막형으로 부피가 작다. AC-PDP 기술은 90년대 초까지만 해도 고해상도, 동화상과 같은 기본적인 기술의 구현에 주력했다. 그러나, 기술의 발전으로 동화상 윤곽의 제거, 광(光) 대비 향상을 통한 화질의 개선, 신뢰도 및 전력 효율을 개선하는 등의 문제에 주력하고 있다. 특히, 전력 효율의 관점에서 40인치 이상의 대형화면을 지향하는 PDP기술에서 가장 큰 약점인 수백 와트(watt)에 이르는 전력 소모를 CRT 수준인 200[W]미만으로 낮추는 것이 시급한 당면 과제이다. 전력 효율을 향상시키기 위해서는 PDP의 발광효율을 높이는 것과 함께 기체방전과는 직접적인 관련이 없이 구동과정에서 발생하게 되는 불필요한 전력소모를 최소화하여야 한다.

AC PDP는 전극을 유전체로 도포하여 유전체 표면에서 일어나는 표면방전을 이용하고 있다.

그러나, 수 만개의 화소(Pixel)의 표현을 위하여

180V 정도의 높은 전압펄스를 100~200[kHz] 이상의 높은 주파수로 인가하여 유지방전 시켜야 하므로 전극간에 높은 정전용량의 충·방전이 불가피하게 된다.

이론적으로 용량성 부하 자체만으로는 전력소모가 없지만, 단순히 직류전원으로부터 펄스를 공급하게 되면 많은 전력손실이 발생한다. 특히, 용량성 방전을 할 경우 부유 용량에 의한 변위전류가 흘러 큰 손실을 발생시키게 된다. 이 손실은 주로 스위칭 소자에 온도 상승을 초래하게 되고, 최악의 경우 스위칭 소자를 파괴시킬 수 있는 위험이 있다. 따라서, PDP 구동회로에는 이러한 변위 전류에 의한 손실을 최소화하기 위한 전력 회수 회로를 채용하게 되며, 최근 다양한 전력 회수회로가 활발히 연구되고있는 실정이다. 따라서 제안한 회로에서는 Pixel의 구조가 주어 졌을때, Pixel의 구동 과정에서 발생하는 전력 에너지의 회수를 가장 효과적으로 처리하고 PDP 구동에너지를 최소화 할 수 있는 한 방법에 접근 코저 한다.

2. 기존의 전력 회수 회로

2.1 Weber Type

Fig. 1은 기존의 전력 회수 회로 중에서 가장 널리 쓰이고 있는 Weber의 전력 회수 회로이다.

Weber Type의 전력 회수 회로의 동작 원리를 간단하게 설명하면 다음과 같다.

최초 출력 측 전압이 0[V]인 상태에서 스위치 S1을 턴·온 시키면 Cx의 전압 Vcx = 1/2 Vs인 Vcp보다 수 백배 이상 큰 Cx에서 Panel 측을 향하여 전류가 이동하게 된다.

전압 Vcp가 1/2 Vs가 될 때까지는 Lx를 통과하는 전류가 계속 증가 상태에 있다가 이후 감소한다. 그리고 Panel의 전압은 Lx의 전류가 영이 되는

지점까지 Panel의 전압은 상승하게 된다. 이때 D1은 전류가 역으로 흐르지 못하도록 하며, 이때 SW3을 턴·온 시켜서 출력 측 전압은 V_s 까지 상승한다. 그리고 일정 시간 후 S3을 턴·오프 시키고 S2를 닫아 이를 통해 출력 측에서 C_x 로 전류가 흐르도록 하면 일정시간 후 S4를 턴·온하면 출력 측 전압이 0[V]로 강화된다. 그리고 앞의 설명의 D1처럼 D2 역시 역으로 전류가 흐르는 것을 제한한다.

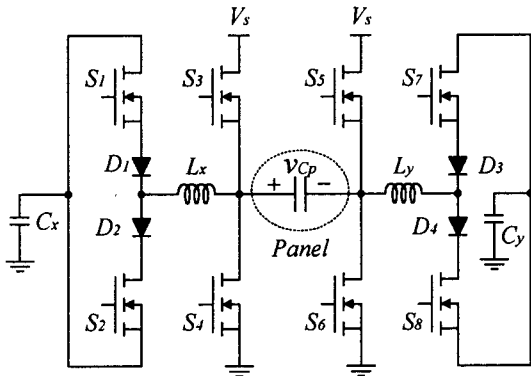


그림 1 Weber 형 에너지 회수 회로
Fig. 1 Weber's energy recover Circuit

3. 제안한 전력 회수 회로

Fig. 2은 제안한 전력 회수 회로도를 나타낸다. Panel의 X전극과 Y전극은 대칭적으로 동작하므로 여기서의 동작 설명은 X축에 대한 동작만을 표현하였다.

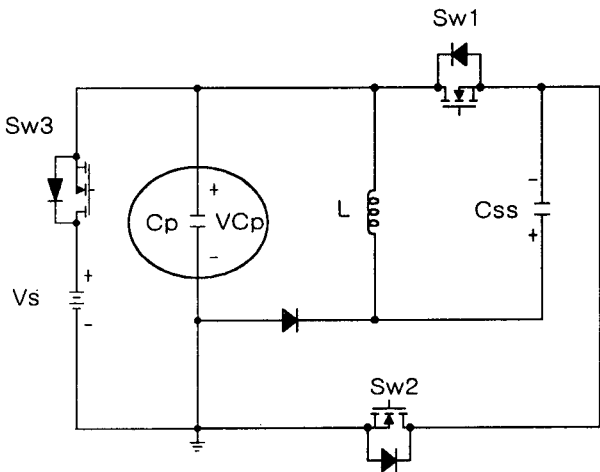


그림 2 제안하는 에너지 회수 회로
Fig. 2 Energy Recovery Circuit of Proposal

그리고 각 스위치의 온·오프 상태와 Panel에

인가되는 전압에 따라 네가지 모드로 구분하여 설명하고, 그리고 제안한 전력 회수 회로를 가지고 각각의 스위치에 Signal을 인가하였을 경우 Panel에 나타나는 전압과 전류를 도식화 해 놓은 그림이 Fig. 3에 나타내었다.

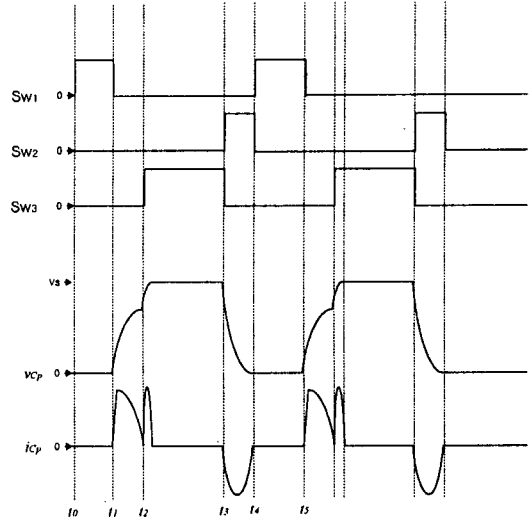


그림 3 게이트 신호에 따른 패널의 전압과 전류
Fig. 3 Gate Signals & Waveform of Panel
- Proposal Energy Recovery Circuit

3.1 모드별 분석

3.1.1 Mode - 1

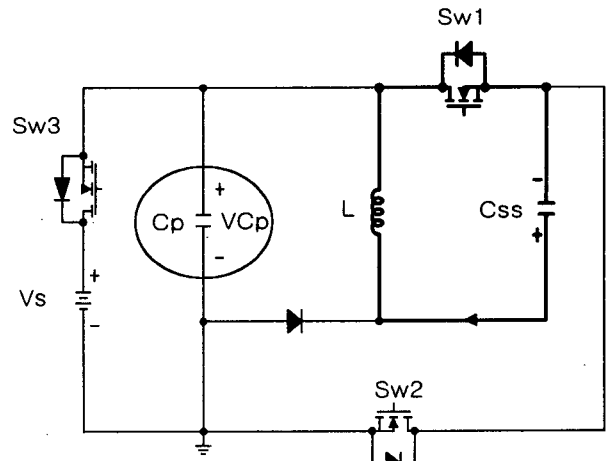


그림 4 모드-1($t_0 \sim t_1$)
Fig. 4 Mode-1 ($t_0 \sim t_1$)

최초 Mode-1에서는 SW1을 턴·온하여 C_{ss} 에서 인덕턴스 L측으로 전류가 흐르게 되고 에너지가 저장되는 구간이다. 그리고 그때에 해당되는 회로를 Fig. 4에 나타내었다.

3.1.2 Mode - 2

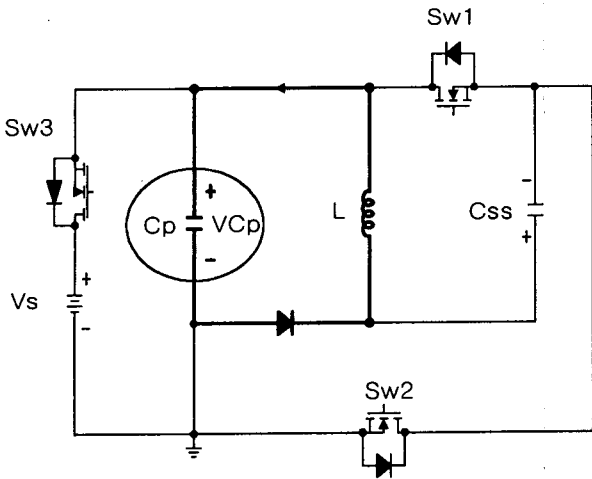


그림 5 모드-2 ($t_1 \sim t_2$)
Fig. 5 Mode-2 ($t_1 \sim t_2$)

Fig. 5는 제안한 전력 회수에서 SW1이 턴·오프 하면서, L에 저장된 에너지가 Panel로 공급하게 된다. 이때의 전류는 인덕턴스 L과 다이오드를 통하여 패널의 Cp와 공진하면서 흐르게 되어 패널의 전압을 상승시키게 된다. 인덕턴스 L에 저장된 에너지가 순간적으로 패널에 인가되므로 빠른 Rising Time을 가진다. 따라서, 전력 회수효율이 향상되고 방전유지전압 상승시간을 줄일 수 있어 안정적인 동작을 보장하게 된다.

3.1.3 Mode - 3

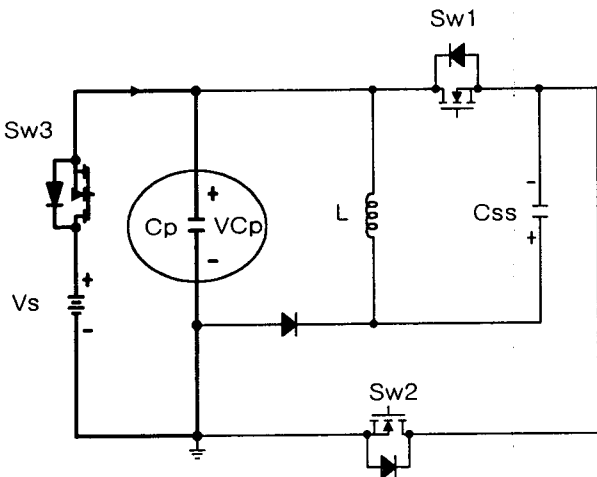


그림 6. 모드-3 ($t_2 \sim t_3$)
Fig. 6 Mode-3 ($t_2 \sim t_3$)

Fig. 6는 인덕턴스 L에 저장된 에너지를 패널로 모두 전달한 후, 스위치 Sw3를 턴·온 시켜 Vs의 전압을 유지하게 된다.

이때 Sustain 전압에 가장 가까운 전압까지 Boost-up 해둔 상태에서 Vs가 인가되도록 함으로써 전원 측에서 공급하는 에너지의 양이 줄어들게 되고, 이와 동시에 스위치 소자의 전류정격 또한 줄일 수 있으므로 전체적인 효율의 증대를 가져오게 된다.

3.1.4 Mode - 4

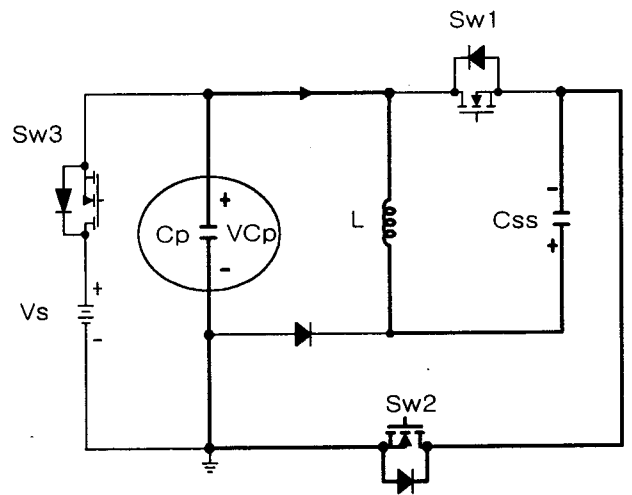


그림 7 모드-4 ($t_3 \sim t_4$)
Fig. 7 Mode-4 ($t_3 \sim t_4$)

스위치 Sw3의 턴·오프와 동시에 회수용 스위치 Sw2를 턴·온시켜 회수용 커패시터 Ccss로 에너지를 회수·저장한다. 이때 패널의 방전 전류는 스위치 Sw2를 통하여 인덕턴스 L, 회수용 커패시터 Ccss와 공진하여 흐르게 된다. 이때 방전 전류는 인덕터 L와 공진하여 흐르게 된다. 이러한 회수 모드에 해당되는 회로를 Fig. 7에 나타내었다.

이상이 제안한 에너지 회수 회로를 네가지의 모드로 나누어서 각각의 동작 및 그때의 회로를 나타내었다.

3.2 Signal Generation

Gate와 Source간에 인가하기 전에 원하는 Signal 형태를 만들기 위해 ALTERA로 구현하여 나타내었다. 각각의 Signal은 ALTERA의 GDF (Graphic Design Files)을 이용하여 구성되어지며, 그때의 그림을 Fig. 8에 나타내었다.

또 Fig. 8에서 나타나고 있는 Symbol 중 PDP_1은 VHDL를 이용해서 Programing 해서 각각의 Signal을 만들어 내고 이를 Symbol로 만든뒤 다시 AND Gate와 NOT Gate를 조합해서 원하는 3개의 스위치 Signal을 만드는 부분을 나타낸 그림이다. 그리고 Fig. 8에서 enable 핀은 일정 시간의 회수 회로의 동작을 수행시키다가 외부에서 Signal을 Reset 하고자 할 때 사용되어지는 단자에 해당된다.

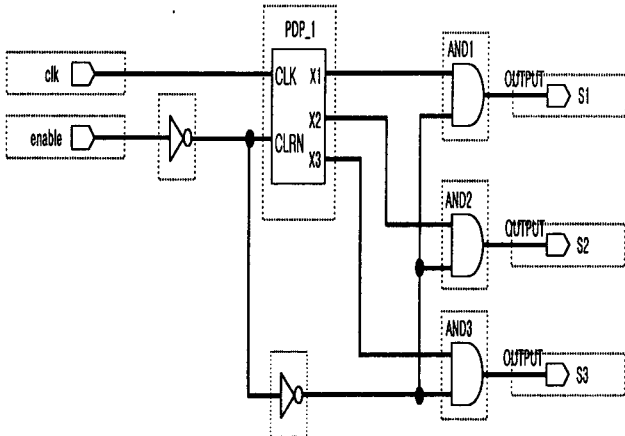


그림 8. ALTERA GDF를 이용한 신호 발생
Fig. 8 Signal Generation of ALTERA GDF Using

4. Simulation

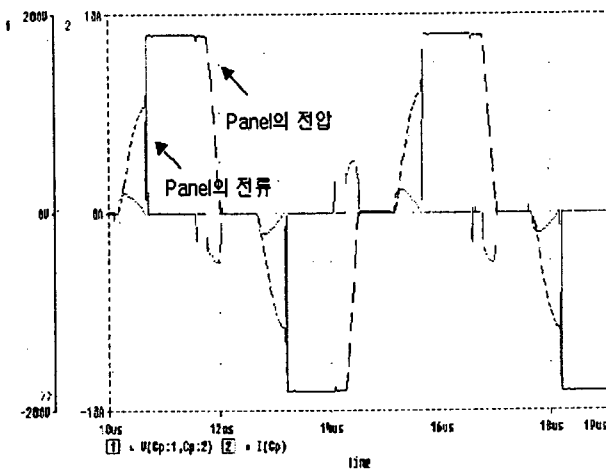


그림 9. 시뮬레이션 파형 (200[kHz])
Fig. 9 Simulation Waveform at 200[kHz]

제안한 에너지 회수 회로를 가지고 200[kHz]에서 Simulation한 결과를 Fig. 9에 나타내었다.

앞에서 설명한 모드별 분석처럼 Panel의 전압과 전류 형태에서 L에 저장된 에너지에 의해 Panel의 전압을 상승시켰다가 Sustain 전압이 인가되어 Panel에 전압을 형성하고, 일정 시간 후 회수 되어지는 형태의 파형을 보이고 있다.

3. 결론 및 추후 과제

본 논문에서는 새로운 형태의 AC PDP 에너지 회수 회로를 제안하고 앞에서 제시한 모드별 동작 수행을 Simulation으로 검증해 보았다. 추후 과제로는 실험을 통해 제시한 에너지 회수 회로 타당성을 검증하고 이를 실제 Panel에서 그 타당성 입증 이 남아있다. 그리고 제안한 회로와 실제 나와 있는 회수 회로에 대한 비교·분석하여 회수율 측면에서도 어떠한 차이가 있는지 논의 되어져야 겠다.

참고 문헌

- [1] L. F. Weber and K. W. Warren, Power efficient sustain driver and address drivers for plasma panel, U. S. patent 4 886 349, Sept. 1989.
- [2] H. B. Hsu et al, Regenerative Power Electronics Driver for Plasma Display Panel in Sustain-Mode Operation, IEEE Trans. on Industrial Electronics, vol. 47, No. 5, pp. 1118~1125, Oct. 2000.
- [3] M. Ohba and Y. sano, Energy recovery driver for a dot matrix AC plasma display paenl with a parallel resonant circuit allowing power reduction, U. S. Patent 5 670 974, Sept. 1997.
- [4] J. Ryeom et al, A Drive-Voltage Reduction of AC PDPs by Use of Space-Charge-Control Pulses, Conf. Record of the International Display Research, pp. 390~393, 1997.
- [5] A. Tanaka, Low power driver circuit for AC plasma display panel, U. S. Patent 5 438 290, Aug. 1995.