

# 단상 2레벨 스위칭 패턴 데드비트 PWM 인버터의 DSP 제어기 설계

최성관, 김 호, 광동현, 이정복, 전희종  
 송실대학교

## Design of DSP Controller of Deadbeat PWM Inverter With Two-Level Switching Pattern

Seong-Kwan Choi, Ho Kim, Dong-Hyun Kwak, Jeong-Bok Lee, Hee-Jong Jeon  
 Soongsil University

### ABSTRACT

In this paper, a two-level switching algorithm of the deadbeat to control PWM inverter is proposed. A modified algorithm of the deadbeat is suitable for the UPS system. Two levels in the pulse pattern are used. This scheme allows the use of higher switching frequency for a given computation time delay, which results in lower total harmonic distortion at the output. The proposed control scheme is implemented using TMS320F240 DSP for controlling on inverter.

### 1. 서 론

최근 전력 반도체 소자 기술의 발전은 대전력에 서도 더욱 빠른 스위칭을 가능하게 하였다. IGBT 와 MCT 같은 스위칭 소자들을 이용하여 매우 빠 른 스위칭 주파수를 갖는 PWM 인버터를 구현할 수 있게 되었다<sup>[1][2]</sup>. 이러한 빠른 속도의 스위칭 소 자를 이용하면서 순시 궤환 제어법(IFC)이 제안되 었다. 이 순시궤환 제어법은 훌륭한 과도 응답 특 성을 나타내는 반면에 아날로그 실시간 제어로서 상대적으로 큰 고조파를 발생시킨다.

디지털 제어 방식으로는 마이크로프로세서를 이용한 디지털 궤환법인 마이크로프로세서 데드비트 제어가 있 다<sup>[3]</sup>. 이 방법은 PWM 인버터 시스템을 이산 시간 시스템으로 변환하여 상태궤환 출력 데드비트제어를 적용하 는 것이다. 매우 빠른 과도 상태 응답을 가지며 부하변 동에도 민감하게 보상한다. 디지털 제어의 단점은 펄스 의 폭이 디지털 신호 처리기의 연산 시간에 의해 제한된 다는 것이다.

DSP(Digital Signal Processor) 칩은 현재 전력전자 분 야와 구동 시스템에서 활용되고 있는데, 이 DSP는 매우

빠른 연산 능력을 갖고 있다. 본 논문에서는 Texas사의 TMS320F240을 이용하여 2레벨 데드비 트 알고리즘의 구현 및 회로의 PWM신호를 제어 하였다<sup>[4]</sup>. 펄스 폭은 측정된 출력값과 기준 전압을 이용하여 매 샘플링마다 순시적으로 계산되어져서 스위칭 소자에 인가된다.

### 2. 본 론

#### 2.1 상태방정식 모델

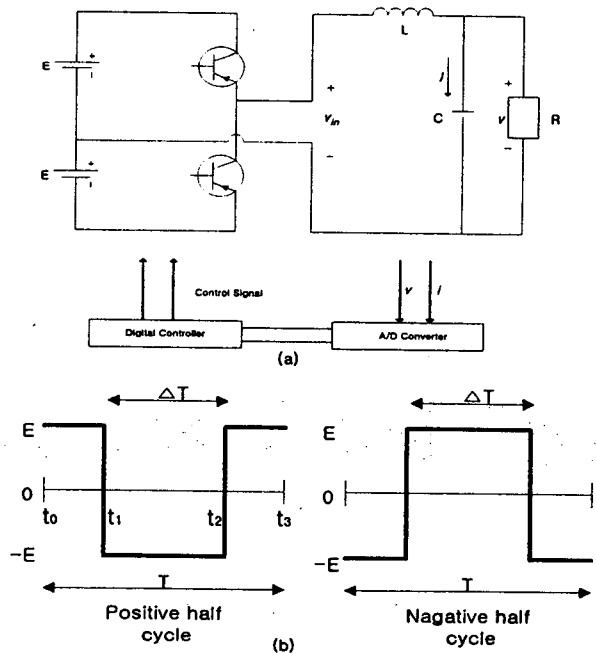


그림 1 2레벨 데드비트 제어 인버터

(a) 회로구성 (b) PWM 패턴

Fig. 1 Two-level deadbeat controlled PWM inverter

(a)Circuit diagram (b)Two-level PWM pattern

2레벨 PWM 인버터 회로가 그림 1의 (a)에 나타

나 있다. 이 그림에서 L-C 필터와 저항 부하는 페루프 디지털 케환 시스템의 플랜트로 간주할 수 있다. 디지털 제어기는 인버터의 스위칭 주파수를 제어하므로써 각각의 샘플링 시간에 대하여 정현적인 기준전압을 추종하게 된다.

그림 1(a)회로는 상태 벡터  $[v \ i]'$ 의 2차 시스템으로 모델링되며  $v$ 는 부하전압이며  $i$ 는 커패시터의 전류이다. 상태 방정식은 다음과 같다.

$$\begin{bmatrix} \dot{v} \\ \dot{i} \end{bmatrix} = A \cdot \begin{bmatrix} v \\ i \end{bmatrix} + B \cdot v_{in} \quad (1)$$

$$A = \begin{bmatrix} 0 & \frac{1}{C} \\ -\frac{1}{L} & -\frac{1}{RC} \end{bmatrix}, \quad B = \begin{bmatrix} 0 \\ \frac{1}{L} \end{bmatrix}$$

## 2.2 2레벨 데드비트 제어

연속 시간 영역에서 (1)식은 다음과 같이 쓸 수 있다.

$$\dot{x} = Ax + Bu \quad (2)$$

$x$ 는 상태 벡터이고,  $u$ 는 스칼라 입력이다. 그리고  $A$ 는 비특이 행렬이다.

이 형태의 일반적 해는 다음과 같다.<sup>[5]</sup>

$$x(t) = e^{A(t-t_0)}x(t_0) + \int_{t_0}^t e^{A(t-\tau)}Bu(\tau)d\tau \quad (3)$$

$x(t_0)$ 는  $t=t_0$  일 때의 초기값이다.

만약 입력  $u$ 가 상수라면  $t_0 \leq t \leq t_1$  영역에서  $t=t_1$  일 때 위의 식은 다음과 같다.

$$x(t_1) = e^{A(t_1-t_0)}x(t_0) + A^{-1}(e^{A(t_1-t_0)} - 1)Bu \quad (4)$$

(4)식을 이용한 그림 1(b)에서의 입력에 대한 이산 시스템 방정식은 다음과 같이 나타낼 수 있다.

1)  $t_0 \leq t \leq t_1$ , 입력  $u = E$ ,  $t=t_1$  일 때

$$x(t_1) = e^{A(t_1-t_0)}x(t_0) + A^{-1}(e^{A(t_1-t_0)} - 1)BE \quad (5)$$

2)  $t_1 \leq t \leq t_0$ , 입력  $u = -E$ ,  $t=t_2$  일 때

$$x(t_2) = e^{A(t_2-t_0)}x(t_0) + e^{A\Delta T}A^{-1}(e^{A(t_2-t_0)} - 1)BE - A^{-1}(e^{A\Delta T} - 1)BE \quad (6)$$

3)  $t_1 \leq t \leq t_0$ , 입력  $u = E$ ,  $t=t_3$  일 때

$$x(t_3) = e^{AT}x(t_0) + e^{A(T-\Delta T)/2}e^{A\Delta T}A^{-1}(e^{A(T-\Delta T)/2} - 1) \cdot BE - e^{A(T-\Delta T)/2}A^{-1}(e^{A\Delta T} - 1)BE + A^{-1}(e^{A(T-\Delta T)/2} - 1)BE \quad (7)$$

4) 다음의 근사식을 이용하여 식을 간략화 한다.

$$e^{A\Delta T/2} \approx 1 + A\Delta T/2 + A^2(\Delta T/2)^2/2 \quad (8-a)$$

$$e^{AT} \approx 1 + AT + (AT)^2/2 + (AT)^3/6 \quad (8-b)$$

그림 1(b)에서  $(k+1)T = t_3$ ,  $kT = t_0$  이므로 (7) 식은 다음과 같이 된다.

$$x[(k+1)T] = e^{AT}x(kT) - 2e^{AT/2}BE\Delta T + (T + AT^2/2 + A^2T^3/6)BE \quad (9)$$

이 식이 (6)식에 대한 이산 시스템 식이다. (9) 식을 다시 정리하면

$$\begin{bmatrix} v(k+1) \\ i(k+1) \end{bmatrix} = \begin{bmatrix} f_{11} & f_{12} \\ f_{21} & f_{22} \end{bmatrix} \cdot \begin{bmatrix} v(k) \\ i(k) \end{bmatrix} - \begin{bmatrix} g_1 \\ g_2 \end{bmatrix} \cdot \Delta T(k) + \begin{bmatrix} h_1 \\ h_2 \end{bmatrix} \quad (10)$$

여기서

$f_{ii}$ 는 각각  $e^{AT}$ 의 대응되는 성분이다.

$g_i$ 는 각각  $2e^{AT/2}BE$ 의 대응되는 성분이다.

$h_i$ 는 각각  $(T + AT^2/2 + A^2T^3/6)BE$ 의 대응되는 성분이다. 그리고  $v(k)$ ,  $i(k)$ ,  $\Delta T(k)$ 는 각각 샘플링 시간  $t = kT$ 일 때의 값을 의미한다.

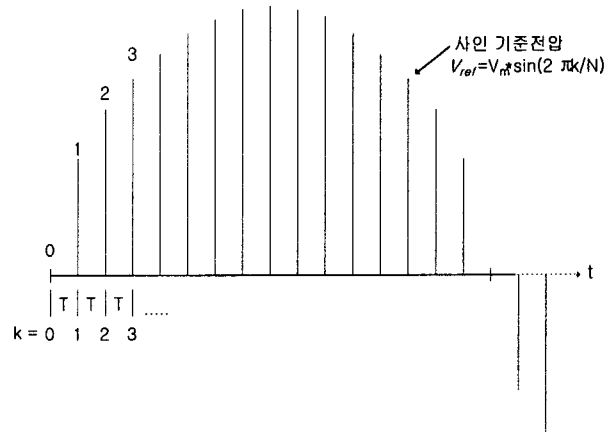


그림 2 60Hz 이산 정현 기준 전압  
Fig. 2 Discrete 60Hz sinusoidal reference

그림 2에 보여지는 것과 같이 한 주기의 60Hz의 정현 사인파를 이산화 시킬 수 있다. 본 논문에서는 한 주기를 75번 나누었다. 즉 샘플링 신호들간의 간격  $T$ 를  $16.67[\text{ms}] / 75 = 222[\mu\text{s}]$ 로 잡았다. 그림 1(b)에 보여진 것과 같이 각각의  $T$  간격 동안에  $\Delta T$ 의 펄스폭을 조정함으로써 필터로 들어오는 입력  $v_{in}$ 의 크기 ( $+E$ ,  $-E$ )의 폭을 제어하게 되는 것이다.

(10)식의 첫번째 구성요소에서 출력전압  $v(k+1)$ 은

$$v(k+1) = f_{11} \cdot v(k) + f_{12} \cdot i(k) - g_1 \cdot \Delta T(k) + h_1 \quad (11)$$

요구되는  $\Delta T(k)$ 의 값은  $t=k+1$ 일 때 기준 전압  $v_{ref}(k+1)$ 을 출력 전압  $v(k+1)$ 에 대입함으로써 얻을 수 있다. (11)에서  $v(k+1)$ 을  $v_{ref}(k+1)$ 로 대체한 후  $\Delta T(k)$ 를 계산하면

$$\Delta T(k) = -v_{ref}(k+1)/g_1 + f_{11}/g_1 \cdot v(k) + f_{12}/g_1 \cdot i(k) + h_1/g_1 \quad (12)$$

이것이 제안한 2레벨 구성의 데드비트 제어방법식이다.

### 2.3 컴퓨터 시뮬레이션

제안된 제어알고리즘을 증명하기 위해 Psim을 이용하여 시뮬레이션 하였다<sup>[6]</sup>. 본 논문에서 제안한 제어기 구성은 그림 3과 같다.

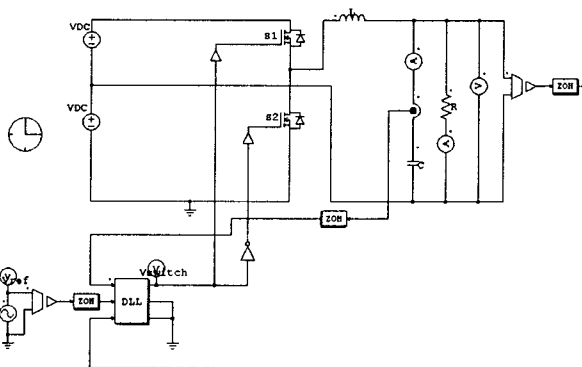


그림 3 제안된 제어기 구성  
Fig. 3 Configuration of proposed controller

시뮬레이션에 사용된 파라미터는 다음과 같다. 모두 같은 조건 아래에서 부하 저항만 각각  $2\Omega$  및  $2k\Omega$ 으로 변화시켜서 전부하일때와 무부하일 때의 동작을 살펴보았다.

표 1 시뮬레이션 파라미터  
Table 1 Simulation parameter

DC 전압	20[V]	20[V]
L	1[mH]	1[mH]
C	100[ $\mu\text{F}$ ]	100[ $\mu\text{F}$ ]
부하	2[ $\Omega$ ]	2000[ $\Omega$ ]
N(T)	75(222[ $\mu\text{s}$ ])	75(222[ $\mu\text{s}$ ])

그림 4는 제안된 제어회로의 스위칭 신호  $S_1$ 과  $S_2$ 를 나타내고 있다.

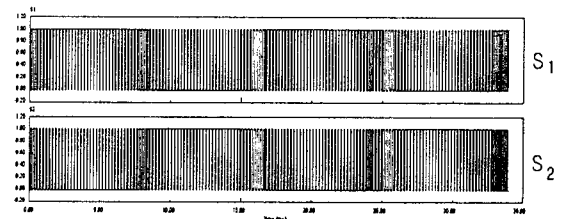


그림 4  $S_1$ 과  $S_2$ 의 스위칭 신호  
Fig. 4 Switching signal of  $S_1$  and  $S_2$

그림 5와 6은 스위칭 신호에 의해 제어된 부하 전압과 전류를 나타내고 있다. 정현적인 파형을 관찰할 수 있었으며 각각  $2\Omega$ 일 때와  $2k\Omega$ 일 때의 파형, 즉 전부하일 때와 무부하 모두 정상으로 동작함을 볼 수 있었다.

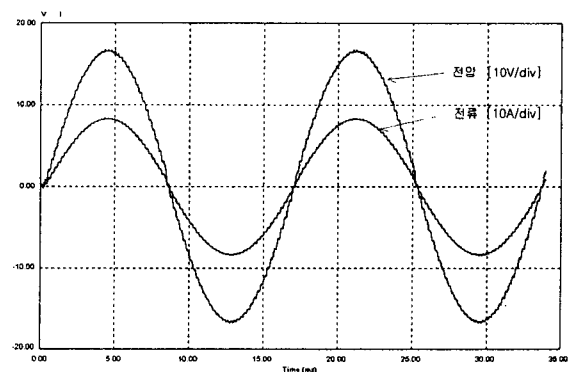


그림 5  $2\Omega$  일 때 부하전압과 전류  
Fig. 5 Waveforms of the load voltage and current with  $2\Omega$

### 3. 결 론

본 논문에서는 단상 PWM 인버터를 위한 2레벨 데드비트 제어기를 제안하였다. 스위칭 패턴으로 2레벨을 사용하였고 반브리지 인버터로서 두 개의 전원 시스템(+E, -E)이 필요하다. 하지만 전브리지 회로에 비하여 보다 더 적은 스위칭 소자를 사용해도 되는 장점이 있다. 2레벨 데드비트 제어 PWM 인버터의 상태방정식을 이론적으로 분석했으며, 각각 부하가 2Ω일 때와 2kΩ일 때의 동작을 시뮬레이션으로 다루었다. 제안된 알고리즘을 이용한 제어기는 낮은 THD 출력전압과 부하의란 및 비선형부하에서 빠른 응답을 나타낸다.

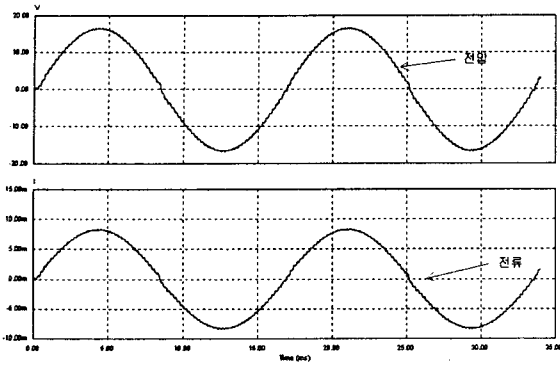


그림 6 2kΩ 일 때 부하전압과 전류  
Fig. 6 Waveforms of the load voltage and current with 2kΩ

그림 7은 비선형부하를 투입하여 시뮬레이션을 하였다. 순저항 부하대신에 매 반주기마다 80°에서 직렬로 연결한 부하 저항을 트리거 시키는 실험을 했다. 비선형부하의 경우 트리거가 출력파형의 최대값 근처에서 발생할 때 가장 나쁜 파형이 발생하게 된다. 파형을 보면 트리거 시키는 순간에 전압강하가 일어나지만 곧 회복되는 것을 볼 수 있다. 출력필터의 인덕턴스를 줄이고 커패시턴스를 키우면 출력파형의 전압강하를 더 개선시킬 수 있다.

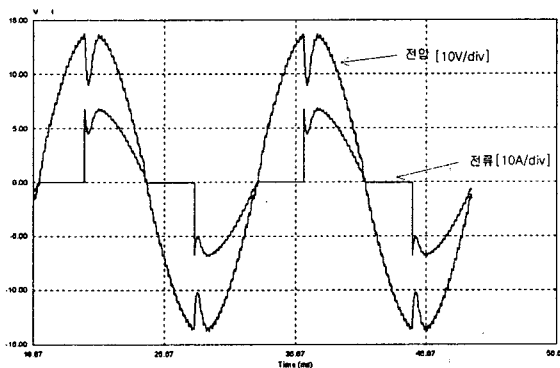


그림 7 비선형부하일 때 출력전압 및 전류  
Fig. 7 Output voltage and current waveforms with a nonlinear load

### 참 고 문 헌

- [1] Bimal K. Bose, "Power Electronics and Variable Frequency Drives," Ieee Press, 1996.
- [2] Daniel W. Hart, "Introduction to power electronics," PRENTICE HALL, 1997.
- [3] K. P. Gokhale, A. Kawamura, and R. G. Hoft, "Deadbeat microprocessor control of PWM inverter for sinusoidal output waveform synthesis," IEEE Trans. Ind. Applicat., Vol. IA-23 No. 2, pp. 901~909, 1987 Sept./Oct.
- [4] Texas Instruments, "TMS320C2xx User's Guide," 1995
- [5] Chi-Tsong Chen, "Linear System Theory and Design," Oxford University Press, 1999.
- [6] Powersim Technologies Inc., "PSIM User Manual," 1999 April.