



서 수십 나노 암페어가 흐르기 때문에 입력선형 범위가 강반전 CMOS에 비해서 아주 낮다. 보통 100mVp-p 내외의 선형범위를 가지게 된다. 하지만 청각시스템의 신호는 노이즈의 영향을 줄이기 위해서 입력신호 크기가 크면 클수록 좋다고 할 수가 있다. 그래서 보다 넓은 입력 신호 범위를 가지는 트랜스 컨덕터의 설계가 필수적이라고 할 수가 있다. 그래서 Substrate에 입력신호를 가하는 구조의 트랜스 컨덕터를 설계하였다. 그리고 보다 조금 더 넓은 입력범위를 갖게 하기위해서 소스 degeneration 기법과 게이트 degeneration 기법을 응용하였다.

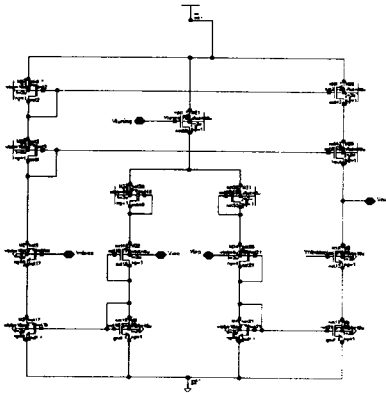


그림2. Substrate 입력 트랜스 컨덕터

그림3은 Substrate 입력의 트랜스 컨덕터의 V-I 특성을 모의 실험하여 얻은 결과이다. 입력범위가 약 1Vp-p 이상임을 확인할 수가 있다.

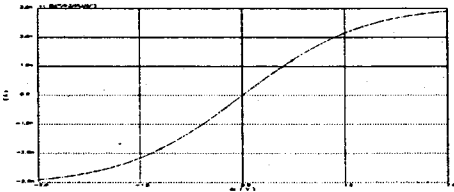


그림3. Substrate 입력 트랜스 컨덕터 V-I 특성

### 2.3 TSFB의 저대역/고대역 통과필터의 설계

그림1의 TSFB는 저역필터와 고역필터로 구성되어 있다. 각 필터 블록은 앞서 언급한 바와 같이 약반전 CMOS Gm-C 필터로 설계하였다. 여기서 사용되는 모든 저역(고역)필터는 동일한 구조로 설계되었다.

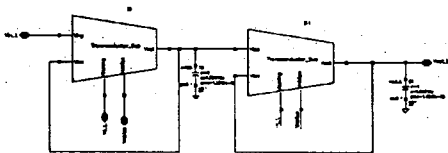


그림4. 2차 저대역 Gm-C 필터

그림4는 Gm-C 적분기로 구성된 2차 저대역 통과필터를 보여주고 있으며 전달특성은 다음과 같다.

$$H(s) = \frac{1}{(s/\omega_o)^2 + (2/\omega_o)s + 1}$$

$$\text{where, } \omega_o = \frac{g_m}{c}, Q = 0.5 \quad (3)$$

직렬 연결된 시스템에서 각 블록의 동작점 및 작은 오프셋이 있을 경우 다음단에 계속 영향을 주게 되므로 중간단의 한단만 오류가 발생하게 되면 뒷단은 동작되지 않을 수가 있다. 이런점을 감안해서 필터를 설계하여야 하고 DC 이득 또한 손실이 없는 1을 가지게 함으로서 16단 직렬연결에서의 이득 손실을 방지할 수가 있다.

고대역 통과필터는 기생 캐패시터에 의해서 발생하는 이득 손실이 있게 된다. 한 단의 고대역필터의 이득손실이 1dB 라고 하더라도 16단 직렬연결이 되면 16dB 이득손실을 가지게 된다. 그래서 다른 구조의 고대역 통과필터가 필요하게 된다. 그리고 하나의 poly 실리콘이 주어지는 공정으로도 구현할 수 있는 고대역 필터가 필요하게 된다. 이런 모든 점을 중간 대역필터를 이용하여 구현 할 수가 있다.

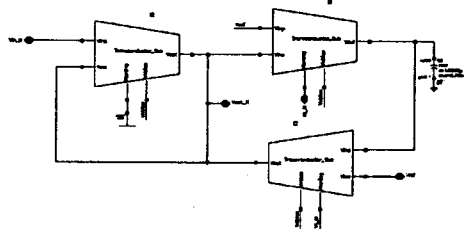


그림5. 2차 중간대역필터를 이용한 고대역필터

그림5는 2차 중간대역통과필터의 회로도이다. 중간 대역필터의 특성방정식은 아래와 같이 표현이 된다.

$$H(s) = \frac{(1/Q\omega_o)s}{(s/\omega_o)^2 + (1/Q\omega_o)s + 1}$$

$$\text{where, } \omega_o = \frac{g_m}{\sqrt{c_p c}}, Q = \frac{g_m}{g_{m1}} \sqrt{\frac{c_p}{c}} \quad (4)$$

gm은 중심주파수에 gm1은 Q에 영향을 준다. gm1을 가변 영역에서 가장 큰 값으로 고정하고 gm을 변화시키면 대역통과필터의 중심주파수가 바뀌는 동시에 Q도 바뀌게 된다.(식4) 즉, Q는 중심주파수가 높아지면 그에 선형적으로 비례하면서 높아진다. 중심주파수가 가장 낮을 때의  $\omega_H$ 를 가청주파수대보다 높게 gm1을 충분히 큰 값으로 고정하면 증가적인 고역통과필터의 특성을 보임을 알 수 있다. 이는 고역통과필터의 특성을 가지는 동시에 가청주파수대외의 노이즈를 차단하는 역할도 동시에 하게 된다. 2차 대역필터로 증가적인 1차 고역통과필터를 구현하였으므로 감쇄특성은 플로팅 캐패시터를 사용하여 바로 구현한 2차 고역필터보다 주파수 감쇄특성은 줄어든다. 하지만 이러한 구조는 1-poly 디지털 CMOS 공정으로 구현이 가능하고 기생캐패시터의 영향을 무시할 수 있다는 장점이 있다.

그림6은 앞서 언급한 저대역과 고대역통과필터로 구성된 TSFB 전체회로를 보여주고 있다. 저역과 고역의 주파수 제어는 각각 직렬 연결된 저항으로 나누어진 선형적인 전압으로 하였다.

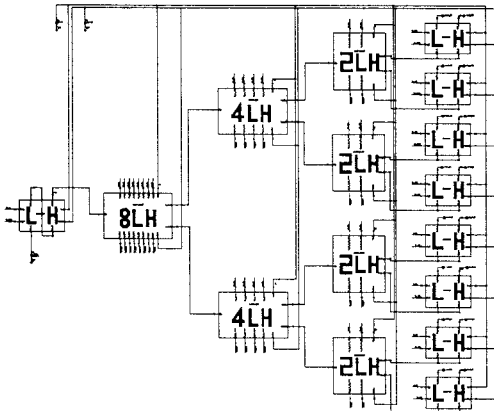


그림6. TSFB 전체 회로 블럭도

그림7과그림8은 전체 회로의 주파수응답과 과도 응답을 모의 실험한 결과들이다. 주파수 응답을 보면 16개의 채널이 주파수 별로 나누어 대역통과필터를 이루고 있음을 볼수가 있고 과도응답은 1.5kHz 단일 주파수의 입력에 대해서 각각의 채널에서 출력파형을 나타낸 것이다. 1.5kHz에서 중심주파수를 가지는 채널에서는 신호가 크게 나오고 1.5kHz보다 떨어져 있는 채널에서는 신호가 감쇄되어 나오는 것을 확인할 수가 있다.

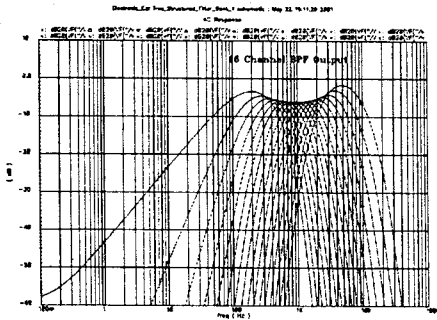


그림7. TSFB 회로의 주파수 응답

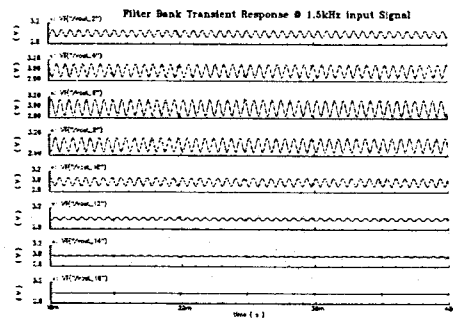


그림8. TSFB 회로의 과도응답

그림9는 AMS 5V 0.8 CMOS공정을 이용하여 TSFB회로를 Layout 한 그림이다. 전체 칩 사이즈는 2.6mm X 2.6mm 이다.

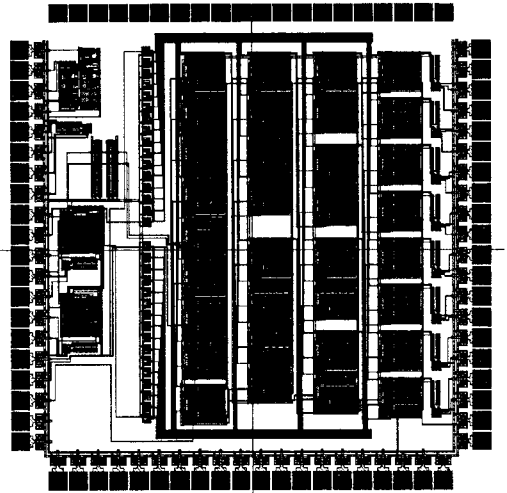


그림9. TSFB의 레이아웃

### 3. 결 론

인공 청각칩의 구현에 있어 달팽이관의 주요 구성체 인 BM 모델을 지연시간이 동일하고 효과적으로 대역통과 특성을 얻을 수 있는 TSFB(Tree-Structured Filter-Banks)의 구조를 약반전 CMOS로 회로를 설계하였다.

그리고 보다 넓은 선형입력특성을 가지는 트랜스 컨덕터를 Substrate 입력을 이용하여 구현하였다. 기존의 게이트에 입력을 가하는 트랜스 컨덕터에 비해 약 8배 이상 넓은 선형 범위를 얻을 수가 있었다. 그리고 일반적인 소스 degeneration 기법뿐만 아니라 소스 degeneration 과 개념이 거의 흡사하고 선형 범위를 넓혀줄 수 있는 게이트 degeneration 기법을 응용하여 보다 더 넓은 선형성을 가지는 트랜스 컨덕터를 설계 할 수가 있게 되었다. 위의 트랜스 컨덕터를 이용하여 고대역 및 저대역 통과 필터를 설계하였고 설계된 필터를 이용하여 전체 필터 뱅크를 구현하였다.

### (참 고 문 헌)

- [1] W.Liu, "An analog Cochlear Model:Signal Representation and VLSI Realization", PhD thesis, Johns Hopkins University, Baltimore, 1992
- [2] R.M. Kil, "Extraction of Noise-Robust Speech Feature Based on Tree-Structured Filter-Banks", 뇌연구 개발사업 제2회 인공 시청각 시스템 학제적 연구 과제 워크샵, PP.115-120, 2000
- [3] R.F.Lyon, T.Delbrück, and C.A.Mead, "Circuits for Wide Input Range Analog Rectification and Correlation", U.S. Patent 5,319,268, June 7th, 1994.
- [4] R.F.Lyon and C.A.Mead, "An analog electronic cochlea," IEEE Trans. Acoust., Speech, Signal Processing, vol. 36, pp. 1119-1134.
- [5] R.SARPESHKAR, R.F.Lyon, and C.Mead, "A Low-Power Wide-Linear Range Transconductance Amplifier," Analog Integrated Circuits and Signal Processing, 1996.
- [6] L.Watt, D.A.Kerns, R.F.Lyon and C.A.Mead "Improved Implementation of the Silicon Cochlea" IEEE Journal of Solid-State Circuit, Vol. 27, No. 5, May, 1992.