

복합 구조 열전 소자의 열해석

조경연*

Thermal Analysis of Cascade-type Thermoelectric Modules

Kyoung Youn Cho

Key Words: Thermoelectric Cooling(열전냉각), Electronics System(전자시스템), Cascade Module(다층모듈), Micro-electronics(미소 전자기기), CPU Cooling(주연산기냉각).

Abstract

The performances of cascade-type thermoelectric modules are analysed by numerical simulations. The geometrical variations are used as design parameters.

1. 서 론

열전소자는 p형반도체와 n형반도체를 결합시키고 그 경계를 통하여 전류를 흘리면 전류방향에 따라 열유동이 발생하는 소자이다.¹ 동작원리가 간단하고 운동하는 매체가 없는 점에서 냉매를 사용한 냉각시스템보다 소형으로 제작할 수 있는 장점이 있다. 그러나 열전소자의 활용은 그 단순한 구조의 장점을 살릴 수 있는 특수한 분야에 한정되어 있다. 우주항공분야 혹은 자동차용 냉장고, 레이저 다이오드 냉각에 적용되고 있다. 응용분야의 확대를 위해서는 열전소자의 성능이 더 개선되어야 한다. 냉매를 사용한 일반 냉동사이클보다 성능 지수가 떨어지고 열온부와 냉온부의 온도차가 커지면 따라서 냉각능력이 저하되는 단점을 극복해야 한다. 열전소자의 성능을 개선하기 위한 방법으로 근본적인 성능향상을 위한 열전반도체의 개선이 연구되고 있다. 미국DARPA에서는 열전반도체의 성능을 나타내는 성능지수(figure of merit)

를 향상시키는 연구를 하고 있다.² 다른 한편으로는 열전소자의 설계개선으로 성능 향상을 위한 연구가 계속되고 있다. 열전소자의 성능 개선을 위하여 열전소자를 다층으로 연결하여 성능을 개선하는 방법이 있다. 이는 냉온부와 열온부의 온도차가 크게 유지하면서도 성능을 유지하기 위한 설계이다. 일반적인 적층형 열전소자의 성능은 해석적인 방법으로 구할 수 있다.¹ 열전소자의 성능 개선을 위한 다른 방법으로 소자의 배열을 일반적인 배열과 다르게 한 cascade형 열전소자가 있다(Fig.1).³ 열전소자의 전열면적이 열전소자의 크기에 제한을 받는 데 반하여 cascade형 열전소자는 편으로 전열 면적을 확대할 수 있는 장점이 있다. 이러한 cascade형 열전소자의 성능은 해석적으로 구하기가 어렵다. 본 논문에서는 수치해석방법을 사용하여 cascade형 열전소자의 성능해석을 하였다.

2. 해석방법

Fig.1에 있는 2-cascade type의 module에 대하여 특성을 simulation 하였다. cascade형태의 module을

*서울대 정밀기계연구소

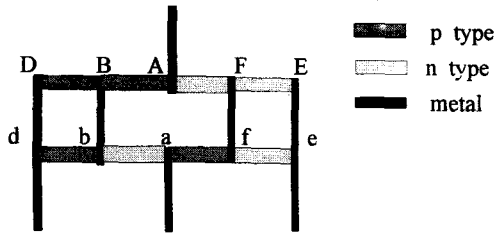


Fig. 1 Cascade thermoelectric module
(metal fin at A is cold side;
metal fins at a, d, e are hot side)

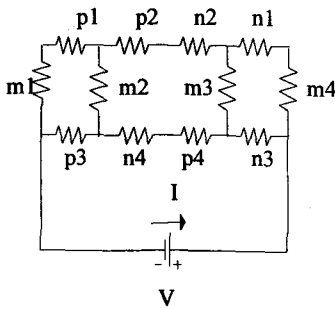


Fig. 2 Equivalent circuit of cascade thermoelectric module

해석하기 위해서는 전기적 해석과 열적 해석이 동시에 수행되어야 한다. 전기적 해석의 기본 원리는 Kirchoff's law이다. 주어진 module의 fin 배열과 인가 전원을 감안한 전기적 폐회로를 구성하여 Kirchoff's law를 적용하면 각 element에 흐르는 전류를 계산할 수 있다. 한편 열적 해석의 기본원리는 에너지 보존법칙이다. 각각의 node가 열평형을 유지한다는 조건을 적용하면 전체 module의 heat flux와 온도 및 전류의 함수로 열평형식을 유도할 수 있다. 유도된 수식은 matrix형태로 변형하여 미지수(온도 혹은 heat flux)에 관한 linear matrix로 표시할 수 있다. 이 matrix의 근을 구하면 주어진 조건에서의 열전 소자의 특성을 계산할 수 있다.

fin type 전자 냉각 module의 특성을 해석하기 위해서 다음과 같은 가정을 하였다.

- a) 각 소자내의 열유동이 1차원으로 유지된다
- b) p-n 소자의 접촉면은 등온이다.
- c) p, n 및 도전체 주위는 단열상태이다.
- d) 핀의 열저항은 무시할 만큼 작다.

Fig.1에 도시되어 있는 열전소자의 d와 e의 양단에 V volt의 전압을 가한 경우의 등가회로는 Fig.2로 표시할 수 있다. 이 등가회로에 대하여 Kirchoff's law를 적용하면 다음과 같은 식이 유도된다.

$$I_{m1} = I_{p1}$$

$$I_{n1} + I_{m4} = 0$$

$$I_{p2} = I_{n2}$$

$$I_{n4} = I_{p4}$$

$$I_{n1} = I_{n2} + I_{m3}$$

$$I + I_{m1} + I_{p3} = 0$$

$$-I_{m4}R_{m4} - I_{n1}R_{n1} - I_{m3}R_{m3} + I_{n3}R_{n3} = 0$$

$$-I_{n2}R_{n2} - I_{p2}R_{p2} - I_{m2}R_{m2} + I_{n4}R_{n4} + I_{p4}R_{p4} + I_{m3}R_{m3} = 0$$

$$-I_{p1}R_{p1} - I_{m1}R_{m1} + I_{p3}R_{p3} + I_{m2}R_{m2} = 0$$

$$-I_{n3}R_{n3} - I_{p4}R_{p4} - I_{n4}R_{n4} - I_{p3}R_{p3} = V \quad (1) \sim (13)$$

여기서 I는 각 element에 흐르는 전류, R은 element의 전기저항값이며 길이 L, 단면적 A에 전기전도도가 ρ인 element의 경우에 $R = \rho L/A$ 로 계산된다. 위 식에서 전압(V)과 각 element의 R값이 주어지면 미지수는 13개의 전류값(I)이 되며 주어진 식도 13개이므로 해를 구할 수 있다.

열평형은 각 node에서의 에너지 보존법칙을 적용하여 구할 수 있다. 예를 들어 Fig.1의 node A에서의 열평형은 다음과 같다.

$$Q^A = Q_{p2}^A + Q_{n2}^A \quad (14)$$

여기서

$$Q_{p2}^A = \alpha_{p2} I_{p2} T_A + I_{p2}^2 R_{p2} / 2 - K_{p2} (T_A - T_B) \quad (15)$$

$$Q_{n2}^A = -\alpha_{n2} I_{n2} T_A + I_{n2}^2 R_{n2} / 2 - K_{n2} (T_A - T_F) \quad (16)$$

Q^A 는 A에 부착되어 있는 금속편이 외부로 전달하는 열유동율이며, Q_{p2}^A 는 반도체 p2로부터 node A로 전달되는 열유동율, Q_{n2}^A 는 반도체 n2로부터 node A로 전달되는 열유동율이다. 여기서 α 는 Seebeck계수이고 K 는 열전도도가 k 인 element에 대해 kA/L 로 계산되는 각 소자의 열전도값(heat conductance)이다. 식 (15)와 (16)에서 첫 번째항은 열전소자에서 발생하는 열유동율이며 두 번째항은 Joule heating에 의한 열유동율이고 세 번째항은 열전도에 의한 열유동율이다. 이런 형태의 열평형은 금속체에 대해서도 똑같이 성립한다. 이 경우는 $\alpha = 0$ 로 하여 식을 적용하면 된다. 따라서, 동일한 방법을 적용하여 각 node의 열평형을 표시할 수 있다. 각 node 별로 정리하면 다음과 같다.

$$B : Q_{p1}^B + Q_{p2}^B + Q_{m2}^B = 0$$

$$D : Q_{p1}^D + Q_{m1}^D = 0$$

$$F : Q_{n1}^F + Q_{n2}^F + Q_{m3}^F = 0$$

$$E : Q_{n1}^E + Q_{m4}^E = 0$$

$$a : -Q^a = Q_{p4}^a + Q_{n3}^a$$

$$b : Q_{p3}^b + Q_{m2}^b + Q_{n3}^b = 0$$

$$d : Q_{m1}^d + Q_{p3}^d + Q^d = 0$$

$$f : Q_{p4}^f + Q_{n4}^f + Q_{m3}^f = 0$$

$$e : Q_{m4}^e + Q_{n4}^e + Q^e = 0$$

(17) ~ (25)

Fig. 1에서의 fin A를 냉온부로 하여 일정온도 (T_C)를 유지하고 fin a, d, e를 고온부로 일정온도 (T_H)로 유지한다 가정하면 경계조건은 $T_A = T_C$, $T_d = T_a = T_e = T_H$ 로 지정된다. 식 (14)와 식(17)~(25)에서 미지수는 Q^A , Q^d , Q^a , Q^e , T_D , T_B , T_F , T_E , T_b , T_f 의 10개가 되며 (식)의 갯수도 10개가 되므로

해를 구할 수 있다.

3. 2-cascade 열전소자 해석에

Fig.1에 도시되어 있는 2-cascade type의 module에 적용하기 위한 Kirchoff 법칙으로부터 유도된 matrix식은 다음과 같다.

$$[M]\{I\} = \{V\} \quad (26)$$

여기서 $[M] =$

$$\begin{bmatrix} 1 & 0 & -1 & -1 & 0 & 0 & 0 & 0 & 0 & 0 \\ 0 & -1 & 0 & -1 & 1 & 0 & 0 & 0 & 0 & 0 \\ 0 & 0 & 1 & 0 & 0 & -1 & -1 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 & -1 & 0 & -1 & 1 & 0 & 0 \\ 0 & 0 & 0 & 0 & 0 & -1 & 0 & -1 & 1 & 0 \\ R_{m4} + R_{n1} & -R_{n3} & 0 & R_{m3} & 0 & 0 & 0 & 0 & 0 & 0 \\ 0 & 0 & R_{n2} + R_{p2} & -R_{m3} & -R_{n4} - R_{p4} & 0 & R_{m2} & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 & 0 & R_{p1} + R_{m1} & -R_{m2} & -R_{p3} & 0 & 0 \\ 0 & R_{n3} & 0 & 0 & R_{p4} + R_{n4} & 0 & 0 & -R_{p3} & 0 & 0 \end{bmatrix}$$

$$\{V\} = \{0 \ 0 \ 0 \ 0 \ 0 \ 0 \ 0 \ 0 \ 0 \ V\}.$$

R 's는 각 소자의 저항값이고 V 는 회로 양단에 가해지는 전압이다. 각 소자에 흐르는 전류 $\{I\}$ 를 이 식의 해로 구할 수 있다.

열유동에 관한 평형을 각 접합점(node)에 대해 적용하면 식(26)에서 계산한 각 소자에 흐르는 전류와 경계 조건으로부터 각 소자의 온도 분포와 열유동량을 계산할 수 있다. 2-cascade type의 module에 대해 에너지보존법칙을 적용한 matrix식은 다음과 같다.

$$[K]\{x\} = \{b\} \quad (27)$$

여기서 $[K] =$

$$[-K_{p2} \ 0 \ 0 \ -K_{n2} \ 0 \ 0 \ 1 \ 0 \ 0 \ 0 \ ;$$

$$(-\alpha_p I_{p1} + \alpha_p I_{p2}) + (K_{p1} + K_{p2} + K_{m2}) \ -K_{p1} \ 0 \ 0 \ -K_{m2} \ 0 \ 0 \ 0 \ 0 \ ;$$

$$-K_{p1} \ (\alpha_p I_{p1} + K_{p1} + K_{m1}) \ 0 \ 0 \ 0 \ 0 \ 0 \ 0 \ 0 \ 0 \ ;$$

$$0 \ 0 \ -K_{n1} \ (K_{m3} + K_{n1} + K_{n2} - \alpha_n I_{n2} + \alpha_n I_{n1}) \ 0 \ -K_{m3} \ 0 \ 0 \ ;$$

$$0 \ 0 \ (-\alpha_n I_{n1} + K_{n1} + K_{m4}) \ -K_{n1} \ 0 \ 0 \ 0 \ 0 \ 0 \ 0 \ ;$$

$$0 \ 0 \ -K_{m4} \ 0 \ 0 \ -K_{n4} \ 0 \ 0 \ 0 \ -1 \ ;$$

$$0 \ 0 \ 0 \ -K_{m3} \ 0 \ (-\alpha_p I_{p4} + \alpha_n I_{n4} + K_{p4} + K_{m3} + K_{n4}) \ 0 \ 0 \ ;$$

$$0 \ -K_{m1} \ 0 \ 0 \ -K_{p3} \ 0 \ 0 \ 0 \ -1 \ 0 \ ;$$

$$-K_{m2} \ 0 \ 0 \ 0 \ (-\alpha_p I_{p3} + \alpha_n I_{n3} + K_{p3} + K_{m2} + K_{n3}) \ 0 \ 0 \ 0 \ 0 \ ;$$

$$0 \ 0 \ 0 \ 0 \ -K_{n3} \ -K_{p4} \ 0 \ -1 \ 0 \ 0 \];$$

{b} =

$$\{(\alpha_p I_{p2} - \alpha_n I_{n2})T_A - (K_{p2} + K_{n2})T_A + (I_{p2}^2 R_{p2} + I_{n2}^2 R_{n2})/2\}$$

$$K_{p2}T_A + (I_{p1}^2 R_{p1} + I_{p2}^2 R_{p2} + I_{m2}^2 R_{m2})/2.$$

$$K_{m1}T_d + (I_{p1}^2 R_{p1} + I_{m1}^2 R_{m1})/2.$$

$$K_{n2}T_A + (I_{n2}^2 R_{n2} + I_{n1}^2 R_{n1} + I_{m3}^2 R_{m3})/2.$$

$$K_{m4}T_e + (I_{n1}^2 R_{n1} + I_{m4}^2 R_{m4})/2.$$

$$\alpha_n I_{n4}T_e - (K_{n4} + K_{m4})T_e + (I_{n4}^2 R_{n4} + I_{m4}^2 R_{m4})/2.$$

$$K_{n4}T_e + K_{p4}T_a + (I_{p4}^2 R_{p4} + I_{m3}^2 R_{m3} + I_{n4}^2 R_{n4})/2.$$

$$-\alpha_p I_{p3}T_d - (K_{p3} + K_{m1})T_d + (I_{p3}^2 R_{p3} + I_{m1}^2 R_{m1})/2$$

$$K_{p3}T_d + K_{n3}T_a + (I_{p3}^2 R_{p3} + I_{m2}^2 R_{m2} + I_{n3}^2 R_{n3})/2.$$

$$\{(\alpha_p I_{n3} - \alpha_p I_{p4})T_a - (K_{n3} + K_{p4})T_a + (I_{n3}^2 R_{n3} + I_{p4}^2 R_{p4})/2.\}$$

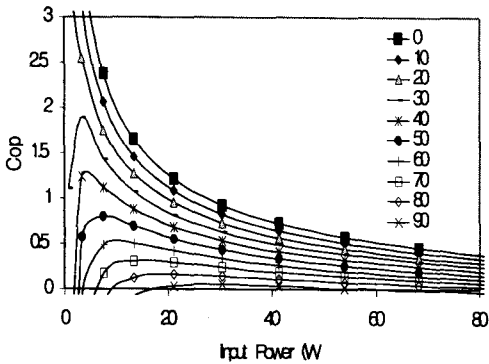
{x}는 각 node에서의 온도 혹은 열유동율(heat flux)로 표시된다.

4. 결 과

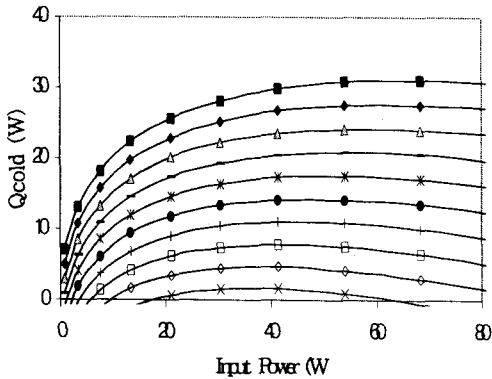
2-cascade type에 대한 성능 특성이 Fig. 3에 도시되어 있다. 냉각 성능 지수 (Coefficient of performance, Cop)와 냉온부에서의 냉각열량(Q_{cold})이 도시되어 있다. 2-cascade의 결과를 일반적인 열전소자와 비교하면 최대온도차가 일반 열전소자의 경우 60 °C에서 2-cascade의 경우 90 °C로 개선된 것을 확인할 수 있다. 따라서 냉온부와 고온부의 온도차가 큰 조건에서 적용하는 module의 경우는 2-cascade type의 module을 사용하는 것이 유리하다. Fig. 3의 결과를 실험치와³ 비교하면 냉열 온부 온도차(ΔT)가 0 °C인 경우에는 실험치와 계산치가 일치하나 그렇지 않은 경우에는 실험치가 계산치보다 낮았다. 이는 계산의 전체 조건들이 실험상황과 맞지 않았기 때문이다. 특히 element주위의 단열이 충분하지 않을 경우에는 내부 열전달에 의하여 열손실이 발생하여 성능이 떨어진다. 이의 개선을 위해서는 내부열전달을 차단하는 구조의 설계개선이 필요하다.

5. 결 론

cascade 형의 열전소자의 성능을 수치해석 방법으로 해석한 결과 다음과 같은 결론을 내릴 수 있다. 다층 열전 소자의 성능과 같이 저온부와 고온부의 온도차가 큰 경우에 적용하여 성능의 향상을 얻을 수 있다. 또한 설계 변수와 작동 조건의 최적화로 열전소자의 성능을 개선시킬 수 있음을 알 수 있다. 이러한 최적화된 열전소자의 적용으로 앞으로 응용분야가 더 확대될 것으로 예상된다. micro-electronics system 설계에 적용할 수 있는 미소 소자의 개발을 위하여 열공학적으로 최적화된 열전소자가 필요하게 된다.^{4,5,6} PC의 CPU 냉각이나 일반적인 전자기기의 경우에는 냉각 요구를 공냉식 강제 대류로 해결하고 있으나 앞으로 고성능



(a)



(b)

Fig. 3 Performance of cascade thermoelectric module (a) Cop (b) Q_{cold} (Legend : ΔT in °C)

칩의 적용을 위해서는 능동제어의 냉각이 필요하게 될 것으로 예상되며 이를 위해서는 열전소자의 최적설계를 위한 연구 개발이 필요할 것으로 예상된다.

참고 문헌

- (1) Rowe, D.M., ed., 1995, "CRC Handbook of Thermoelectrics", CRC press, pp. 617-631.
- (2) Wolf, S. and Browning, V., 2000, "Advanced Thermoelectric Materials and Devices", http://www.darpa.mil/dso/thrust/md/funct_5.htm.

(3) 현도빈, 황종승, 유병철, 2000, "Shelter용 전자냉각 unit개발", 한국과학기술원.

(4) R. Hannemann, 1986, "Physical technology for VLSI systems", Proc. IEEE Conf. on Computer Design, 48-58.

(5) C. Harper, 1997, "Electric Packaging and Interconnection Handbook", 2nd ed. McGraw-Hill.

(6) 조경연, 2000, "미소 전자 기기의 열제어 기술", 대한기계학회 2000년도 열공학부문 춘계학술대회 논문집, KSME 00TE001, pp. 7-12.