

단일 PWM 제어기에 의한 역률보상 이단 풀 브리지 컨버터에 관한 연구

전준상*, 김용*, 권순도**, 김필수**, 윤석호***

*동국대학교, **대림대학, ***김천대학

A Study on Two Stage PFC Full-Bridge Converter with a Single PWM Controller

Joon-Sang Jeon*, Yong Kim*, Soon-Do Kwon**, Pil-Soo Kim**, Suk-Ho Yoon***

*Dongguk University, **Daelim College, ***Kimcheon College

Abstract Two-stage power factor correction (PFC) converter with a single PWM controller is proposed. It consists of a power factor pre-regulator cascaded by an isolated DC/DC converter as in a conventional two-stage approach. However, a single PWM controller is used as in a single-stage, single-switch PFC approach. This converter gives the good power factor correction, low line current harmonic distortions, and tight output voltage regulations. This converter also has a high efficiency by employing a soft switching method. The proposed approach has advantages such as high performance over the single-stage approach and low cost over two-stage approach. The experimental results obtained on a 300W (30V/10A) prototype PFC converter are given to verify the effectiveness of the proposed control method.

1. 서 론

최근 선진국에서는 IEC1000-3-2와 같은 고조파 왜곡에 대한 규제가 강하게 대두되고 있다. 지난 몇 년간 이 규제를 만족시키기 위해서 역률 개선용 컨버터에 대한 연구가 많이 이루어져 왔다. 일반적으로 단상 역률보상 컨버터의 기본적인 토포로지는 크게 이단(two stage) 방식과 단일(single stage) 방식 두 가지의 형태로 분류할 수 있다. 이단 방식은 부스트 컨버터와 같은 단순한 역률보상 회로를 이용하여 일정한 DC전압을 만들고, 절연 트랜스를 갖는 DC/DC 컨버터와 직렬로 접속되어 있다. 그러므로 두 개의 PWM 제어기(역률 개선용과 출력 전압 제어용)가 각 단마다 사용되어진다. 효율을 개선시키고 전형적인 이단 방식으로부터 소자의 수를 줄이기 위해서 다양한 단일 방식이 제안되어지고 있다 (1), (2), (3).

단일 방식은 하나의 전력단 안에 역률보상용 부스트 컨버터와 절연된 DC/DC컨버터를 결합한 방식이다. 이런 방식의 컨버터 형태는 PWM 제어기에 의해서 단일 스위치를 제어하므로 별도의 역률보상을 위한 제어회로는 필요하지 않게 된다. 그러나 부스트 전류와 DC/DC컨버터 전류가 중첩해서 단일 스위치를 통해 흐르므로 전도 손실과 스위칭 손실이 높게 된다.

본 논문에서는 단일 PWM 제어기를 가진 이단 역률보상 풀브리지 컨버터를 제안한다. 제안된 회로는 부스트 컨버터가 불연속 전류 모드(DCM : Discontinuous-Current Mode)로 동작하여 고정 주파수에서 역률을 개선할 수 있으며, 단일방식과 비교해서 동작 특성이 향상될 뿐 아니라 기존의 이단방식과 비교해서 더 경제적이며 시스템이 간단해진다.

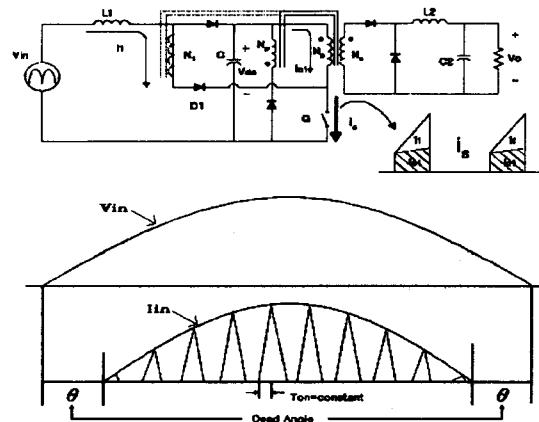
제안된 컨버터는 전형적인 이단 역률보상 컨버터와 같

이 역률보상용 부스트 컨버터와 DC/DC 컨버터가 직렬로 연결된 형태이다. 그러나 전형적인 이단 방식과는 달리 하나의 PWM 제어기만을 사용하여 두 단의 스위치를 제어함으로써 고효율, 고역률 컨버터를 구현하고자 한다.

2. 본 론

2.1 제안된 회로

그림 2.1은 단일 PFC(Power Factor Correction) 컨버터의 예로서 S⁴(Single-Stage Single-Switch)-PFC의 회로도와 스위치 전류 파형을 나타낸다.

그림 1. S⁴-PFC 컨버터의 회로도와 인덕터 전류 파형

스위치 Q 턴온시 부스트 전류 i_{L1} 과 DC/DC 컨버터 전류 i_{L2} 가 중첩하여 스위치로 흐르므로 스위치 전류 파형이 맥동이 되는 특징을 갖게 된다. 이 방식은 절연 트랜스에서 보조권선을 감아 부스트 인덕터와 직렬로 연결해줌으로서 입력전류가 입력전압의 영교차 부근에서 흐르지 않는 구간이 발생한다. 이는 역률을 저하시킬 뿐 아니라 고조파를 증가시키게 하는 원인이 된다.

본 논문에서는 역률 개선용 회로로서 부스트 컨버터를 사용하며, 이를 전류 불연속 모드로 동작시켜 역률 개선을 이루고자 한다. 부스트 컨버터의 입력 인덕터 전류의 최대값은 식(1)과 같다.

$$i_{Lin\ peak}(t) = \frac{|v_{in}(t)|}{L_{in}} DT_s \quad (1)$$

D : Q_{in} 의 동작시비율, T_s : 스위칭주기

위 식에 근거하여 최대 인덕터 전류 $I_{Lin\ peak}$ 는 입력 전압을 추종함을 알 수 있다. 그러므로 역률 개선을 위한 별도의 전류 센서와 제어기 없이 간단한 구조로 역률

개선이 가능하다. 이와 같이 전류 불연속 모드로 동작하는 부스트 컨버터를 풀브리지 컨버터와 결합하여 높은 역률과 안정화된 출력전압을 얻을 수 있는 이단 전력단 회로를 구성한다. 그림2는 본 논문에서 제안한 이단 풀브리지 컨버터 회로를 나타낸다.

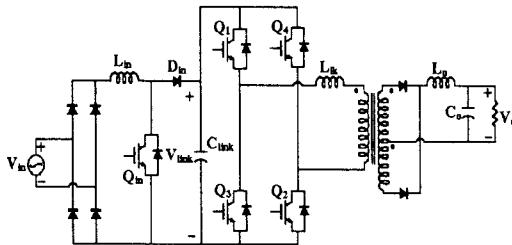


그림 2 제안된 풀브리지 컨버터 회로

풀브리지 컨버터는 위상 지연을 두고 스위칭 소자의 내부 커패시턴스 및 변압기 누설 인더턴스를 이용하여 영전압 스위칭을 한다. 부스트 단의 구동은 풀브리지의 전상레그와 지상레그의 각 한 필스씩을 이용하여, AND-gate를 써서 구동 펄스를 인가한다. 또한, 부스트 단은 불연속 전류일 때 스위치를 턴온시켜 영전류 스위칭을 한다.

2.2 이론적인 파형 및 동작 특성

그림3은 제안된 회로에 대한 모드별 동작 과정을 나타낸다. $V_{gs,in}$ 은 부스트단의 Q_{in} 의 구동신호이며, V_{gs1} 과 V_{gs3} 는 왼쪽 스위치 Q_1 , Q_3 의 구동신호이고 V_{gs2} 과 V_{gs4} 는 오른쪽 스위치 Q_2 , Q_4 의 구동신호이다. 그림3에서, $t_5 \sim t_6$ 구간은 스위치 Q_2 , Q_4 의 턴오프 구간이다. $t_4 \sim t_5$ 구간에서 스위치 Q_3 의 내장 다이오드와 Q_2 는 온 상태이며 이 구간은 부하전류의 환류구간이다. t_5 에서 Q_2 가 턴오프할 때, 스위치 Q_2 와 Q_4 의 출력 커패시턴스는 누설 인더턴스와 함께 공진을 하도록 한다. L_{lk} 에 저장된 에너지가 충분히 크다면, Q_4 의 출력 커패시턴스는 Q_4 를 강제로 도통시키도록 $t_5 \sim t_6$ 구간에서 완전히 방전된다. Q_4 는 이때 영전압에서 도통이 된다. 영전압 스위칭이 이루어지기 위해서는 식(2)를 만족해야 한다.

$$\frac{1}{2} (L_{lk} + L_r) \left(\frac{I_{ZVS}}{N}\right)^2 \geq \frac{4}{3} C_{oss} V_i^2 \quad (2)$$

I_{ZVS} : 영전압 스위칭이 일어나는 최소 전류

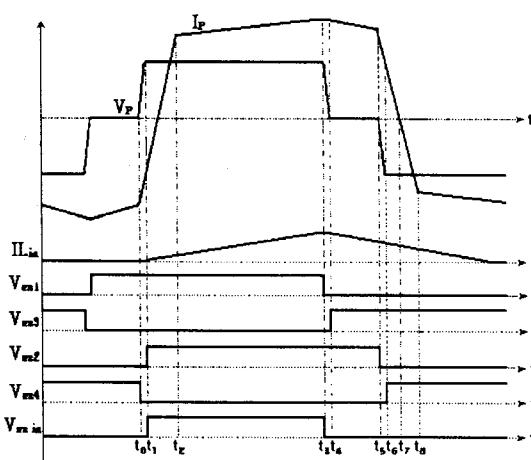
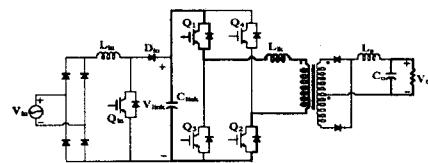
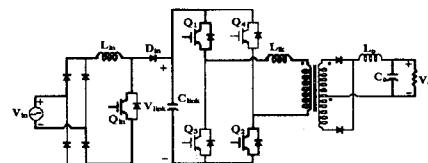


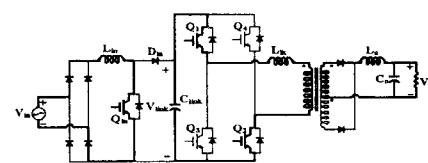
그림 3 제안된 회로의 이론적인 동작파형



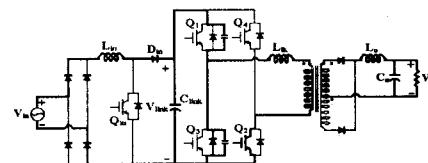
Mode I ($t_0 \sim t_1$)



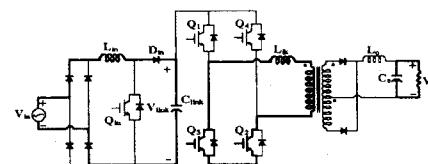
Mode II ($t_1 \sim t_2$)



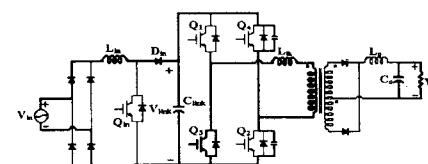
Mode III ($t_2 \sim t_3$)



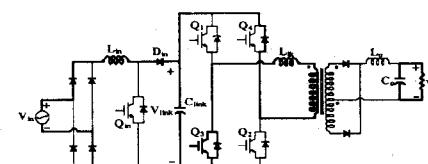
Mode IV ($t_3 \sim t_4$)



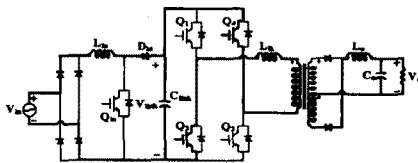
Mode V ($t_4 \sim t_5$)



Mode VI ($t_5 \sim t_6$)



Mode VII ($t_6 \sim t_7$)



Mode VII ($t_7 \sim t_8$)

그림4 제안된 회로의 모드별 동작

2.2.2 모드별 해석

1) 모드 I : $t_0 \leq t \leq t_1$

스위치 Q_4 가 터오프되는 시점에서 시작한다. 변압기 1차측 전류는 누설 인덕턴스에 의해 스위치 Q_1 , Q_2 의 내장 다이오드를 통해 V_{link} 로 회생한다. 불연속 구간이므로 입력 인덕터 L_{in} 에 흐르는 전류는 0이다.

2) 모드 II : $t_1 \leq t \leq t_2$

스위치 Q_2 , Q_{in} 이 터온되며, 입력 전압 V_{in} 에 의해서 스위치 Q_{in} 으로 전류가 흐르기 시작한다. 입력 인덕터 L_{in} 에 흐르는 전류는 (V_{in}/L_{in}) 의 기울기로 서서히 증가한다. 변압기 1차측 전류는 누설 인덕턴스에 의해 스위치 Q_1 , Q_2 의 내장 다이오드를 통해 계속 V_{link} 로 회생한다. 스위치 Q_{in} 은 영전류 스위칭, 스위치 Q_2 는 영전압 스위칭을 하는 구간이다.

3) 모드 III : $t_2 \leq t \leq t_3$

스위치 Q_1 , Q_2 의 터온으로 인해 변압기 1차측 전류의 방향이 바뀌고 이때 컨버터는 전력을 부하측으로 전달하고 출력 필터 인덕터의 전류는 선형적으로 증가한다. 입력 인덕터 L_{in} 에 흐르는 전류는 (V_{in}/L_{in}) 의 기울기로 스위치 Q_{in} 이 터오프되는 시점까지 증가한다.

4) 모드 IV : $t_3 \leq t \leq t_4$

스위치 Q_1 , Q_{in} 이 터오프되며, 변압기 1차측으로 흐르는 전류는 스위치 Q_1 의 출력 커페시턴스를 충전시키고 스위치 Q_3 의 출력 커페시턴스를 방전시킨다. 누설 인덕턴스와 스위치 Q_1 , Q_3 의 출력 커페시턴스가 공진하여 Q_1 의 출력 커페시턴스 전압을 상승시킨다. 스위치 Q_3 의 출력 커페시턴스가 방전이 되면, 스위치 Q_3 의 출력 커페시턴스의 전압이 0이 되므로 스위치 Q_3 의 내장 다이오드가 도통하기 시작한다. 입력 인덕터 L_{in} 에 흐르는 전류는 $(-V_{link}/L_{in})$ 의 기울기로 감소하며 링크 커페시터 C_{link} 에 에너지를 전달한다.

5) 모드 V : $t_4 \leq t \leq t_5$

변압기 1차측 전압이 출력단과 분리되는 환류 구간이다. 스위치 Q_3 의 내장 다이오드가 도통하고 있을 때 스위치 Q_3 을 터온시키면 영전압 스위칭이 이루어진다. 1차측 전류는 스위치 Q_3 의 내장 다이오드와 스위치 Q_2 를 통해 순환하게 된다.

6) 모드 VI : $t_5 \leq t \leq t_6$

스위치 Q_2 가 터오프되며, 누설 인덕턴스와 스위치 Q_2 , Q_4 의 출력 커페시턴스가 공진하여 스위치 Q_4 의 출력 커페시턴스의 양단전압을 강하시킨다. 즉, 누설 인덕턴스에 저장된 에너지가 스위치 Q_2 의 출력 커페시턴스를 충전시키고 스위치 Q_4 의 출력 커페시턴스를 방전시킨다. 이 구간에서는 누설 인덕턴스에 저장된 에너지만으로 Q_4 의 출력 커페시턴스 전압을 감소시킬 수 있을 만큼 커야 한다.

7) 모드 VII : $t_6 \leq t \leq t_7$

스위치 Q_4 의 출력 커페시턴스 전압이 0이 되어 스위치 Q_4 의 내장 다이오드가 도통되는 구간이다. 스위치 Q_4 의 내장 다이오드가 도통하고 있을 때 스위치 Q_4 를 터온시키면 Q_4 의 영전압 스위칭이 이루어진다. 변압기 1차측 전류는 누설 인덕턴스에 의해 스위치 Q_3 , Q_4 의 내장 다이오드를 통해 V_{link} 로 회생된다.

8) 모드 VIII : $t_7 \leq t \leq t_8$

변압기 1차측 전류가 0이 된 이후의 구간이다. 이미 터온되어 있는 스위치 Q_3 , Q_4 를 통해 변압기 1차측 전류의 방향이 바뀌고 이때 컨버터는 전력을 부하측으로 전달한다. 입력 인덕터 L_{in} 에 흐르는 전류는 $(-V_{link}/L_{in})$ 의 기울기를 가지고 0으로 감소한다.

2.3 전력단의 설계

컨버터회로 실험제작을 위해 입력 전압 $100V_{rms}$ 에서 시비율은 0.43로 설정한다. 이 값에서 DCM 동작을 위한 DC 링크전압의 최소값을 구하면 다음과 같다.

$$V_{Clink\ min} = \frac{1}{1-D} \times V_{max} \cong 247.4[V] \quad (3)$$

DCM 동작을 위한 입력인덕터 L_{in} 의 최대값은 식(4)으로 나타낼 수 있다.

$$L_{in} \leq \frac{|v_{in}(t)|}{i_{Lin\ peak}(t)} DT_s \quad (4)$$

링크 커페시터 C_{link} 는 링크전압에 적절한 저주파 리플 분을 고려하여 설정한다. 식(5)은 링크 커페시터의 리플 분을 나타낸다.

$$V_{Clink\ ripple} = \frac{V_{Clink}}{2\pi f_L R_i C_{link}} \quad (5)$$

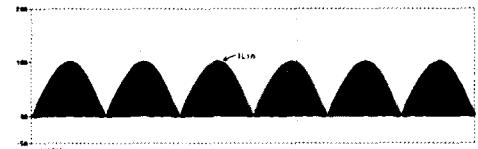
4%의 리플분을 허용할 경우 C_{link} 과 식(6)과 같다.

$$C_{link} = \frac{V_{Clink}}{2\pi f_L R_i 0.04 V_{Clink}} \cong 395.3[\mu F] \quad (6)$$

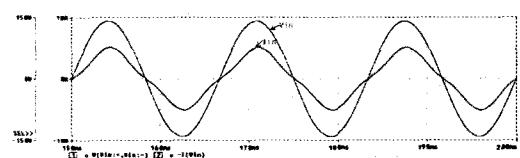
3. 시뮬레이션 및 실험결과

위의 식들로부터 계산된 값을 기초로 하여 입력전압 $100(V_{rms})$, 출력전압 $30(V)$, 출력전류 $10(A)$ 로 시뮬레이션을 수행하여 약 86%의 효율을 얻을 수 있었다.

그림5(a)는 입력 인덕터의 전류파형을 나타내며 그림5(b)는 전원측 입력전압 및 전류파형을 나타낸다. 입력인덕터 전류의 최대값이 그 순간의 입력전압과 비례하므로 입력역률의 개선이 이루어진다.



(a) 입력인덕터 전류의 시뮬레이션 파형



(b) 입력전압 · 전류의 시뮬레이션 파형

그림 5. 시뮬레이션 결과

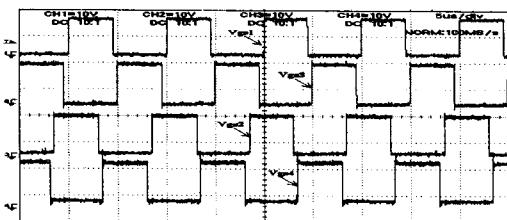


그림 6. 위상이동 된 풀브리지 구동 펄스 파형

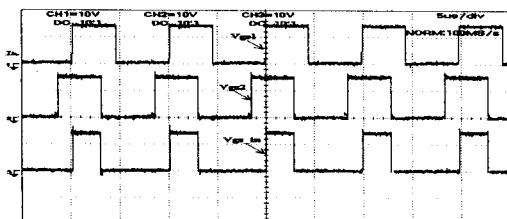


그림 7. 부스트단 Q_{in} 의 구동 펄스 파형

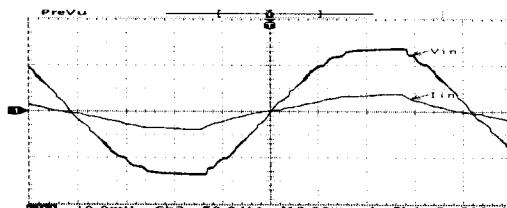


그림 8. 교류 입력 전압·전류 실험 파형

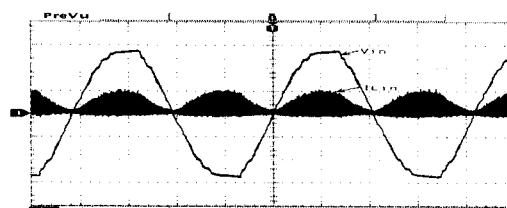


그림 9. 입력 전압 및 입력 인더터 전류 실험 파형

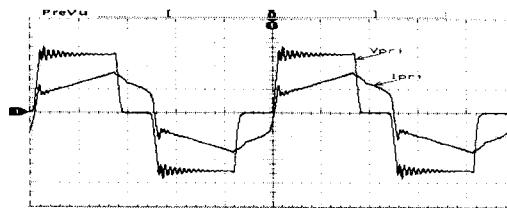


그림 10. 변압기 1차측 전압·전류 실험 파형

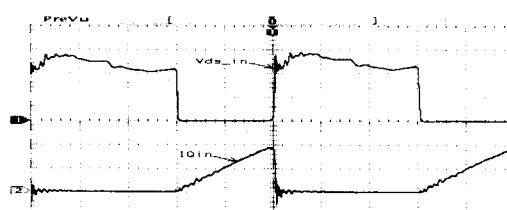


그림 11. 부스트단 Q_{in} 의 전압·전류 실험 파형

실험에 사용된 스위치는 IRFP450 ($BV_{DSS}=500V$, $I_D=13A$), 2차측 정류기는 DSEI 30 ($t_{rr}=35ns$)이며 스위칭주파수 100kHz, 변압기 권수비는 9:1로 하였다.

그림6은 위상이동 된 풀브리지 전버터의 구동 펄스 파형이며, 그림7은 부스트단의 구동 펄스 파형이다. 그림8은 입력 전압 및 전류 파형을 나타내고, 역률이 개선됨을 알 수 있다. 그림9는 입력 인더터 L_{in} 의 불연속 전류파형이 입력 전압에 추종함을 보여준다. 그림10은 변압기의 1차측 전압 및 전류 파형으로 스위치 Q_1 과 Q_2 가 텐온될 때, 변압기 1차측 전류의 기울기가 상승되고 영전압 스위칭 PWM 풀브리지 전버터의 이론적인 파형과 일치됨을 확인할 수 있다. 그림11은 부스트단의 스위치 Q_{in} 의 전압 및 전류 파형을 나타내며, 스위치가 영전류에서 온 됨을 알 수 있다. 부스트 단의 스위치 Q_{in} 에 흐르는 전류는 입력 인더터의 전류만이 흐르므로 단일 방식보다 전도 손실과 스위칭 손실을 감소시킬 수 있다.

4. 결 론

본 논문에서는 300[W]급의 역률개선용 부스트 전버터와 풀브리지 DC-DC 전버터가 직렬로 연결된 형태의 단일 PWM 제어기를 가진 이단 전력단 AC-DC 전버터를 제안하였다. 이 회로는 부스트 컨버터를 전류 불연속 모드로 동작시켜 역률 개선과 출력 레귤레이션을 동시에 할 수 있으며, 시스템의 구성이 간단해진다. 풀브리지의 구동방식은 위상이동 제어방식을 적용하고, MOSFET의 출력 커패시턴스와 변압기의 누설 인더던스를 공진요소로 이용하여 컨버터의 전력 밀도를 높일 수 있는 영전압 스위칭을 구현하였다. 부스트 단은 불연속 전류일 때 스위치를 텐온시켜 영전류 스위칭을 구현하였다. 이로써 입력 역률을 개선하면서 시스템의 효율을 향상시킬 수 있었다. 따라서 제안된 회로는 개선된 역률과 고효율을 요구하는 개인용 컴퓨터, 레이저 프린터, 가정용 기기, 통신용 전원장치와 같은 300[W]급의 전력레벨을 가진 전원 장치에 적합할 것으로 기대된다.

(참 고 문 헌)

- [1] M.M.Jovanovic, et al, "Reduction of voltage stress in integrated high quality rectifier regulators by variable frequency control," Proceedings of APEC'94, pp. 569~575
- [2] F. Tsai, P. Markowski, and E. Whitcomb, "Off-line flyback converter with input harmonic current correction," IEEE Intelec'96, pp. 120~124
- [3] J. Qian, Q. Zhao, and F.C Lee, "An Improved single stage single switch BIFRED PFC AC/DC converter with DC bus voltage feedback for universal line applications," VPEC Seminar'97, pp. 29~35
- [4] 徐在光, "A Study on Efficiency Improvement of F-B Converter with phase-shifted control method". 1998 東國大學敎 學位論文
- [5] 李元載 "A study on Half-Bridge Type Single Stage PFC AC-DC converter for Design and Improvement on Efficiency ". 1998 東國大學敎 學位論文
- [6] Q. Chen, A.Loyfi, and F.C. Lee, "Optimization and Design Issues of Low Output Voltage, off-Line, Zero-Voltaged PWM Converter", 1992 VPEC