

디지털 PLL을 이용한 ATS 지상자 코일 Q 측정장치 개발

Q Factor Measurement System for a ATS Coil Using Digital Phase Locked Loop

ABSTRACT

For safety reason ATS(Automatic Train Stop) system is being used, which is a kind of communication system with a feedback amplifier and a transformer on the train and wayside coils. The coils are highly resonant LC circuits, also have very high Q(Quality) factors. The Q factors of wayside ATS coils are to be maintained high enough for the amplifier to operate reliably. In this paper a novel Q measurement system is proposed. The system measures the resonant frequency and the bandwidth of the ATS coils, by controlling the phase difference between the transformer and the coil using digital PLL(Phase Locked Loop). The overall configuration and algorithms of the proposed system and the digital PLL control schemes are presented in details. The experimental waveforms are shown to verify the system performances.

1. 서론

철도운행의 안전을 위하여 운행중인 열차와 철로 사이의 통신시스템의 일종으로 ATS(Automatic Train Stop) 시스템이 사용된다. 열차에는 피이드백 앰프와 차상자(일종의 변압기)가 설치되어 있고 철로에는 지상자(LC Tank)가 있다. 지상자는 충실도 즉, Quality(Q) 정수가 100 이상으로 매우 심한 공진 특성을 갖고 있으며 지상에서 콘에서 값을 조정하여 공진주파수를 변경한다. 열차(차상자)가 지상자 위를 통과할 때 피이드백 앰프가 동작하여 공진하게 되며 이 때 공진주파수를 검출함으로써 지상 신호를 입력받게 된다. 공진주파수는 5-6 가지 종류가 있으며 운행, 감속, 정지 등의 명령 내용을 갖는다. 이러한 명령을 운전자가 받아 수행하지 않으면 강제로 열차를 제동시켜 열차의 안전운행을 보장하게 된다.

* 강원대학교 제어계측공학과 부교수

** 강원대학교 제어계측공학과 석사과정

*** 삼률엔지니어링(주) 대표이사

이러한 ATS가 정상적으로 동작하기 위해서는 지상자의 Q정수가 적정한 값을 유지하여야 하지 만 옥외에 설치되어 이를 유지보수하는 것이 중요한 문제이다. 대략 600m 간격으로 설치된 지상자에 대해 수동으로 Q정수를 측정하는 것이 현재 상황이며 많은 문제점이 있다. 우선 열차가 운행하지 않을 때 측정하여야 하기 때문에 불편하고 정확도가 떨어진다. 또한 지상자의 설치 높이에 따라서 측정값이 영향을 받게 된다.

현재 측정하는 원리는 공진회로에서 Q정수는 공진 피크의 크기와 같다는 것을 이용한다. 즉, 공진주파수에서 공진 피크를 측정하여 Q정수를 측정할 수 있지만 차상자와 지상자의 거리가 일정하다는 조건이 만족되어야 한다.

본 논문에서는 정상적으로 운행하는 열차에서 Q정수를 측정하는 시스템을 개발하였다. 열차가 지상자를 통과하는 짧은 시간내에(10msec 이내) Q정수를 측정하기 위해서 디지털 위상 고정 루프(DPLL: Digital Phase Locked Loop)를 적용하였으며 공진주파수와 차단(Cut-off)주파수를 각각 위상 제어하여 Q정수를 측정하게 된다. 이 방식에서는 공진 피크를 이용하지 않기 때문에 차상자와 지상자의 설치거리가 원 허용범위(13-26cm)에 있을 경우 정확한 측정이 가능하다.

본 논문에서는 동작원리, 시스템 구성을 설명하고 동작을 확인하기 위하여 실험파형을 함께 제시하였다.

2. ATS 시스템 구성

ATS는 열차운전시 신호기에 현시 된 신호에 따라 기관사의 조작에 의존하고 있다. 이것은 인간의 시각에 의한 확인과 이를 근거로 판단하여 운전 조종함으로써 안전을 확보하는 것인데 이는 때로 오인과 조작 착오를 발생하여 사고로 연결되는 경우가 발생할 수 있다. 이때 경보를 통해서 주의를 환기시켜 올바른 운전조작을 추구해야 할 필요성 때문에 차내 경보장치와 A.T.S 등을 개발하여 사용하고 있다. A.T.S는 주의를 환기시켜주고, 일정시간 동안에 브레이크 조작이 없을 경우 브레이크를 자동으로 동작시켜 열차를 안전하게 정지시키는 시스템으로 1969년 경부선에서 처음 사용하기 시작하여 현재 국철 전노선에서 사용중에 있다.

A.T.S의 구성은 지상자, 차상자 구성된다. 열차 하부에 설치된 차상자가 궤도 내에 설치되어 있는 지상자를 통과할 때 제한속도정보(98kHz ~ 130kHz)를 차상자에서 감응하여 열차의 속도제어 및 안전운행을 돋는 장치이다.

지상자는 열차의 레일에 설치되어있으며 L, C로 구성되어있다. 그림 1과 같이 C1, C2, C3, C4를 sw1, sw2, sw3, sw4의 릴레이를 사용하여 지상자의 공진주파수를 바꿀 수 있도록 되어 있다.

그림 2에서 위의 차상자 부분과 아래쪽의 차상자 부분의 상호 결합에 의한 RLC 공진 회로를 구성하고 이때 발생하는 공진주파수가 2차 축에 나타난다. 표 1에서 공진주파수에 대한 제한속도 정보를 알 수 있다.

$$Z_1 = R + jwL_1 \quad Z_{12} = jwM_{12} \quad (1)$$

$$Z_2 = R + jwL_2 \quad Z_{13} = jwM_{13} \quad (2)$$

$$Z_3 = r_3 + j\left(wL_3 - \frac{1}{wC_3}\right) \quad Z_{32} = jwM_{32} \quad : r_3 = \text{내부 저항성분} \quad (3)$$

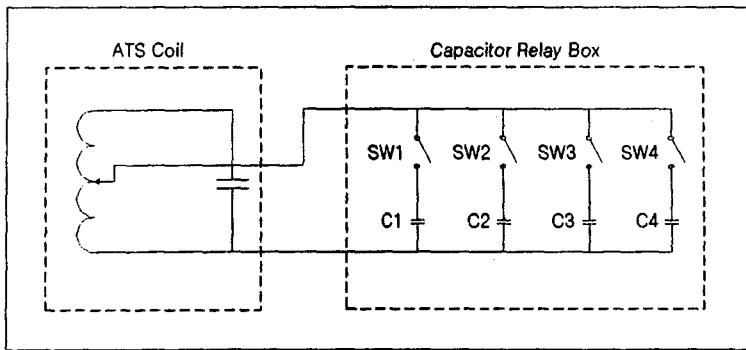


그림 1. 지상자 구조

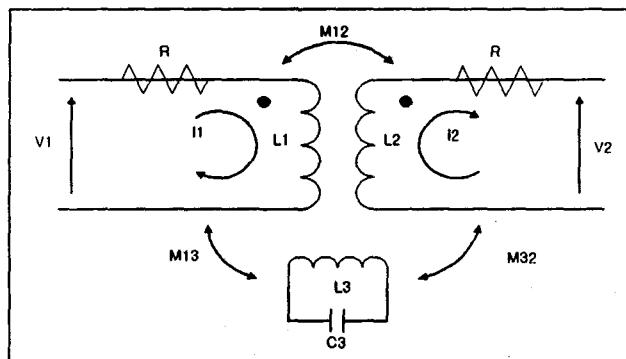


그림 2. 차상자 지상자의 수학적 모델

표 1 . A.T.S 공진주파수별 열차 제한속도 정보

공진주파수	제한속도	지상자 스위치 연결상태
98kHz	FREE	All close
106kHz	45Km/h	sw1, sw2 close
114kHz	25Km/h	sw3, sw4 close
122kHz	15Km/h	sw2 close
130kHz	절대정지	All open

RLC 공진회로에서 Q정수는 코일의 동작주파수에서의 리액턴스와 저항의 비($\omega L/R = 2\pi f L/R$)로서 저항은 코일의 저항성분을 포함하여 유전손, 철손 등 고주파 손실을 나타낸다. A.T.S 지상자의 경우 저항값이 변하여 Q정수가 변하게 된다. 공진주파수 근처에서 크기와 위상차의 변화가 심하며 이때 주파수를 변수로 하여 크기 및 위상차의 변화를 도시한 것이 그림 3이며 주파수특성을 나타낸다. 그림 3에서 위상차 90° 일 때 가장 큰 Amplitude를 가지며, 위상차 45° 일 때 -3dB의 크기 감소를 나타낸다.

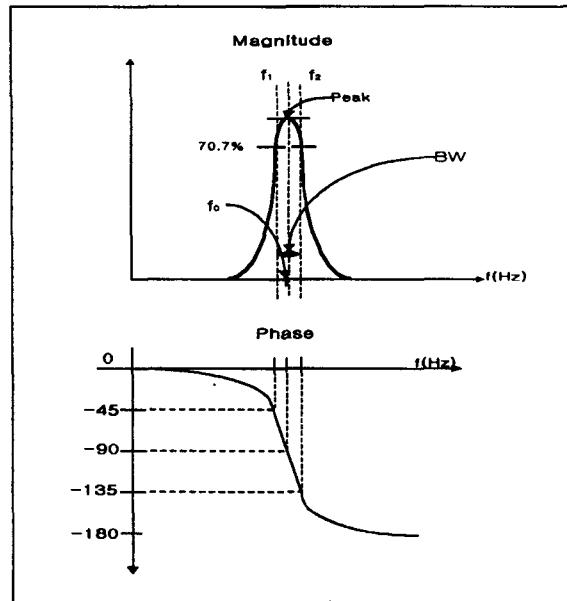


그림 3. LC 공진회로의 주파수 특성

LC 공진회로에서의 주요 파라미터는 다음과 같다.

$$\text{Frequency: } w^2 = \frac{1}{LC} \Rightarrow f_0 = \frac{1}{2\pi\sqrt{LC}} \quad (4)$$

$$\text{Peak : } \frac{1}{LC} \frac{L}{Rw} = \frac{1}{RC} \sqrt{LC} = \frac{1}{R} \sqrt{\frac{L}{C}} \quad (5)$$

$$\text{Q Factor : } Q = \frac{\frac{1}{\sqrt{LC}}}{R/L} = \frac{1}{R} \sqrt{\frac{L}{C}} \quad (6)$$

위 식에 의하면 Q Factor = Peak 이다. 하지만 이것은 차상자와 지상자의 높이 및 거리가 일정하다는 것을 전제로 하고 있으며 실제로 거리와 높이는 일정할 수 없다. 위에서 보여준 것과 같이 Peak(크기)치는 높이와 거리에 대해 크게 변한다는 사실을 알 수 있었다. 차상자와 지상자의 높이 및 거리는 자기회로의 결합도에 영향을 주어 주파수 특성 자체가 변하게 되지만 Q Factor는 변하지 않는다. 기존의 Q 측정장치는 이러한 사실을 이용하여 공진점에서의 공진 피크를 측정하게 된다. Q정수는 공진주파수와 밴드폭의 비라는 사실에서 식 (7)으로부터 얻을 수 있다.

$$Q = \frac{f_0}{f_2 - f_1} = \frac{f_0}{2(f_0 - f_1)} \quad (7)$$

식 (7)에서는 공진 피크의 크기를 이용하지 않기 때문에 차상자, 지상자간의 거리에 영향을 받

지 않는다. f_0 는 90° 위상차가 발생하는 주파수이며, f_1 는 45° 위상차가 발생하는 주파수이므로 이를 디지털 PLL을 이용하여 구하게 된다.

3. 측정 시스템 및 알고리즘

디지털 PLL 시스템을 구성하기 위하여 Intel의 16비트 원칩 프로세서인 80C296SA를 사용하였다. 이 프로세서는 DSP 코어를 내장하고 있으며 EPA(Event Process Array) 기능을 이용하여 위상차를 80nsec의 정밀도를 가지고 검출하게 된다. Stanford Telecom의 STEL-1375A+80 NCO(Numerically Controlled Oscillator)를 이용하여 정현파를 발생하였다. 이 칩은 프로세서의 명령에 의해 1Hz의 정밀도를 가지고 80MHz까지의 정현파를 발생시킬 수 있다. 전체 블록다이어그램은 그림 4와 같다.

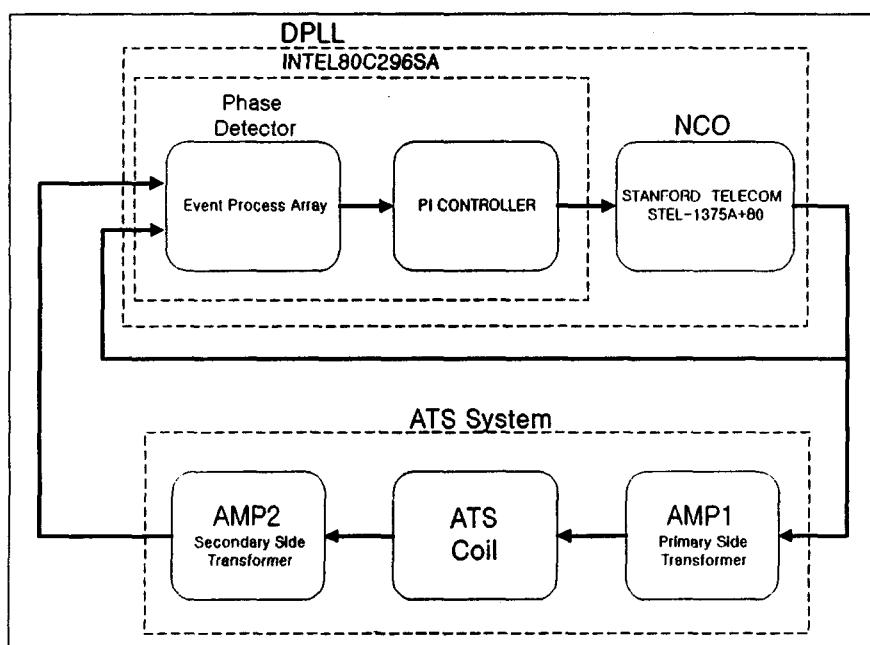


그림 4. DPLL 전체 블록다이어그램

차상자의 Q정수가 매우 크기 때문에 매우 좁은 범위의 주파수 영역에서만 응답이 있게 된다. 그리고 주행중인 열차의 Q 측정장치는 지상자의 주파수 설정 즉, 명령을 사전에 미리 알 수 없기 때문에 DPLL 제어에 들어가기 전에 주파수를 지상자 공진주파수 설정 범위보다 넓게 스윕(Sweep) 하여 지상자의 응답을 관찰하는 주파수 스캔 동작을 우선 수행한다. 실제로 98-130kHz 범위보다 넓은 90-140kHz 주파수를 4msec 마다 계속 스캔 동작을 하게 되고 포락선 검출기(Envelop Detector)에 의해 응답이 검출될 경우 검출된 주파수를 초기값으로 하여 DPLL 제어를 수행하여 90° , 45° 위상제어를 수행하고 이 결과를 이용하여 Q정수를 계산한다. 계산된 Q정수는 이후 RS-232C를 이용하여 컴퓨터에 전달된다. 전체 수행 순서는 그림5와 같다.

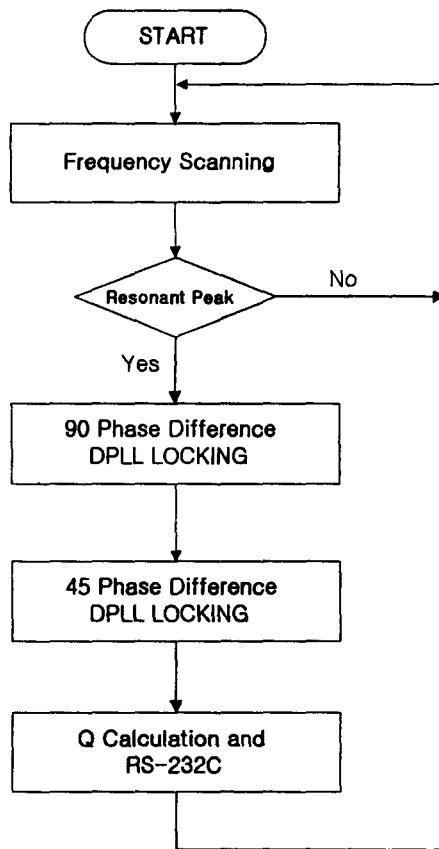


그림 5. Q정수 측정 순서도

4. 실험결과

그림 6은 지상자가 없을 경우 주파수 스캔 작용을 보여 주고 있다. 위의 트레이스가 차상자 1 차축 즉, 입력이며 중간 트레이스가 차상자 2차축 즉, 출력이다. 아래 트레이스는 출력에 대한 Envelop Detector 출력이다.

차상자 아래에 98kHz로 세팅된 지상자가 있을 경우 그림 7(a)와 같이 Envelop Detector 출력이 발생한다. 이 상태에서 DPLL 위상제어를 수행한 것이 (b) 파형이다. 90° 제어를 하고 45° 제어를 할 경우 크기(Envelop Detector)가 70% 정도로 줄어드는 것을 볼 수 있다(-3dB). 그림 (c)와 (d)는 각각 90° 와 45° 제어시 정상상태를 보여 주고 있다.

그림 7은 지상자가 130kHz로 세팅되어 있을 때 같은 파형을 보여 주고 있다.

5. 결론

공진 주파수의 Peak를 측정하는 것과 정확한 의미의 Q를 측정하는 것은 같은 결과이지만 이것은 측정시 차상자와 지상자의 높이와 거리가 일정하다는 가정하에서이다. 실제로 열차가 운행하면서 측정할 때 항상 일정한 거리와 높이에서 측정할 수는 없기 때문에 이것은 측정오차가 클 수밖

에 없다. DPLL을 이용한 Q축정장치에서는 정확한 Q축정방식 채택하고 있으면 결과 또한 정확한 결과를 얻을 수 있었다.

시스템 제어기 부분을 개발한 디지털시스템으로 교체하면 SNR의 증가로 외부환경에 덜 민감하게 되어 측정오류를 발생할 가능성이 적어진다. 또한 측정한 데이터를 계속적으로 PC에 저장하기 때문에 통계적인 데이터 자료로서 사용이 가능하다. 마지막으로 DPLL의 응용범위를 확대하기 위해 좀더 빠른 전용 DSP를 사용하거나 DSP를 병렬처리 하도록 한다면 디지털 방식의 ATS 등 다른 고정밀, 고속의 응용분야로의 확대를 가능하게 할 것이다.

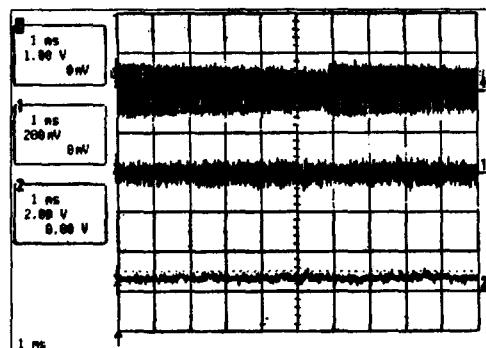
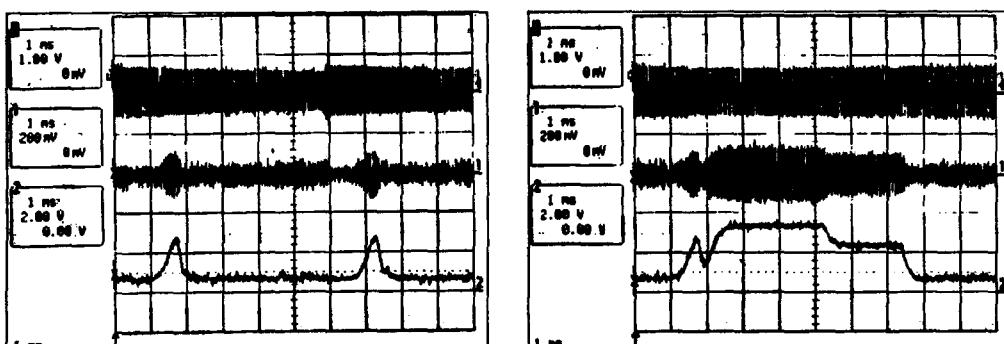
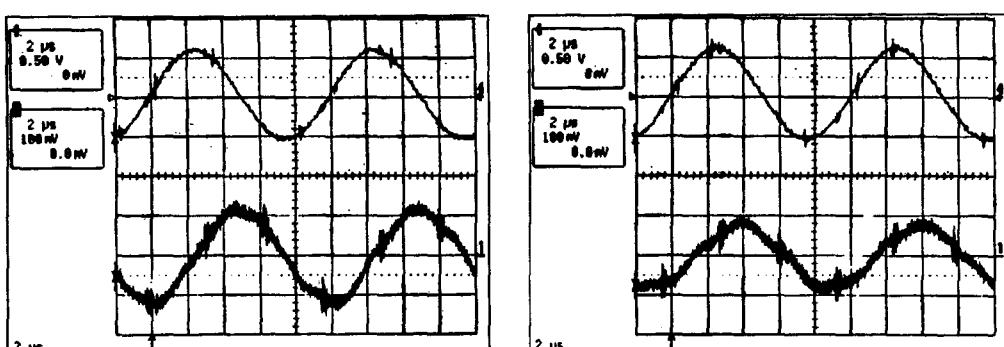


그림 6. 지상자가 없는 경우의 응답 특성



(a) 주파수 스캔 동작

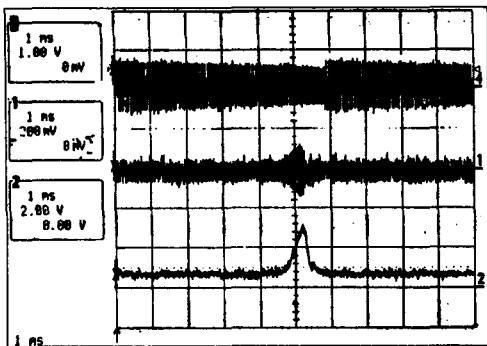
(b) 주파수 스캔 및 DPLL 동작



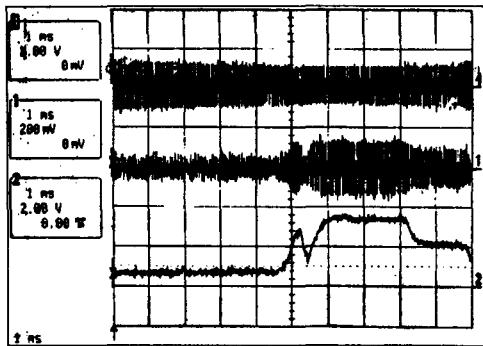
(c) 90° DPLL 제어 정상상태

(d) 45° DPLL 제어 정상상태

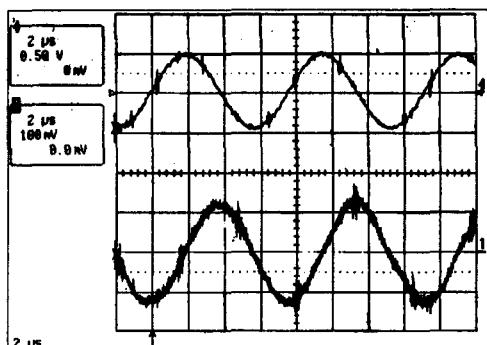
그림 7. 실험파형 (98kHz 세팅시)



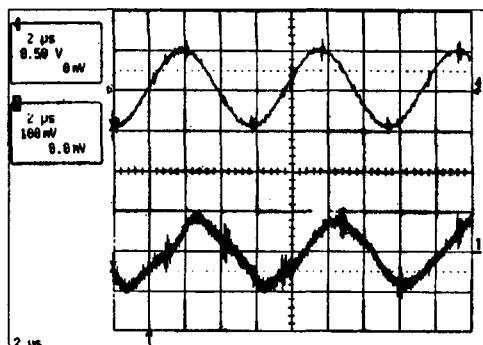
(a) 주파수 스캔 동작



(b) 주파수 스캔 및 DPLL 동작



(c) 90° DPLL 제어 정상상태



(d) 45° DPLL 제어 정상상태

그림 8. 실험파형 (130kHz 세팅시)

참고문헌

1. Teresa M. Almeida, Moises S. Piedade, "DPLL Design and Realization on A DSP", IST/INESC
2. B. Razavi, "Design of Monolithic Phase-Locked Loops and Clock Recovery Circuits", pp. 1 - 25
3. Donald R. Stephens, "Phase-Locked Loops for Wireless Communications Digital and Analog Implementations", Kluwer Academic Publishers, pp. 239 - 270, 1998
4. David E. Johnson, John L. Hilburn, Johnny R. Johnson, "Basic Electric Circuit Analysis", Prentice-Hall, Fourth Edition, chapter 9, chapter 15, 1991
5. John L. Stensby, "Phase-Locked Loops Theory and Applications", CRC Press, pp. 16 - 22, 92 - 118, 1997
6. Novica A. Losic, "A Zeroth-Order Phase-Locked Loop Control Algorithm", IEEE Transactions On Industry Application Vol. 34, No. 4 July/August 1998
7. 80C296SA Manual, Intel