
동기식 DS-CDMA 시스템의 역방향 채널 전력비와 채널 추정 길이의 최적화에 관한 연구

박진홍^{*} · 강성진^{*} · 강병권^{*} · 김선형^{*}

^{*}순천향대학교 정보기술공학부

A Study on Reverse Link Power Ratio and Channel Estimation Length Optimization of Synchronous DS-CDMA System

Jin-Hong Park^{*} · Sung-Jin Kang^{*} · Byeong-Gwon Kang^{*} · Sun-Hyung Kim^{*}

^{*}Dept. of Information and Technology, Soonchunhyang University

요 약

본 논문에서는 차세대 멀티미디어 통신인 IMT-2000 시스템의 엑세스 방식으로 제안되고 있는 cdma2000 규격을 채용한 동기식 CDMA 시스템을 시뮬레이션하여 최적의 역방향 채널 전력비와 채널 추정 길이를 구하였다. 제안된 시스템은 기존의 IS-95와는 달리 Pilot 채널을 이용하여 페이딩 채널을 추정하며, 이에 따라 최적의 추정 길이(Estimation Lengths)가 요구된다. 따라서 본 논문에서는 Pilot Channel과 Fundamental Channel의 전력비에 따라 요구되는 최적의 추정 길이를 구하였고, 또한 고정된 추정 길이에서 전력비의 변화에 따른 FER을 구하였다.

ABSTRACT

In this paper, a synchronous CDMA system accepted for the cdma2000 standard is simulated to propose optimized reverse link power ratio and channel estimation lengths. Differently from IS-95, the pilot channel is used in the proposed system to estimate fading channel, so optimized estimation lengths are needed. Therefore, in this paper we analyze optimized estimation lengths which is needed to decide the power ratio of pilot channel and fundamental channel. From fixed estimation lengths, we calculate FER with various power ratio values.

I. 서 론

최근 통신 선진국들은 차세대 이동통신 또는 제 3 세대 이동통신이라고 하는 IMT-2000 시스템의 서비스에 대비하여 시험 시스템 제작은 물론 전 세계적인 규격 표준화 활동에 참여하고 있다.

IMT-2000 시스템은 크게 유럽과 일본이 주도하는 비동기 방식(W-CDMA)과 미국이 기존의 IS-95를 기본으로 규격을 주도하는 동기 방식(cdma2000)으로 나눌 수 있다. 두 방식 모두 최근의 회의 결과로서 규격이 거의 완성된 상태에 이르고 있다.

cdma2000에서는 기존의 방식과 달리 역 방향 링크에 무변조 파일럿 심볼을 추가하여 채널을 통과한 신호의 진폭 및 위상의 변화를 추정함으로써 시스템의 성능향상을 이룰 수 있다. 본 논문

에서는 cdma2000의 규격을 적용한 동기식 CDMA 시스템을 시뮬레이션하여 시스템 설계의 파라미터인 Pilot Channel과 Fundamental Channel의 전력비에 따른 최적의 채널 추정 길이를 구하였으며 이에 따른 시스템 성능을 분석하였다. 2장에서는 동기식 CDMA 시스템의 규격과 채널 및 송·수신단의 구성에 대하여 다루었고 3장에서는 시스템의 시뮬레이션 결과를 비교하였으며 4장에서는 결론을 제시하였다.

II. 동기식 CDMA 시스템

1. cdma2000의 규격

현재까지 제시되어 있는 cdma2000 규격에는 무

선 형상(Radio configuration)이 RC1부터 RC6까지 여섯 가지의 형태로 제시되어 있다. RC 1과 2는 기존의 IS-95의 형태를 갖추고 있어 비교적 저속의 데이터 을을 전송한다. 본 논문에서는 RC 3을 선택하여 시뮬레이션을 수행함으로써 고속의 데이터를 전송하는 시스템을 고려하였다.

표 1. 무선 형상에 따른 확산률과 특성

Radio Config.	Associated Spreading Rate	Data Rates, Forward Error Correction, and General Characteristics
1	1	1200, 2400, 4800, and 9600 bps data rates with $R = 1/3$ 64 ary orthogonal modulation
2	1	1800, 3600, 7200, and 14400 bps data rates with $R = 1/2$ 64 ary orthogonal modulation
3	1	1200, 1350, 1500, 2400, 2700, 4800, 9600, 19200, 38400, 76800, and 153600 bps data rates with $R = 1/4$, 307200 bps data rate with $R = 1/2$, BPSK modulation with a pilot
4	1	1800, 3600, 7200, 14400, 28800, 57600, 115200, and 230400 bps data rates with $R = 1/4$, BPSK modulation with a pilot
5	3	1200, 1350, 1500, 2400, 2700, 4800, 9600, 19200, 38400, 76800, and 153600 bps data rates with $R = 1/4$, 307200 and 614400 bps data rate with $R = 1/3$, BPSK modulation with a pilot
6	3	1800, 3600, 7200, 14400, 28800, 57600, 115200, 230400 and 460800 bps data rates with $R = 1/4$, 1036800 bps data rate with $R = 1/2$, BPSK modulation with a pilot

역방향 Pilot 채널은 각 1.25ms의 power control group(pcg)마다 1536N 개의 PN 칩으로 구성되며, 각 pcg마다 1152N 개의 pilot 신호와 384N개의 power control bit(pcb)로 이루어진다. 여기서 N은 spreading rate number이고 1 또는 3의 값을 갖는다.

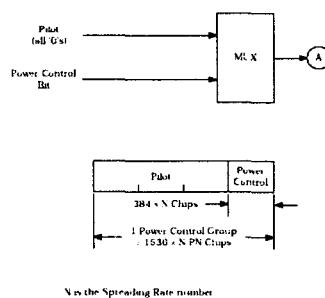


그림 1. Revers Power Control Subchannel 구조

시스템의 채널 coding으로 rate 1/4에 생성 다항식 g_0 은 765(octal), g_1 은 671(octal), g_2 는 513(octal), g_3 은 473(octal)인 convolutional encoder를 사용하고 복호 알고리즘으로 Viterbi 알고리즘을 사용하였다. Block interleaver에서 입력 심볼은 0부터 N-1까지 주기적으로 입력되고 식 (1)의 m과 J에 의해서 출력 순서를 결정한다.

$$A_i = 2^m(i \bmod J) + BRO_m(\lfloor i/J \rfloor) \quad (1)$$

여기서, i 는 $0 \sim N-1$, $\lfloor x \rfloor$ 는 x 와 같거나 x 보다 작은 가장 큰 정수를 나타내며, $BRO_m(y)$ 는 y 의 2진수 m-bit의 bit-reversed를 나타낸다.

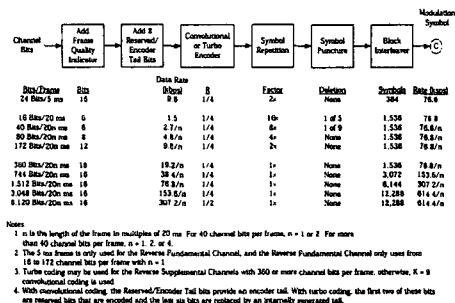


그림 2. RC 3에서 역 방향 Fundamental Channel과 Supplemental Channel의 구조

2. 채널 및 송·수신단의 구성

(1) 송신기 구조

그림 3은 cdma2000의 역 방향 링크의 송신단 구조를 나타낸 것이다. 채널을 통과한 신호의 변화를 추정하는데 사용하는 pilot 신호와 데이터 신호인 fundamental 신호는 walsh function W_{16}^4 에 의해 직교 확산되고 bpsk변조시 pilot 채널과 fundamental 채널은 고려된 최적의 전력비에 따라 각각 다른 크기가 곱해진다. 또한 변조된 신호는 long code와 short code가 곱해져 I와 Q 신호로 complex spreading(OCQPSK)된다.

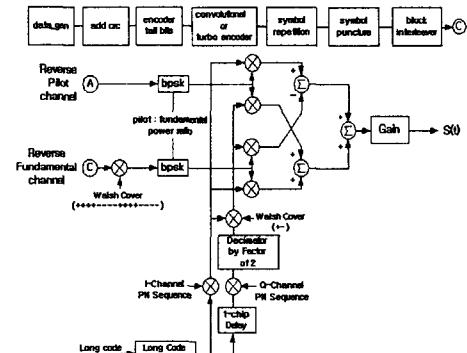


그림 3. 송신기의 구조

(2) 전송 채널 환경

전송 채널 모델로서 21개의 랜덤한 오실레이터를 갖는 Jakes 시뮬레이터를 사용하여 110Km/h의 이동속도와 2GHz의 중심주파수 환경에서 레일이 페이딩 채널을 발생 시켰다.

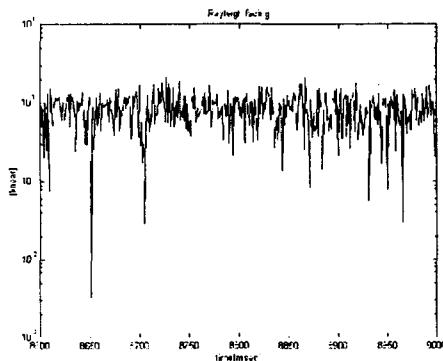


그림 4. Jakes 시뮬레이터에 의한 Rayleigh 페이딩(도플러 주파수 (V_m/λ) : 200Hz)

(3) 수신기 구조

그림 5는 수신단의 구조를 나타낸 것으로 pilot 신호를 추정한 결과를 데이터 신호인 fundamental 신호에 적용함으로써 시스템의 성능 향상을 얻을 수 있다.

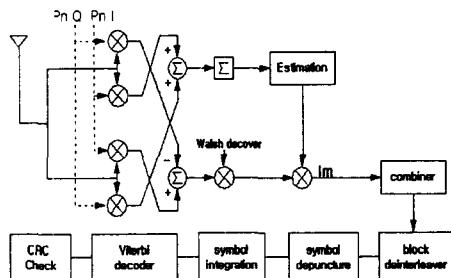


그림 5. 수신기의 구조

(4) Channel estimation

제안된 시스템에서는 무변조 pilot 심볼을 이용하여 채널을 추정하고 이를 이용하여 페이딩에 의한 신호의 위상변화를 보상한다. 즉, 일정 기간 동안 전송된 pilot 채널 중 pcg를 제외한 pilot 심

볼의 정보를 이용하여 현재 채널을 추정한다. 그러므로 pilot 채널의 전력과 추정 길이는 시스템의 성능에 영향을 주게된다. 또한 inner-loop-power control을 위한 전력 추정은 매 pcg 단위로 적용되므로 이전 pcg의 정보를 사용할 수 없기 때문에 추정 길이가 짧아야하는 반면, 채널 추정 길이는 이전 pcg의 정보도 사용할 수 있기 때문에 그 길이가 길어질 수 있다.

III. 시뮬레이션 결과

1. 시뮬레이션 파라메타

시뮬레이션에 필요한 파라메타로는 다음과 같은 값을 사용했다.

Data rate : 9.6kbps

Code rate : 1/4 Convolutional code

Block interleaver :

$$A_i = 2^m(i \bmod J) + BRO_m(\lfloor i/J \rfloor)$$

Chip rate : 1.2288Mcps

PN code : long code - $2^{12}-1$

short code - $2^{15}-1$

Walsh function : W_4^{16}

Pilot vs Fundamental channel의 전력비 -

3 : 7, 2 : 8, 1 : 9, 0.7 : 9.3, 0.4 : 9.6

Estimation lengths(pcg symbol) -

7, 15, 23, 31

2. 시뮬레이션 결과

cdma2000 시스템에서 pilot 심볼을 이용한 채널 추정 길이와 pilot 채널과 fundamental 채널의 전력비는 시스템의 성능을 향상시키는 파라메터이다. 시뮬레이션의 결과로서 그림 6에서 pilot 채널과 fundamental 채널의 전력비가 1.9(-9.54dB)이고, 채널 추정 길이가 7 pcg 심볼일 때 가장 좋은 결과를 얻었다. 또한 채널 추정 길이가 짧아질수록 전력비의 변화에 따라 급격한 성능의 변화가 일어남을 알 수 있었다. 또한 그림 7과 8에서 고정된 채널 추정 길이에서 신호 대 잡음비가 적으면 전력비에 따른 성능 변화가 적고 신호 대 잡음비가 클수록 큰 성능 차이를 보였다. 마지막으로 그림 9에서는 고정된 채널 추정 길이에서 target FER이 1%라 할 때 요구되는 신호 대 잡음비는 pilot 채널과 fundamental 채널의 전력비가 1.9일 때 3.24dB임을 알 수 있었다.

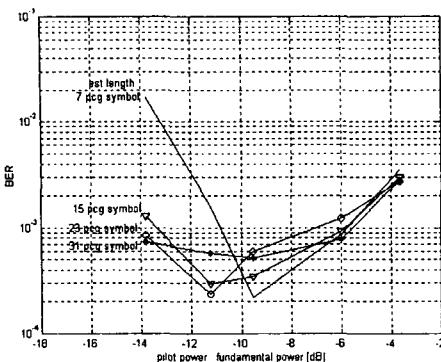


그림 6. Pilot 채널과 Fundamental 채널의 전력비에 따라 요구되는 최적의 추정 길이
(시뮬레이션환경 — Eb/No : 3dB, 시뮬레이션 프레임 : 1000 frame, 이동속도 : 110Km/h)

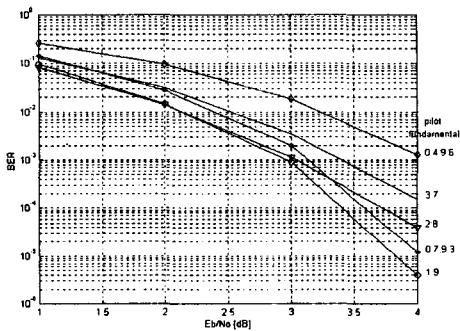


그림 7. 채널간 전력비에 따른 BER
(시뮬레이션환경 — 추정 길이 : 7 pcg 심볼
시뮬레이션 프레임 : 5000 frame, 이동속도 :
110Km/h)

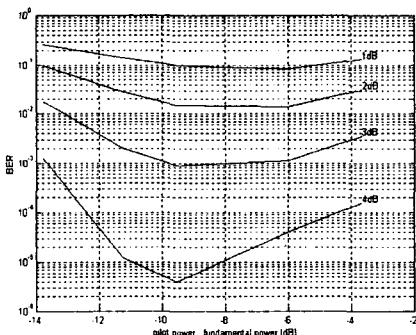


그림 8. 신호대 잡음비에 따른 BER
(시뮬레이션환경 — 추정 길이 : 7 pcg 심볼
시뮬레이션 프레임 : 5000 frame, 이동속도 :
110Km/h)

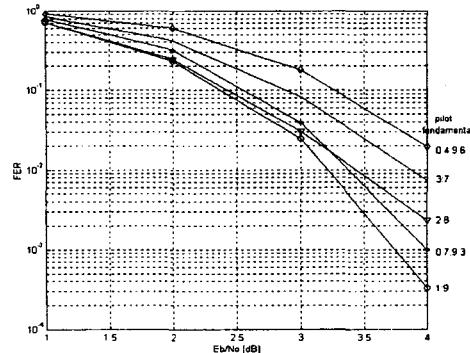


그림 9. target FER = 1% 일 때 채널간
전력비에 따른 성능
(시뮬레이션환경 — 추정 길이 : 7 pcg 심볼
시뮬레이션 프레임 : 5000 frame, 이동속도 :
110Km/h)

V. 결 론

cdma2000 시스템에서 pilot 심볼을 이용한 채널 추정 길이와 pilot 채널과 fundamental 채널의 전력비는 시스템의 성능을 향상시키는 파라미터이다. 본 논문에서는 시뮬레이션의 결과로 pilot 채널과 fundamental 채널의 전력비가 1:9 (-9.54dB)이고, 채널 추정 길이가 7 pcg 심볼일 때 가장 좋은 결과를 얻었다. 차후 연구과제로서 multiuser 환경에서의 시스템 성능분석이 요구된다.

참고문헌

- [1] TR45, Physical Standards for cdma2000 Spread Spectrum Systems.
- [2] Jhong Sam Lee, Leonard E. Miller "CDMA Systems Engineering" Artech House Publishers. 1998.
- [3] Michel C. Jeruchim "Simulation of Communication Systems" Plenum 1992.
- [4] William C. Jakes, Jr. "Microwave Mobile Communications" Bell Telephone Labs. 1974.
- [5] Bernard Sklar. "Rayleigh Fading Channel in Mobile Digital Communication Systems" IEEE Communication Magazine. July 1997.
- [6] 조장목, 안정근, 홍인기, 진용옥. "다중 사용자 간섭제거 기법을 적용한 비동기 W-CDMA 시스템의 역방향 채널 전력비의 최적화에 관한 연구", 한국통신학회 추계종합학술대회 논문집, pp. 12~15. 1999.