FDTD법을 이용한 유도성벽을 가지는 π분기 급전도파관의 설계에 관한 연구

민경식* · °김광욱* · 고지원* · 김동철* · 임학규*

*한국해양대학교 공과대학 전파공학과

A study on design for the π-junction of a feeder waveguide with an inductive wall using FDTD method

Kyeong-Sik Min* · °Kwang-Wook Kim* · Jee-Won Ko* · Dong-Chul Kim* · Hag-Gyu Lim*

*Dept. of Radio Sciences & Engineering, Korea Maritime University

#1, Dongsam-Dong, Youngdo-Ku, Pusan 606-791, Korea

Tel) 051-410-4425 / *E-mail : ksmin@hanara.kmaritime.ac.kr*

ABSTRACT

This paper presents a study on design for the π-junction of a feeder waveguide with an inductive wall using FDTD method. The feed structure consists of a single waveguide placed on the same layer as radiating waveguide and is characterized by the unit divider, called a π-Junction. This π-Junction with an inductive wall splits part of the power into two branch waveguide through one coupling window, and can excite densely arrayed waveguide at equal phase and amplitude. The power dividing characteristics of a π-Junction obtained by FDTD method are compared with one of Galerkin's method of moments. The scattering matrices a π-junction calculated by FDTD method are realized.

Ⅰ. 서론

정보화 사회로 변화해 감에 따라 급증하는 다양한 통신 수요를 만족하기 위해서, 현재 전세계적으로 이동체 통신 서비스 구현을 위한 연구 개발이 활발히 진행되고 있다. 이동통신 서비스의 시작과 함께 핵심부품인 안테나 역시 경박·단소하면서도 경제적이고 고성능을 가지는 통신장비의 개발이 강하게 요구되고 있는 실정이다. 이러한 통신장비 중 위성추적용 이동체 탑재형 안테나 시스템이 매우 큰 관심을 보여주고 있다. 따라서 본 연구에서는 고효율, 고이득의 특성을 지니는 도파관을 이용한 위성 추적용 이동체 탑재형 도파관 어레이 평면 안테나의 π분기형 급전부를 개발하고자 한다[1]-[3]. Fig. 1에서 보는 바와 같이 RF회로로부터 받은 신호를 손실 없이 전파할 수 있도록 동일한 구조의 π형 분배기를 다단으로 접합하여 각각의 복사도파관으로 분배하는 전력을 같게 하고, 반사계수를 최소가 되도록 분배해 주기 위해서 급전부에 유도성핀 대신에 유도성벽을 가지는 π분기 급전도파관의 설계에 관하여 기술한다.

본 논문에서는 문헌[4][5]에서 연구한 Galerkin's 모멘트법을 사용한 유도성벽을 지니는 π형 분배기 한 단과 끝단인 종단부에 대해 행한 시뮬레이션값과 최근에 널리 사용되고 있는 유한차분시간영역법(FDTD : Finite Difference Time Domain Method)을 사용하여 구한 시뮬레이션값을 비교 설명하고자 한다. FDTD법에 사용된 각각의 파라미터들은 모멘트법으로 시뮬레이션한 최적 설계값을 토대로 하여 적용시켰다. 이때, 회로의 반사손실을 최소로 하기 위한 흡수경계조건으로는 Mur의 2차 흡수경계조건을 사용하였고, Courant 안정조건을 만족하는 공간이산간격을 구하여 각 계산스텝 등의 오차가 누적되지 않게 하였다[6].

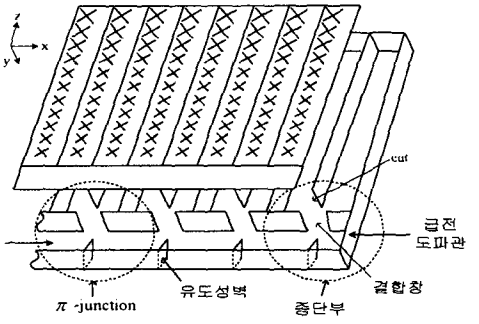

Fig. 1. The slot array planer antenna with inductive wall

II. 유도성벽을 가지는 π분기 급전도파관의 구조

슬롯 어레이 도파관 안테나의 급전을 위해 사용하게 될 π분기형 8-port 신호분배회로의 내부 구조는 Fig. 2와 같다. 이 구조는 급전점에 대해 대칭이므로 최종적으로 설계하고자 하는 급전포트의 수는 총 16-port의 반인 8개의 급전포트의 수를 고려하고 있다. 따라서 일정하게 복사도파관으로 전력을 분배하기 위해 1/8의 전력이 각 포트로 분배되도록 설계를 행하였다. 동일한 구조의 π형 분배기를 다단으로 접합하여 각각의 복사도파관으로 분배하는 전력을 같게 하고, 반사계수가 최소가 되도록 설계를 행하기 위해서 먼저 π분기 한 단과 Short Plate를 지닌 종단부만을 고려한다. 본 논문에서는 문헌[4][5]에서 제시한 모멘트법으로 행한 설계파라미터들을 토대로 하여 FDTD법을 사용하여 증명하고자 한다.

Fig. 3은 Fig. 2에서 π분기 한 단만을 떼어낸 단면도이다. 이 단면도에서 사용된 파라미터값을 토대로 하여 FDTD법으로 해석하기 위한 형태는 Fig. 4와 같다. Fig. 4에서 보는 바와 같이 흡수경계조건을 고려한 전체 해석영역의 크기는 $170\Delta x + 58\Delta y + 300\Delta z$이고, 셀 크기 Δx, Δy, Δz는 각각 0.82 mm, 0.81 mm, 0.82 mm이다.

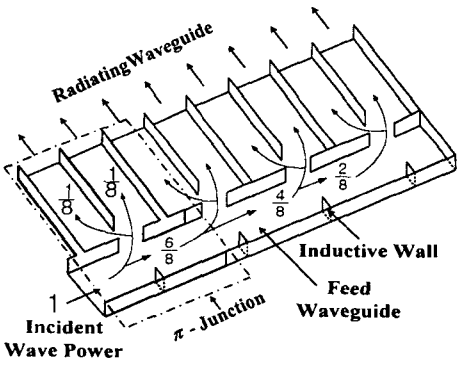

Fig. 2. 8-way power divider using π-junction

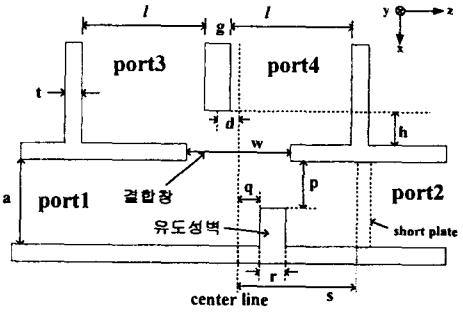

Fig. 3. The plane-view π-junction

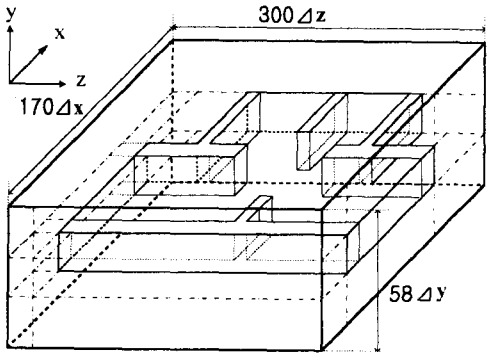

Fig. 4. Structure of π-junction for FDTD

Table 1은 모멘트법과 FDTD법에 사용한 설계파라미터들을 나타낸다. 이들 파라미터들을 이용하여 모멘트법과 FDTD법으로 시뮬레이션한 설계값을 Fig. 5에 나타낸다. Fig. 5에서 보는 바와 같이 각각의 시뮬레이션법에 사용되어진 파라미터들의 차이로 정확하게 일치를 하지 않음을 알 수 있다. Table 1에서 보면 모멘트법으로 구한 설계파라미터와 FDTD법에 사용된 파라미터들이 다소 차이를 보이고 있는 이유는 FDTD법에서 전체 영역을 결정하는 공간이산간격의 크기를 정확히 결정하는 것이 어렵기 때문이다. 이 문제점을 해결하기 위하여 역으로 FDTD법에 사용된 파리미터들을 모멘트법에 적용하여 시뮬레이션한 결과를 같이 도시하였다. 주파수 3.6 GHz에서 4.3 GHz까지의 변화에 따른 반사계수는 모멘트법에서는 3.95 GHz에서 공진하지만 FDTD법에서는 3.9 GHz에서 공진한다. 그러나 FDTD법에 사용한 파라미터들을 모멘트법에 적용하여 얻은 결과와 FDTD로 시뮬레이션 결과를 비교하면 3.9 GHz에서 거의 일치하고 약 -50 dB 이하의 반사계수를 가짐을 알 수 있다. 대역폭은 모멘트법과 FDTD법 모두 -15 dB이하로 3.6 GHz에서 4.3 GHz 전 구간을 만족하는 아주 양호한 특성을 보여주고 있다.

Table 1. Design parameters of MoM & FDTD
[단위 : mm]

해석방법		모멘트	FDTD
급전도파관의 폭	a	58.10	58.22
복사도파관의 폭	l	58.10	58.22
도파관의 두께	t	1.60	1.64
복사도파관 공용벽의 두께	g	3.20	1.64
도파관의 높이	b	29.10	29.16
도파관창의 offset	d	-0.57	-0.41
도파관창	w	29.98	30.34
Cut의 길이	h	33.70	34.44
유도성벽의 위치[x]	p	41.27	41.82
유도성벽의 offset[z]	q	4.98	4.51
유도성벽의 두께	r	4.00	2.46
설계한 주파수	3.95 GHz		

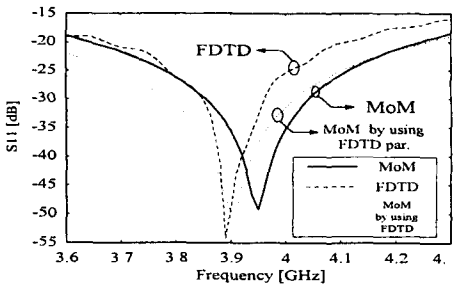

Fig. 5. S_{11} of MoM & FDTD

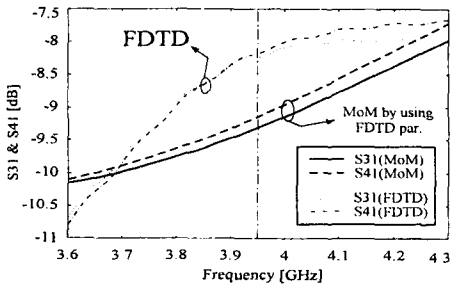

Fig. 6. The amplitude of port3 & port4 by MoM and FDTD

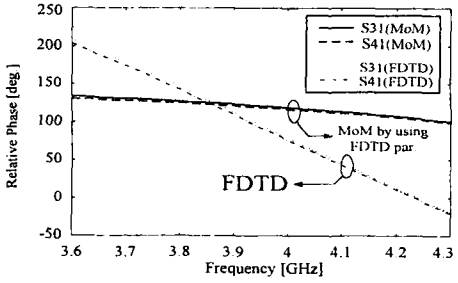

Fig. 7. The Phase of port3 & port4 by MoM and FDTD

Fig. 6과 7은 Table 1의 FDTD법 파라미터들을 이용하여 주파수 3.6 GHz부터 4.3 GHz까지 포트 3과 포트 4로 나오는 진폭과 위상을 모멘트와 FDTD의 해석방법을 통해 얻은 결과를 나타낸다. 주파수 3.6 GHz에서 4.3 GHz까지의 변화에 따른 설계주파수 3.95 GHz에서 진폭은 모멘트법을 시뮬레이션한 결과는 약 -9.2 dB이고 FDTD법으로 시뮬레이션한 결과는 -8.1 dB로 두 해석방법에서의 오차는 약 1.1 dB정도를 보여주고 있지만, 각각의 해석법에 대한 포트 3과 포트 4로 나오는 진폭은 약 0.1 dB이내의 오차를 보이고 있다. 위상은 전구간에 걸쳐 다소 많은 변화를 보여주지만, 포트 3과 포트 4로 나오는 위상은 모멘트법과 FDTD법 둘 다 약 3 ° 차의 특성을 보이고 있다.

III. 종단벽을 가지는 π분기 급전도파관의 구조

Fig. 8은 Fig. 3에서 포트 2 대신에 short plate를 가지는 종단부 π-junction 부분을 FDTD법으로 해석한 형태이다. 그림에서 보는 바와 같이 전체 해석영역의 크기는 $200\Delta x + 58\Delta y + 240\Delta z$이고, 셀 크기 Δx, Δy, Δz는 각각 0.82 mm, 0.81 mm, 0.82 mm이다.

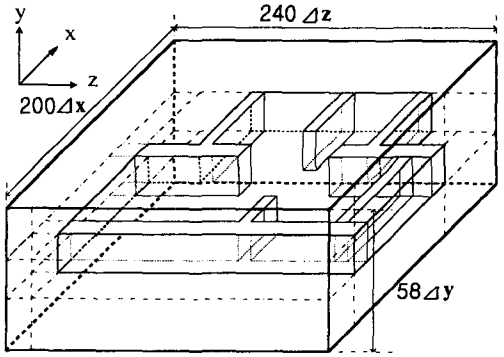

Fig. 8. Structure of π-junction with short plate for FDTD

Table 2. Design parameters of MoM & FDTD [단위 : mm]

해석방법		모멘트	FDTD
급전도파관의 폭	a	58.10	58.22
복사도파관의 폭	l	58.10	58.22
도파관의 두께	t	1.60	1.64
복사도파관 공용벽의 두께	g	3.20	2.46
도파관의 높이	b	29.10	29.16
도파관창의 offset	d	0.00	0.00
도파관창	w	34.60	36.90
Cut의 길이	h	34.60	31.98
유도성벽의 위치[x]	p	36.65	36.90
유도성벽의 offset[z]	q	-9.80	-6.97
유도성벽의 두께	r	4.00	2.46
종단벽의 위치	s	21.69	21.73
설계한 주파수		3.95 GHz	

Table 2는 short plate를 지닌 종단부 π분배기에 모멘트법과 FDTD법으로 시뮬레이션할 때 사용된 설계 파라미터들이다. Fig. 9는 앞 절에서와 같이 주파수 3.6 GHz에서 4.3 GHz까지의 변화에 따른 반사계수는 모멘트법에서는 3.95 GHz에서 공진하지만 FDTD법에서는 3.92 GHz에서 공진한다. 그러나 FDTD법에 사용한 파라미터들을 모멘트법에 적용하여 얻은 결과와 FDTD로 시뮬레이션 결과를 비교하면 3.92 GHz에서 거의 일치하고

약 -35 dB 이하의 반사계수를 가짐을 알 수 있다. 대역폭은 모멘트법과 FDTD법 모두 -15 dB이하에서 300 MHz 이상으로 아주 양호한 특성을 보여주고 있다.

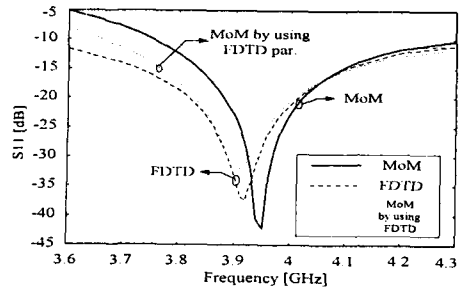

Fig. 9. S_{11} of MoM & FDTD

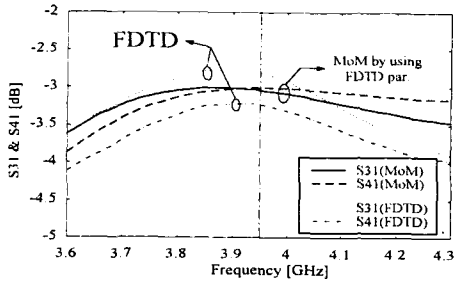

Fig. 10. The amplitude of port3 & port4 by MoM and FDTD

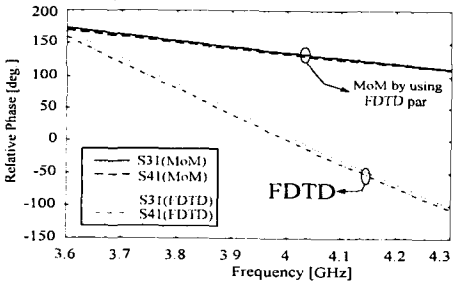

Fig. 11. The Phase of port3 & port4 by MoM and FDTD

Fig. 10과 11은 Table 2에서 FDTD법의 파라미터들을 이용하여 주파수 3.6 GHz부터 4.3 GHz까지 포트 3과 포트 4로 나오는 진폭과 위상을 모멘트와 FDTD의 해석방법을 통해 얻은 결과를 나타낸다. 주파수 3.6 GHz에서 4.3 GHz까지의 변화에 따른 설계주파수 3.95 GHz에서 진폭은 모멘트법을 시뮬레이션한 결과는 약 -3 dB이로 거의 일치하지만, FDTD법으로 시뮬레이션한 결과는 -3 dB를 기준으로 포트 3과 포트 4로 나오는 진폭이 약 0.4 dB정도의 오차를 보이고 있다. 포트 3과 포트 4로 나오는 위상은 모멘트법에서는 약 2 ° FDTD법에서는 약 7 ° 정도의 오차를 각각 보이고 있다.

Ⅳ. 결론

본 논문에서는 반사량을 결정하는 유도성벽과 동위상·동진폭을 가지는 π형 분배기의 최적 설계파라미터들을 Galerkin's 모멘트법과 FDTD법을 이용하여 비교 설명하였다. 중심설계주파수를 기준으로 하여 모멘트법과 FDTD법에 의한 결과를 비교해 본 결과, FDTD법에 사용된 파라미터들을 모멘트법에 적용시켜 얻은 시뮬레이션값과 FDTD법으로 얻은 시뮬레이션값은 거의 일치함을 알 수 있다. 주파수특성에서 다소 차이를 보이고 있는 이유는 모멘트법에서 적용된 정밀한 파라미터 스터디에 비해 FDTD법에서는 공간이산간격을 사용하므로 정확한 크기를 결정하기가 어렵게 때문이다. 향후의 과제로써는 지금까지 행한 시뮬레이션 결과를 토대로 급전부를 제작하여 실험을 통한 설계 파라미터의 타당성을 입증하는 일이다.

참고문헌

[1] J. Hirokawa, M. Ando, and N. Goto, "A single-layer multiple-way power divider for a planar slotted waveguide array", *IEICE Trans. Commun.*, vol. E75-B, no.8, pp. 781-787, Aug. 1992.

[2] J. Hirokawa, M. Ando, and N. Goto, "A waveguide π-junction with an inductive post", *IEICE Trans. Electronics*, vol.E75-C, no.3, pp. 348-351, March 1992.

[3] T. Takahashi, J. Hirokawa, M. Ando, "A single-layer power divider for a slotted-waveguide array using π-junction with an inductive wall", *IEICE Trans. Commun.*, vol. E79-B, no.1, Jan. 1992

[4] 민경식, 김광욱, 김동철, 임학규 "동상 급전용 π분기를 이용한 일층구조 급전도파관의 설계", 1999년 춘계 마이크로파 및 전파학술대회 논문집, vol.22, no.1, pp. 146-150, 고려대, 1999. 5.

[5] 민경식, 김광욱, 김동철, 임학규 "일층구조 도파관 어레이 안테나용 동상 급전 회로의 종단부 해석과 설계에 관한 연구", 1999년 춘계 마이크로파 및 전파학술대회 논문집, vol.22, no.1, pp. 151-155, 고려대, 1999. 5.

[6] G. Mur "Absorbing Boundary Condition for the Finite-Difference Approximation of the Time-Domain Electromagnetic-Field Equations" *IEEE* Trans. Microwave Theory., vol. MTT-23, No. 4 pp.377~382, Nov. 1981.