

LiNbO₃/Si₃N₄ 구조를 이용한 MFIS 구조의 형성 및 특성

김용성, 정상현, 정순원, 이남열, 김진규, 김광호*, 유병곤**, 이원재**, 유인규**, 양일석**
청주대학교 전자공학과, *청주대학교 전자·정보통신·반도체공학부, **한국전자통신연구원
전화 : 043-229-8465 / 핸드폰 : 019-208-4687

Formations and properties of MFIS structure using LiNbO₃/Si₃N₄ structure

Yong-Seong Kim, Sang-Hyun Jeong, Soon-Won Jung, Nam-Yeal Lee, Jin-Kyu Kim,
Kwang-Ho Kim*, Byung-Gon Yu**, Won-Jae Lee**, In Kyu You**, Yil-Suk Yang**
Dept. of Electronic Eng., Cheongju University
*School of Electronics · Semicon. · Computer & Communication Eng., Cheongju Univ.
**Electronics and Telecommunications Research Institute
E-mail : b729ys@korea.com

Abstract

We have successfully demonstrated metal-ferroelectric-insulator-semiconductor (MFIS) devices using Al/LiNbO₃/SiN/Si structure. The SiN thin films were made into metal-insulator-semiconductor (MIS) devices by thermal evaporation of aluminum source in a dot array on the surface. The interface property of MFIS from 1MHz & *quasistatic* C-V is good and the memory window width is about 1.5V at 0.2V/s signal voltage sweep rate. The gate leakage current density of MFIS capacitors using a aluminum electrode showed the least value of 1×10^{-8} A/cm² order at the electric field of 300kV/cm. And the XRD patterns shows the probability of applications of LN for MFIS devices for FeRAMs on amorphous SiN buffer layer.

I. 서론

비휘발성과 같은 이상적인 메모리 특성을 갖는 강유전체 랜덤 액세스 메모리(FerAM)를 미래의 메모리 소자로 대체하고자하는 관심이 날로 높아지고 있다. 또한 이러한 강유전체 재료는 탁월한 radiation hardness 및 고속의 동작을 실현할 수 있다. 최근 하나의 트랜지스터와 하나의 커패시터 및 bit line 위에 형성한 커패시터를 기본 셀로 하는 4Mb FeRAM이 발표된 바 있다[1,2]. 이와 같은 메모리를 구현하는 방법에는 졸-겔법이 쓰이고 재료로는 PZT나 SBT가 대부분을 차지하고 있다. 그러나, 졸-겔법으로 형성한 박막에는 다수의 유동이온(Na⁺/K⁺ 등)의 오염에 대한 가능성 크고, 이로 인해 메모리로써의 동작 시에도 데이터 retention time이 충분히 길게 구현되지 못할 가능성이 크다. 본 연구실에서는 이미 산화물계 강유전체인 LiNbO₃(LN)를 RF 마그네트론 스퍼터링법을 이용하여 실리콘 기판 위에 직접 성장시킨 MFSFET를 성공적으로 구현한 바[3,4] 있다. 그러나, 데이터 retention time이 2일 정도로 우리가 기대하고 있는 수준의 특성을 보여주지 못했다. 우리는 가장 큰 이유를 게이트 절연막의 누설전류로 보고 있으며, 게이트 절연막의 누설전류 수준을 낮추기 위해 절연과피 강도가 SiO₂와 비교해도 손색없고 고온 열처리에 대해서도 interdiffusion barrier의 역할을 충분히

해 낼 수 있을 것으로 기대되는 SiN이나 AlN을 버퍼층으로 이용한 MFIS 구조의 소자의 제작 및 특성에 대해 연구하고 있다. 본 논문은 이들 중에서 SiN을 버퍼층으로 채용한 LN/SiN/Si 구조를 제작하여 그에 대한 박막의 구조적 특성(XRD패턴)을 보이고 전기적 특성을 보이고자 한다.

II. 실험 및 결과

2.1 SiN/Si 구조의 MIS캐패시터의 제작 및 특성

본 실험에 쓰인 시편은 저항율이 15~24Ω·cm인 boron이 도핑된 p-type Si(100) 기판위에 SiN 박막을 기판온도를 400℃로 유지한 상태로 RF 마그네트론 스퍼터링 시스템을 이용하여 성막하였다. 준비된 시편은 먼저 유기 세척법과 RCA법[5]으로 Si 웨이퍼 표면을 세척한 후 2.5%로 희석된 HF 용액에 dipping하여 natural oxide layer를 제거하였다. 이렇게 처리한 기판을 챔버 내부에 장착하였다. SiN의 성막에는 순도가 99.99%, 크기가 3인치인 Si 타겟을 사용하였다. 성막 후 SiN 박막의 두께는 약 200Å이다. 그런 다음 SiN 박막을 *ex-situ* 에서 $\sim 1 \times 10^{-6}$ Torr의 고진공을 이용해 잔류 gas를 충분히 제거한 후 1000℃, O₂ 분위기에서 2분간 고온 급속 열처리를 행하였다. 실험 조건은 표 1에 나타내었다. 이렇게 준비된 Al/SiN/Si(100) 구조에 대한 전기적 특성평가를 행하였다. 박막의 전기적 특성 평가에는 Semiconductor Parameter Analyzer (HP4145B)와 LF Impedance Analyzer(HP4192A), pA meter(HP4140B)를 사용하였다.

Deposition Parameter	SiN	LiNbO ₃
RF input power	50W	100W
Deposition pressures	10mTorr	10mTorr
Sputtering gas ratio	Ar+N ₂ =80+20	Ar+O ₂ =80+20
Substrate temperature	400℃	R.T
Target to substrate distance	55mm	55mm
RTA	1000℃	800℃

표 1. 스퍼터링 조건

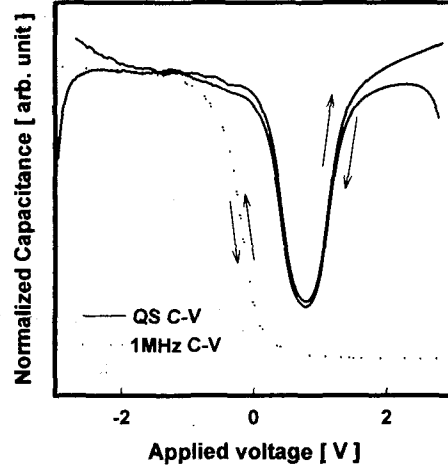


그림 1. SiN/Si 구조를 갖는 MIS 캐패시터에 대한 1MHz 및 *quasistatic* C-V 곡선

위에 보인 그림 1에서는 1000℃, O₂ 분위기에서 2분간 고온 급속 열처리 한 Al/SiN/Si(100) 구조의 캐패시터에 대하여 1MHz C-V와 *quasistatic* C-V[6] 특성을 HP4192A 및 HP4140B를 이용하여 측정한 결과 그래프를 함께 나타낸 것이다. 일반적으로는, 박막의 전기적 특성평가에 주로 1MHz C-V를 적용하고 있으나, *quasistatic* C-V는 매우 우수한 막질을 가진 박막에 대해서만 측정이 가능하기 때문에, 그 전기적 특성이 우수하다고 알려진 SiN에 대한 선행적 전기적 특성평가에 이 방법을 더했다. 결과에 보듯이 매우 양호한 고주파 및 저주파 특성을 보이고 있음을 확인할 수 있었다. 1000℃의 고온에서 열처리를 수행한 후에도 양호한 인터페이스 특성을 보이고 있다. 이렇게 해서 MIS 캐패시터에 대한 전기적 특성을 확인하고 다시 그 위에 RF 마그네트론 스퍼터링법을 이용하여 강유전체인 LN을 성막하였다. 성막 후 *ex-situ*, 산소 분위기에서 800℃로 20분간 고온 열처리를 행하였다.

2.2 Al/LN/SiN/Si(MFIS) 구조의 제작 및 특성

SiN/Si(100) 구조를 갖는 MIS 캐패시터에 RF 마그네트론 스퍼터링법으로 LN 박막을 증착하였다. LN 박막은 실온에서 약 1000~1200Å 두께로 성막하였다. 반응 gas는 Ar과 O₂를 80:20sccm으로 유지하였다. 이렇게 해서 성막이 끝난 후 800℃, O₂ 분위기에서 20분간 고온 열처리를 행하여 구조적 특성(그림 3)을 확인하

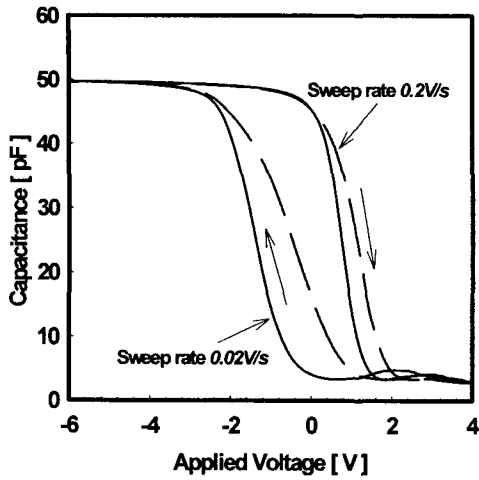


그림 2. Al/LN/SiN/Si 구조를 갖는 MFIS 커패시터의 1MHz C-V 특성곡선

였다. 이렇게 형성된 LN/SiN/Si 기판에 thermal evaporation system을 이용하여 Al 전극을 증착하여 MFIS 구조를 완성하였다.

위에 보인 그림 2는 Al/LN/SiN/Si 구조를 갖는 MFIS 커패시터의 1MHz C-V 특성곡선을 보인다.

그래프에서 보는 것과 같이 양호한 interface 특성을 보이고 있으며, LN 박막의 강유전성으로 인한 히스테리시스 특성이 관측됨을 확인할 수 있다. Sweep rate를 0.2V/s 와 0.02V/s로 달리 하여 측정을 시행한 결과, 다소의 메모리 윈도우의 크기 차이가 나타나지만 대부분의 윈도우가 유지되고 있음을 확인할 수 있다. 이로부터 메모리 윈도우가 mobile charge에 의한 것이라기 보다는 LN 박막이 강유전성을 지니고 있음으로 판단할 수 있겠다. 또한 확인된 실제 메모리 윈도우의 크기는 약 1.5V로 나타났다. 메모리 윈도우가 약간 오른쪽으로 shift된 것으로부터 실온에서 이동할 수 있는 mobile ion의 존재를 배제할 순 없을 것으로 사료되며 이에 대한 해결방안은 연구 중에 있다. 800°C의 고온에서 LN을 열처리 할 경우 Li⁺ ion이 실리콘 계면으로 diffusion되어 interface trap을 형성하거나 박막내에서 특성변화를 야기할 가능성이 큰데, 인터페이스 특성이 양호한 것으로 보아 예상한 대로 SiN buffer layer가 interdiffusion barrier의 역할을 충분히 해낸 것으로 사료된다.

그림 3은 이미 제작·평가된 LN을 이용한 MFS 커패시터와 본 실험을 통해 제작한 MFIS 커패시터에 대한 XRD 패턴을 비교하여 나타낸 것이다. MFS 구조

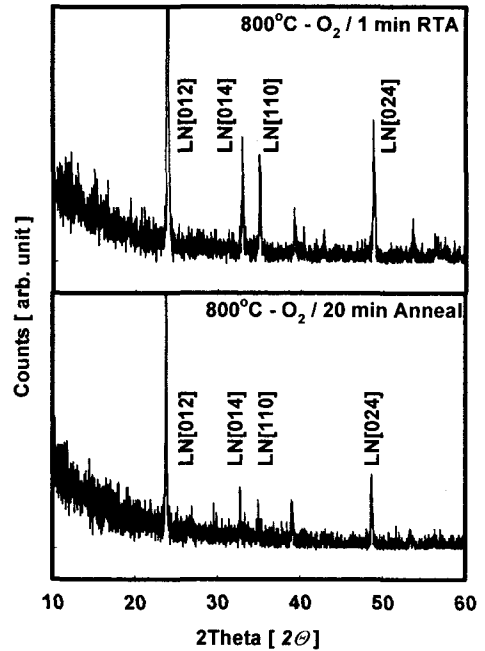


그림 3. MFS(Al/LN/Si, 위쪽 그림) 및 MFIS(Al/LN/SiN/Si, 아래쪽 그림) 구조의 XRD 패턴

에서는 LN이 고온에서의 짧은 시간동안 행한 열처리로 쉽게 polycrystalline으로 변할 수 있으나, amorphous 상태인 SiN buffer layer 위에 성막한 경우는 같은 온도에서 보다 장시간의 열처리를 요하는 것

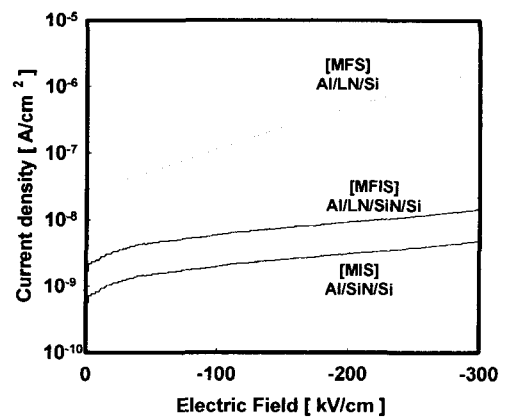


그림 4. MFS, MFIS 및 MIS 커패시터의 게이트 누설전류 밀도

으로 나타난다. 그리고, 피크의 강도가 조금 떨어지는 것으로 봐서 polycrystalline의 grain size가 MFS 구조에 비해 비교적 작은 것으로 판단할 수 있다. 그러나, 이러한 사실은 LN의 seed crystal이 없는 상태라더라도 고온에서의 열처리만으로도 LN의 polycrystalline을 얻을 수 있다는 것으로써 amorphous인 SiN을 buffer layer로 이용하여 LN을 성장하더라도 강유전성을 얻는데는 문제가 없음을 말해준다고 하겠다.

그림 4에서는 이미 제작된 바 있는 MFS 커패시터와 본 실험에 쓰인 MIS 및 MFIS 커패시터에 대하여 게이트 누설전류를 평가한 결과를 보이고 있다. 결과에 보인 측정에 쓰인 시편은 게이트 전극을 Al으로 동일한 조건이고 전극은 $200\mu\phi$ dot를 사용하였다. 그림에서 확인할 수 있듯이 SiN buffer layer를 삽입한 경우의 MFIS 커패시터가 그렇지 않은 MFS 커패시터의 경우보다 최소 1 order 이상 낮은 게이트 누설전류 밀도를 보이고 있음을 확인할 수 있다.

III. 결론

본 실험을 통해 실리콘 기판 위에 직접 강유전체 박막을 RF 마그네트론 스퍼터링법을 사용하여 성장한 MFS구조를 벗어나 SiN buffer layer가 삽입된 Al/LN/SiN/Si(100) 구조의 MFIS 커패시터를 성공적으로 구현하여, 향후 비휘발성 강유전체 랜덤 액세스 메모리로서의 응용 가능성을 확인하였다. 삽입된 SiN buffer layer의 전기적특성을 확인하기 위하여 Al/SiN/Si 구조를 갖는 MIS 커패시터를 제작하여 그 특성을 확인한 결과 1MHz 및 quasistatic C-V에서 양호한 인터페이스 특성을 보이고 있음을 확인할 수 있었다. 이를 기본으로 하여 제작한 MFIS 구조를 갖는 커패시터의 게이트 누설전류밀도는 MFS 구조에서의 누설전류 밀도보다 동일한 전계강도 300kV/cm에서 약 2 order 이상 우수한 특성을 보이는 것을 확인할 수 있었다. 1MHz C-V 특성 곡선을 보면 양호한 interface 특성과 LN 박막의 polari-zation에 의한 히스테리시스 특성을 관찰 할 수 있으며, 이 때의 메모리 윈도우의 크기는 약 1.5V로 확인되었다. 위의 결과를 토대로 앞으로 기대하고 있는 강유전체 메모리로서 적용할 수 있는 가능성이 충분한 것으로 사료되며, 현재는 TVS(Triangular Voltage Sweep)법을 이용하여 강유전체 박막 내에 존재하는 유동이온전하 밀도를 추출하고 그런 유동전하를 줄일 수 있는 해결책에 대한 연구[7,8]를 진행 중에 있다.

감사의 글

본 연구는 한국전자통신연구원의 연구비 지원으로 수행되었습니다.

참고문헌(또는 Reference)

- [1] S. Y. Lee et al., "A FRAM technology using 1T1C and triple metal layers for high performance and high density FRAMs", in VLSI Tech. Dig., Vol. p. 141, 1999.
- [2] B.-J. Koo et al., "Novel capacitor process using diffusion barrier rounded by Si₃N₄ spacer for high density FRAM device", IEEE Electron Device Letters, Vol. 21, No. 6, June 2000.
- [3] K. H. Kim, C. G. Kim, S. W. Jung, S. W. Lee, J. S. Lyu, B. G. Yu and W. J. Lee, "Metal - Ferroelectric - Semiconductor(MFS) FET's Using LiNbO₃/Si(100) Structures For Nonvolatile Memory Application", 1998 Int. workshop on Advanced LSIs, Sapporo, Japan, July 23-24, 1998, Proceedings, pp. 193-197
- [4] Kwang-Ho Kim, Soon-Won Jung, Chae-Gyu Kim, Byoung-Gon Yu and Won-Jae Lee, "Properties of MFSFETs with Various Gate Electrodes Using LiNbO₃/Si (100) Structures", 1999 Int. workshop on Advanced LSIs and Devices, Pyungchang, Korea, July 22-24, 1999, Proceedings, pp. 328-333
- [5] K. Werner, and D. A. Puotinen, "Cleaning Solutions Based on Hydrogen Peroxide for use in Silicon Semiconductor Technology", RCA Review. 31., pp. 187-206, June. 1970.
- [6] G. Barbottin, A. Vapaille, Instabilities in silicon devices, Vol. 1, Elsevier Science Publishers B. V., 420, 1996.
- [7] 김용성, 정순원, 김채규, 김진규, 이남열, 김광호, 유병곤, 이원재, 유인규, 양일석, "TVS법을 이용한 강유전체 박막 내에서의 mobile charge 밀도 산출", 한국전기전자재료학회 1999년도 추계학술대회 논문집, pp. 433-436, 1999, 11.
- [8] 김용성, 이남열, 정순원, 김진규, 정상형, 김광호, 유병곤, 이원재, 유인규, 양일석, "삼각전압소인법을 이용한 강유전체 박막내에서의 분극 및 유동이온에 대한 평가", 한국전기전자재료학회 2000년도 하계학술대회 논문집, Vol. 1, No. 1, pp. 86-89, 2000, 7.