IMT-2000 중계기용 전력증폭기의 설계 및 제작

최 성 열, 방 성 일
단국대학교 전자공학과
전화 : 02-709-2827 / 핸드폰 : 016-314-6233

Design and Implementation of High Power Amplifier for IMT-2000 Repeater

Sung-Youl Choi, Sung-Il Bang
Dept. of Electronics Eng, Dankook Univ. University
E-mail : star941492@hanmail.net

Abstract

In this paper, we made 5W 2stage power amplifier for IMT-2000 repeater. We designed this amplifier by harmonic balanced simulation using nonlinear model to minimize distortion. After simulation, we acquired 47dBm 1dB compression point at 2110 ~ 2170MHz single tone input. In addition, the ACPR of this amplifier was good. The test result was 47 dBm 1dB compression point, 42.6dB gain, -36.16dBc ACPR at 2.5MHz, -44.34dBc ACPR at 5MHz and -51.67dBc ACPR at 7.5MHz.

I. 서론

IMT-2000(international mobile telecommunications -2000)은 기존의 지역적 음성중심의 한계를 극복하고 음성, 고속데이터, 멀티미디어 서비스를 국제적인 로밍을 통하여 세계 어느 곳에서도 동일한 단말기로 서비스를 이용할 수 있도록 이른바 '미래 공중 육상 이동통신 시스템'이라는 이동통신을 말한다.

본 논문에서는 이동통신용 전력증폭기를 구현 하고자 하는데, 이는 휴대전화기, 이동통신장비, 방송장비, 레이다 등의 입력단의 RF신호를 증폭하여 출력단에 전달하는 기능을 담당하는 핵심 부품이다. 증폭기의 기술적인 필요 조건들은 다중채널을 수용할 수 있고, 낮은 혼변조 성분을 갖는 고출력 증폭기를 제공해야 한다. 또한 혼변조에 의한 인접채널간의 간섭을 최소한으로 줄이고 고출력, 저단가의 전력증폭기를 개발하는 것이 기술적인 문제로 대두되고 있다. 이에 본 논문에서는 실제 적용할 수 있는 IMT-2000 중계기용 전력증폭기를 설계·제작하였으며, 비선형 해석 기법인 harmonic balance 기법을 이용하여 전력증폭기의 비선형 왜곡을 최소화하였다[1].

II. 전력증폭기의 설계

본 논문에서는 3GPP TSG(3 generation partnership project technical specification group) version 3.2.0에서 제시한 설계 규격에 맞추어 설계·제작하였다. 설계 사양은 표 1과 같다[2].

표 1 설계 사양

항목	사양	비고
동작주파수	2110 ~ 2170 MHz	
동작모드	AB 급	
이득	40 dB	이상
이득평탄도	± 0.5 dB	
1dB 압축점	37 dBm	이상
ACPR	2.5 MHz : -32 dBc 5 MHz : -46 dBc 7.5 MHz : -50 dBc	이하

전력증폭기 설계에 사용된 초고주파 시뮬레이터인 Agilent사의 ADS version 1.3을 사용하였으며 설계에 사용된 유전체 기판은 비유전율(ϵ_r) 6.15, 유전체 높이(H) 0.635 mm, 동판두께(T) 0.07 mm인 테프론 기판으로 설계하였다.

전력증폭기의 설계에서 가장 중요한 부분중의 하나가 능동소자의 선택이다. 본 논문에서는 Motorola사 MHL21336과 MRF19060을 각각 구동 증폭부와 전력 증폭부의 소자로 사용하여 2단 전력증폭기로 구성하였다.

전력증폭기를 설계할 때 가장 먼저 고려해야 할 사항 중 하나가 동작점의 선택이다. 선형성과 효율을 동시에 고려하는 AB급으로 전력 증폭단을 설계하였다. MRF19060은 $V_{DS} = 26$ V, $I_{DS} = 500$ mA에서 동작하도록 설계하였다. 그림 1은 전력 증폭단에 사용된 소자의 전압-전류 곡선과 동작점을 보여주고 있다.

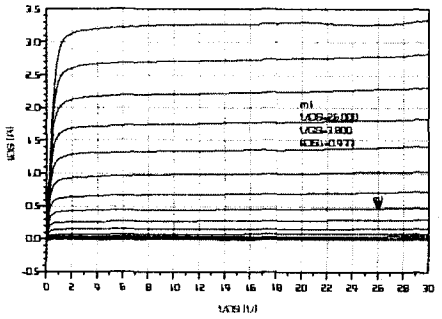

그림 1 MRF19060의 전압-전류 곡선과 동작점

입력정합회로는 대신호 해석을 통하여 입력 전력레벨에 대한 대신호 S파라미터로 이득 정합 되어 입력신호가 최대한 트랜지스터에 공급되어 증폭되도록 설계하였으며, 출력정합회로는 설계 사양에 만족하는 출력을 갖도록 하기 위하여 harmonic balance 해석을 이용하여 최대 출력을 내도록 정합되었다. 이렇게 초기 설계된 정합회로는 서로의 영향을 고려하여 최적화 시켰다. 전력용 능동소자의 정합회로는 lumped 형태로 쉽게 설계가 가능하지만 초고주파 영역에서 수동소자의 특성변화와 기생효과 등으로 정확히 구현하기 힘들기 때문에 마이크로스트립 선로로 구현하였다. 본 논문에서는 정합회로를 스텝 임피던스의 형태로 마이크로스트립라인(microstrip line)을 이용하여 설계되었다 [3,4].

DC 바이어스 회로 설계시 고려되어야 할 사항은 RF신호와 DC신호가 서로 영향을 미치지 않아야 한다는 점이다. RF의 입력단과 출력단으로 DC를 차단하기 위하여 정합회로에 영향을 미치지 않는 높은 Q값을 갖는 칩 캐패시터(chip capacitor)를 사용하였다. 또한 RF 신호가 DC 바이어스 라인으로 통과하지 않게 하기 위해서 높은 특성임피던스의 값을 가져야 하고 $\lambda/4$의 선로 길이로 설계했다. 그러나 출력측에는 과도한 전류가 흐르기 때문에 특성임피던스를 낮추어 설계하였다. 그림 2는 설계된 전력증폭기의 회로도이다.

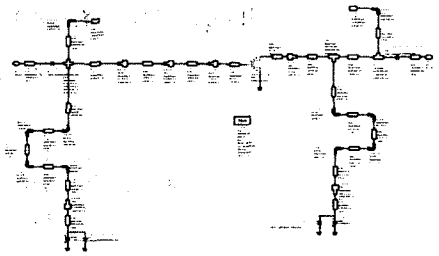

그림 2 설계된 전력증폭기의 회로도

그림 3는 정합된 전력증폭기의 소신호 산란계수를 나타내고 있다. 동작주파수(2110 ~ 2170MHz)에서 S_{21}이 12.2dB, S_{11}이 -17 ~ -26dB가 되도록 하였다. 이득평탄도는 ±0.25dB 이내로 우수한 특성을 보여주고 있다.

증폭기의 입력레벨을 변화시켰을 때의 출력레벨 변화를 나타낸 것으로 증폭기의 선형성을 나타낸다. 출력레벨이 입력 레벨에 비례하여 변동하는 범위가 선형 영역이고, 이득이 일정하다. 그 이상 입력 레벨을 증가시킨 경우는 출력 레벨의 증가가 적어지고 이득이 저하하는데 이것이 비선형 영역이고 비선형 왜곡이 발생한다. 입력전력이 증가함에 따라 출력전력이 증가하다가 출력전력은 포화되기 시작한다. 1dB 압축 전력이 47dBm으로 우수한 성능을 확인할 수 있었다.

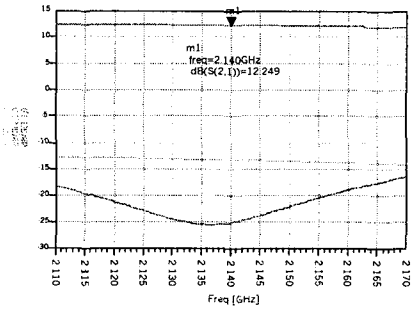

그림 3 전력증폭기의 소신호 특성

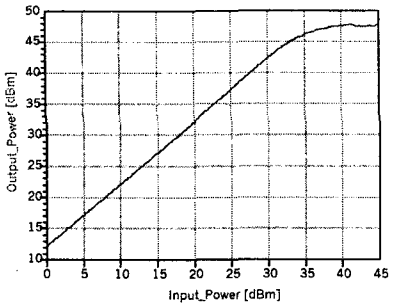

그림 4 입력전력레벨에 따른 출력특성

CDMA를 입력하였을 때 발생하는 고조파 성분을 예측하기 위하여 ADS로 harmonic balance simulator와 envelope simulator를 이용하여 ACPR(adjacent channel power ratio)을 알아보았다. ACPR은 전력증폭기의 선형성을 나타내는 척도로써 상호변조(inter-modulation)와 Sideband의 스펙트럼 재성장(spectrum regrowth)에 의한 동일 채널과 인접 채널의 간섭이 생기게 된다. 그림 5는 전력증폭기에 입력된 CDMA 파형을 보여주고 있다.

그림 6은 전력증폭기의 출력 CDMA 파형을 보여주고 있다. 38dBm의 출력 전력과 2.5MHz에서는 -49.9dBc, 5MHz에서는 -51.5dBc, 7.5MHz에서는 -58.4 dBc의 아주 우수한 특성을 확인할 수 있었다. 이에 본 논문에서 설계한 전력증폭기가 설계 사양에 모두 만족함을 알 수 있었다.

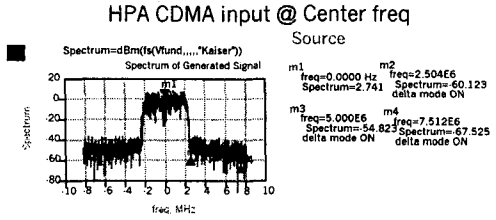

그림 5 전력증폭기에 입력된 CDMA 파형

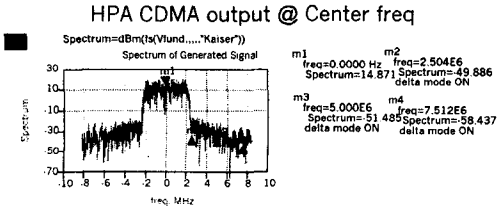

그림 6 전력증폭기의 출력 CDMA 파형

Ⅲ. 전력증폭기의 제작 및 측정결과

시뮬레이션을 통해 얻은 결과로 IMT-2000 중계기용 5W급 2단 전력증폭기를 제작하였다. 혼변조 성분을 줄이기 위해서 입력전력 레벨을 낮추는 back-off 방식을 적용하여 선형 영역에서 동작하도록 제작하였다. 제작에 이용된 유전체 기판은 비유전율(ε_r) 6.15, 유전체 높이(H) 0.635 mm, 동판두께(T) 0.07 mm인 Rogers사의 RO3006 기판에 인쇄회로기판 방법을 이용하여 도체 배선이나 저항, 캐패시터 등을 형성시킨 후 그 위에 소자를 실장하는 방식으로 구현하였다.

그림 7 전력증폭기의 제작 실물

HP사의 HP8753D인 Network Analyzer를 사용하여 S_{11}과 S_{21}을 측정하였다. 30dB 감쇄기를 사용하여 출력을 감소시켜 측정하였으며, 동작주파수 2110 ~ 2170MHz 사이에서 S_{21}이 41.6 ~ 42.6dB이고 이득평탄도가 ±0.5dB 이내로 설계 사양에 만족하였다. 그리고 S_{11}은 -15 ~ -21dB 이었다.

그림 9는 1dB 압축 전력을 측정하기 위해 전력증폭기의 입력에 1톤 신호를 인가하여 측정하였다. 측정결과 1dB 압축 전력은 47dBm으로 설계결과와 유사한 특성을 나타내었다.

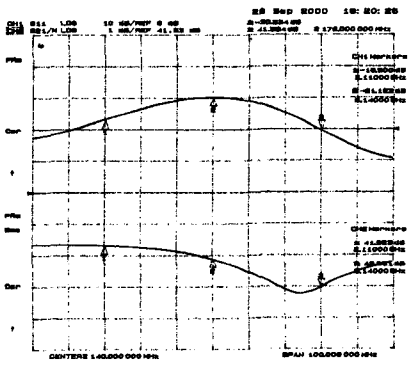

그림 8 소신호 특성

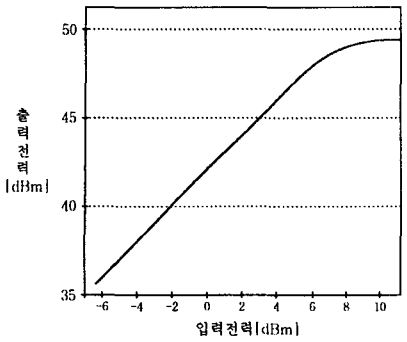

그림 9 전력증폭기의 입력전력레벨에 따른 출력특성

ACPR을 측정한 결과 2.5MHz에서는 -36.16dBc, 5MHz에서는 -44.34dBc, 7.5MHz에서는 -51.67dBc의 결과를 얻었다.

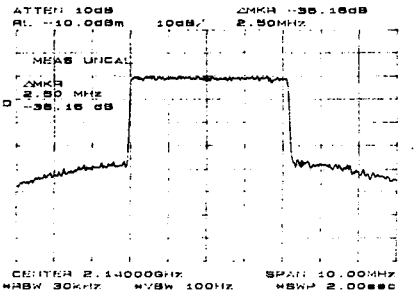

그림 10 전력증폭기의 출력 스펙트럼 (@2.5MHz)

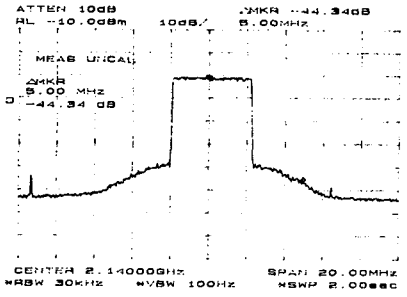

그림 11 전력증폭기의 출력 스펙트럼 (@5MHz)

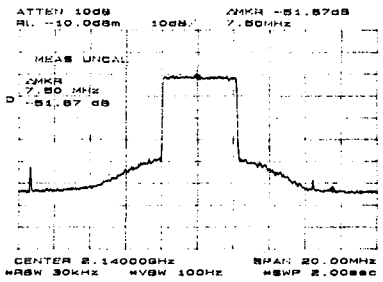

그림 12 전력증폭기의 출력 스펙트럼(@7.5MHz)

Ⅳ. 결론

본 논문에서는 IMT-2000 중계기용 5 W급 2단 전력증폭기를 설계·제작하였다. 선형성과 효율, 그리고 온도특성이 우수한 LDMOS FET를 이용하여 AB급으로 동작하도록 구현하였으며 1dB 압축 전력이 47dBm, 전력이득이 42.6dB이였다. ACPR을 측정한 결과 2.5MHz에서는 -36.16dBc, 5MHz에서는 -44.34dBc, 7.5MHz에서는 -51.76dBc의 결과를 얻었다. 그러나, ACPR의 측정치와 설계치에서 오차가 발생하였는데 이는 입력신호의 스펙트럼이 다르기 때문인 것으로 분석된다. 설계결과와 제작된 전력증폭기의 오차는 튜닝 과정을 통하여 최적화 시켰다. 측정결과 설계 사양에 거의 만족함을 보여주었고 실제 시스템에 적용 가능하리라고 생각된다.

참고문헌

[1] Stephen A. Maas, *Nonlinear microwave circuits*, Artech House, 1988.

[2] 3GPP TSG, 3GPP TS 25.104 UTRA(BS) FDD; Radio transmission and Reception, 3GPP Organisation Partners' Publication Office, 2000.

[3] 金汎秦, "WLL단말기용 전력증폭기의 설계와 제작". 단국대학교 석사학위 논문, 1999.

[4] Guillermo Gonzalez, *Microwave Transistor Amplifiers Analysis and Design*, Prentice-Hall, 1997.