

주파수도약 시스템용 트래킹 필터의 설계 및 제작

이 규 진, 방 성 일

단국대학교 전자·컴퓨터공학부

전화 : (02) 709-2827 / 팩스 : (02) 709-2590

Design and Implementation of Tracking Filter in using Frequency Hopping System

Kyu-jin Lee, Sung-il Bang

Dept. of Electronics & computer Eng. Dankook University

E-mail : kjlee72@hanmail.net

Abstract

In this paper, we design Tracking Filter that is principal component of Frequency Hopping System. This filter can acquire hopping pattern in short time and track it at high speed. This is high Q, narrowband, RF filter whose center frequency is controlled digitally between 30MHz~88MHz.

I. 서론

미래의 통신서비스는 기존의 유선망과 유연한 연계 기능과 더불어 이동무선통신을 이용한 인터넷과 전자상거래 서비스가 자유롭게 제공되어야 하기 때문에 시스템의 대용량화는 물론 비밀통신(security communication)에 대한 요구가 급격히 증가할 것으로 예상된다. 그러나 직접확산(direct sequence) 방식은 대도시를 중심으로 서비스하는 경우 시스템의 대용량화에 한계가 있을 뿐만 아니라, 의도적인 방해신호(jamming)를 가하는 경우에 많은 문제점이 제기되고 있다.

이에 따라 앞으로의 이동무선통신용으로 스펙트럼확산(SS : spread spectrum)통신 방식 중 정보신호에 따라 변조된 반송파의 스펙트럼을 광범위한 일정한 주파수 대역 내에서 한 주파수에서 다른 주파수로 불규칙하게 도약(hopping)시킴으로서 의도적이거나 비의도적

인 간섭을 제거하는데 매우 효과적인 주파수도약(FH : frequency hopping) 방식의 시스템 도입이 조심스럽게 검토되고 있다.

이에 본 논문에서는 현재 군용 통신과 디지털 주파수공용통신시스템(TRS : trunked radio system)에서 사용 중인 주파수도약 시스템의 주요 부품 중에서도 약패턴(hopping pattern)을 짧은 시간에 획득(acquisition)한 다음, 패턴을 고속으로 추적(tracking)할 수 있는 30 MHz~88 MHz의 트래킹 필터(tracking filter)를 설계, 제작하여 고찰하였다.

II. FH용 트래킹 필터의 구성

주파수도약 시스템용 무전기의 간략화 된 RF 부 모듈의 구성은 그림 2.1에 보인 바와 같다. 30~88 MHz의 RF 신호가 인가되면 첫째 단의 2-폴(two-pole) 필터는 일반적으로 광대역 증폭기로 들어가는 불요파(spurious)의 증폭(amplification)을 막고, 둘째 단의 2-폴 필터는 증폭기(amplifier)에 의해 생성된 영상 신호(image signal)와 불요파(spurious)가 혼합기(mixer)단에 도착하기 전에 수신기의 선택도(selectivity)를 증가시키기 위해 사용한다. 즉, 이것은 혼합기(mixer)에서 발생된 원하지 않는 신호의 혼합(mixing)을 막으며, 12.5 MHz의 중간 주파수(intermediate frequency : IF) 단에서 요구되는 IF 신호를 무시할 수 있도록 한다.

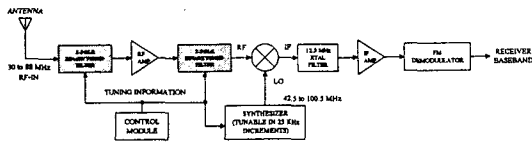


그림 2.1 주파수도약 시스템용 수신기의 RF부 블록도

본 논문에서는 이러한 주파수도약 시스템에 사용되는 트래킹 필터를 설계, 제작하고자 하며, 트래킹 필터의 구성은 다음과 같다.

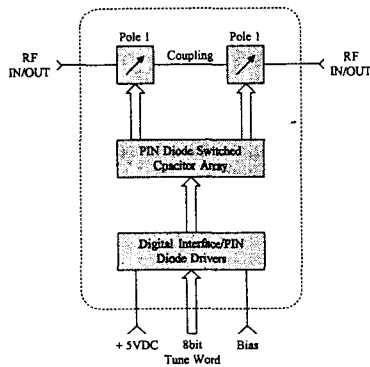


그림 2.2 트래킹 필터의 블록도

트래킹 필터의 구성은 그림 2.2의 블록도에 보인 바와 같이 모두 8 비트(bit) 병렬 CMOS/TTL 디지털 제어 신호를 받아서 조정하는데 필요한 디지털 인터페이스(digital interface)와 핀 다이오드 드라이버(PIN diode driver)를 가지고 있으며 원하는 대역으로 조절할 수 있는 커패시터 배열(capacitor array)을 가지고 있다. 또한, 원하는 대역으로 조정되었을 때 버터워스 응답(Butterworth response)을 얻기 위한 2-폴(two-pole)의 공진 회로로 구성하였다. 그림 2.3은 트래킹 필터의 간단한 회로 구성을 나타내며 자세한 사항은 다음에 나타내었다.

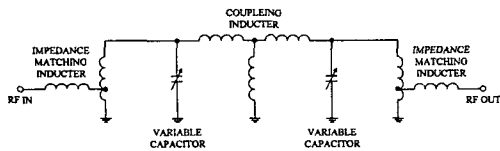


그림 2.3 트래킹 필터의 간단한 회로도

그림 2.4는 그림 2.3의 입·출력부를 나타낸 것으로 탭(tap)을 낸 인덕터가 있는데 이 회로의 목적은 내부 회로와 입·출력 측의 50 Ω 포트와의 정합에 있다. 이론적으로 트래킹 필터가 30~88 MHz의 전 대역에

걸쳐 균일하게 5%의 3dB 대역폭을 가지기 위해서는 이중 동조(double tune) 필터인 경우 약 28의 Q값을 가지며, 이 경우 내부회로에서의 임피던스는 주파수에 따라 400~1800 Ω 정도를 가지게 된다.

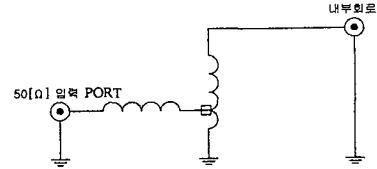


그림 2.4 입력부분의 탭을 낸 인덕터 회로도

따라서 주파수의 변동에서도 일정한 대역폭을 가지기 위해서는 탭을 낸 인덕터를 사용하여 주파수마다 일정한 Q값을 갖게 설계하여야 한다[1].

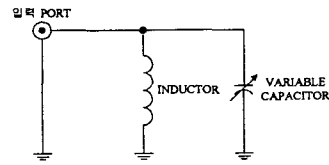


그림 2.5 공진회로도

그림 2.5는 공진회로에 대한 회로도이다. 트래킹 필터는 2개의 공진기로 이루어진 이중 동조 방식의 필터로서 원하는 주파수에서 공진하기 위해서는 각 공진기의 공진점을 원하는 주파수로 이동시켜야 하며, 그렇게 하기 위해서는 커패시터나 인덕터 둘 중의 하나의 값을 바꾸어야 필터링이 가능하다.

그러기 위해서 크기가 작고 Q값이 큰 커패시터를 가변하여 원하는 주파수에서 동작하도록 커패시턴스를 정한다.

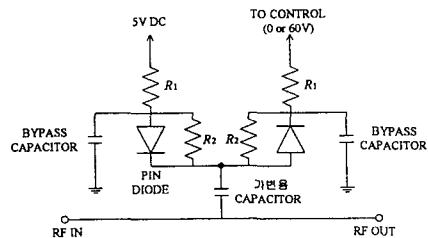


그림 2.6 PIN 다이오드를 이용한 스위칭 회로도

그림 2.6은 가변 커패시터의 값을 가변하기 위한 스위치 회로이다. 기본적으로 DC 5V 전원이 인가되어

있는 상태에서 제어 전압(control voltage)을 가변시켜 스위칭 작용을 하게되며 PIN 다이오드가 ON 상태일 때는 신호가 바이패스 커패시터(bypass capacitor)를 지나 접지(ground)된다. 이 때에 가변용 커패시터는 정상적으로 자기 용량 값으로 작용하게 된다. PIN 다이오드가 OFF 상태일 때는 커패시터가 자기 용량 값으로 작용하지 않게 된다. 회로상의 R_1 은 전류조정 의 효과가 있고, R_2 는 역방향 전압이 걸렸을 때 두 PIN 다이오드에 역방향 전압이 풀고루 걸리게 하는 역할과 제어 전압이 바뀔 때 PIN 다이오드에 걸린 전하를 빠른 시간에 접지로 방출하여 시정수(time constant)를 작게 하는 역할을 한다.

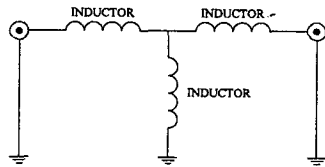


그림 2.7 트랜스 결합회로도

그림 2.7은 3개의 인덕터를 사용한 트랜스(trans) 결합회로의 등가회로이다. 이중 동조 방식의 필터에서 원하는 어느 한 주파수에서만 필터링을 한다면 커패시터나 인덕터를 사용해서 결합을 시켜주면 된다. 그러나 주파수 범위가 30~88 MHz일 경우는 각 주파수마다 결합계수가 달라지게 되고, 한 개의 인덕터나 커패시터를 사용해서는 설계를 할 수 없게 된다[2][3][4].

III. 트래킹 필터의 설계/제작

설계 규격은 현재 미국 POLEZERO 社의 주파수도약 시스템 무전기용 트래킹 필터의 규격을 이용하여 트래킹 필터를 설계, 제작하였다[5].

본 논문에서는 M/A COM 社의 MA4P275ST의 PIN 다이오드와 동작 주파수에서 일정한 Q 값을 갖는 MICRO METALS 社의 T30-17 환형 코어(toroids core), 0603 type의 High Q 커패시터, 1008 type의 인덕터를 사용하여 각각 PIN 다이오드 드라이브단과 입·출력 측과 내부회로와의 50 Ω 정합 회로, 커패시터 배열(capacitor array), 트랜스(trans) 결합회로를 구성하여 30~88 MHz의 동작주파수에서 설계 사양을 만족하도록 설계하였다. 그림 3.1과 그림 3.2는 시뮬레이션 회로도와 시뮬레이션 결과이다.

구 분	규 격
입출력 저항	50 Ω
삽입손실	4±0.5 dB
3 dB 대역폭	5±0.5 %
30/3dB Shape Factor	7.3 이하
2×f ₀ 감쇠량	최소 60 dB
통과대역내 RF 전력조절	최대 32 dBm
IP3	45 dBm 이상
튜닝 속도	10[μs] _{min} (f ₀ >30 MHz)
DC 전력	+5VDC, @10~200 mA
튜닝 방식	8bit (parallel)
동작주파수	30~88[MHz]

표 1 트래킹 필터의 설계 규격

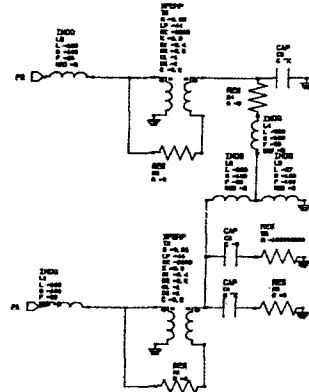
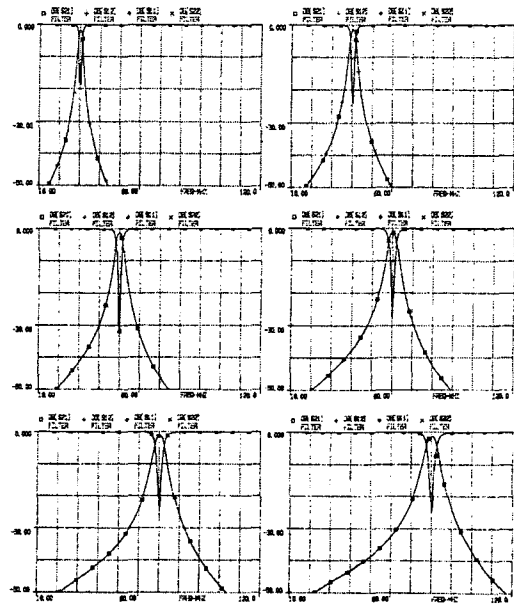


그림 3.1 시뮬레이션 회로도



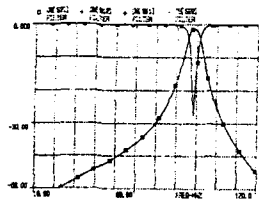


그림 3.2 시뮬레이션 결과

제작은 일반적으로 가장 많이 사용하는 비유전율이 4.5~4.8 정도의 에폭시(FR4) 기판을 사용하였다. 그림 3.3과 그림 3.4는 각각 트래킹 필터를 제작하기 위한 회로도 와 제작된 트래킹 필터이다.

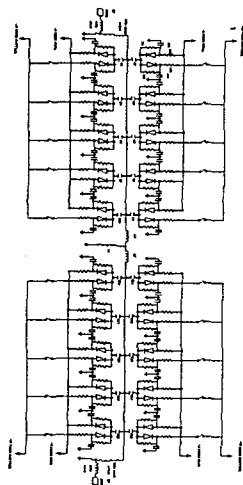


그림 3.3 트래킹 필터의 회로도

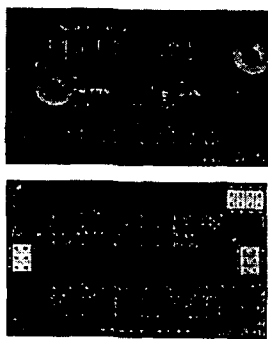


그림 3.4 트래킹 필터의 전·후면부

IV. 측정결과 및 성능분석

그림 4.1은 WILTRON 社의 54111A Scalar Measurement System으로 제작된 트래킹 필터를 10

MHz씩 도약시켜 측정한 결과이다. 측정결과 시뮬레이션하여 예측한 특성과 유사한 특성을 나타내었고, 각 주파수에서의 특성이 설계 규격을 만족함을 알 수 있었다.

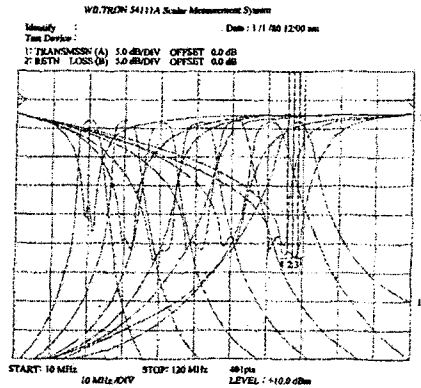


그림 4.1 각 주파수에 따른 측정 결과

V. 결론

본 논문에서는 주파수도약용 트래킹 필터를 실제 설계, 제작하였다. 제작된 트래킹 필터는 4 dB의 삽입 손실과 5%의 3 dB 대역폭, $2 \times f_0$ 감쇠량과 30/3 dB 세이프 팩터가 설계 규격을 만족함을 확인하였다.

앞으로는 제어 부분(Control part)을 설계, 제작하여 10 μ s 이내의 튜닝 스피드에서도 설계 규격을 만족하는지 검증해야 할 것이며, 또한 DC 전력소모가 적고 스위칭 시간이 짧은 GaAs FET를 사용할 수 있는지를 연구해보아야 할 것이다.

참고문헌(또는 Reference)

- [1] Chris Bowick, "RF Circuit Design", Howard W. Sams & Co., 1982, pp. 31~65
- [2] Peter Vizmuller, "RF Design Guide", Artech House, 1995
- [3] Arthur B. Williams, Fred J. Taylor, "Electronic Filter Design Handbook", McGRAW-Hill publishing company, 1988, pp. 5-1~5-67
- [4] W. H. Hayward, "Introduction to Radio Frequency Design", Prentice Hall, 1998, pp 32~101
- [5] POLEZERO 社 "http://www.polezero.co.kr"