

ATM 네트워크의 폭주제어를 위한 극점 배치를 갖는 건실 H_∞ 제어기 설계

*김 준 기, 정 상 섭, 박 홍 배

경북대학교 전자전기공학부

전화: +82-053-950-8648 / 팩스: +82-053-940-8548

Design of Robust H_∞ Controller with Regional Pole Placements for Congestion Control in ATM Networks

*Joon Ki Kim, Sang Seop Jeong, and Hong Bae Park

School of Electronic and Electrical Engineering, Kyungpook National University

E-mail: kjk9515@palgong.knu.ac.kr

Abstract

In this paper, we design the robust H_∞ controller for congestion control in ATM (asynchronous transfer mode) networks with the variation of other higher priority sources(e.g., constant bit rate, variable bit rate). Since ABR (available bit rate) sources share the bottleneck node with other higher priority sources, we design the controller which guarantees robustness against time delay and disturbance. The proposed robust H_∞ controller with regional pole placements can minimize the variation of the queue size at the predefined desired level. And we also show its robustness through simulation for the ATM networks with time delay and disturbance.

1. 서론

ATM 네트워크에서 제공되는 서비스의 종류는 CBR, VBR, ABR, UBR(unspecified bit rate) 서비스가 있다. CBR 서비스는 망이 연결되어 있는 동안 최대 셀 전송율(PCR: peak cell rate)로 규정되는 고정된 대역폭 내에서 트래픽을 전송한다. VBR 서비스는 최대

셀 전송율과 평균 셀 전송율(SCR: sustainable cell rate) 그리고 최대 변이 크기(MBS: maximum burst size)의 세 파라미터로 트래픽을 나타낼 수 있다. ABR 서비스는 CBR이나 VBR이 사용하고 남은 가용대역폭을 활용하여 최대 셀 전송율과 최소 셀 전송율(MCR: minimum cell rate) 사이에서 데이터를 전송하는 서비스이므로, VBR 트래픽의 변화에 영향을 받게 된다. ATM 포럼에서는 RM 셀(resource management cell)을 규정하여, 수신원이나 스위치에 설치된 제어기에 의하여 네트워크의 폭주상태에 따라 ABR 송신원의 전송율을 제어가능하도록 하고 있다^[1]. 그러나, 전송선로에서 생기는 왕복 전파지연은 VBR 트래픽의 급격한 변화와 함께 ATM 네트워크를 불안정하게 하는 요인이 된다.

VBR 트래픽의 급격한 변화로 인한 가용대역폭의 변화와 시간지연에도 불구하고 효율적인 ABR 서비스를 제공하기 위하여 여러가지 제어이론들이 도입되었다. L. Benmohamed 등^[2]은 시간지연을 고려하여 폭주제어를 위한 LQ 제어기를 설계하였으며, Y. Zhao 등^[3]은 시간지연과 VBR 트래픽의 변화를 고려하여 H_2 제어기를 제안하였다. 그리고 H. Özbay 등^[4]은 시간지연의 변화를 고려하여 H_∞ 제어기를 제시하였으며, X. Shen 등^[5]은 시간지연이 제어주기와 동일하다는 가정에서 시간지연과 VBR 트래픽의 변화를 고려한 H_∞ 제어기를 설계하였다. 그러나 효율적인 ABR 서비스를 제공하기 위해서는 가용대역폭의 변화와 시간지연이 모두 고려된 ATM 네트워크 모델과 함께 빠른 시간응답을 가지는 제어기의 설계가 요구된다.

*본 연구는 정보통신진흥원의 대학기초연구지원사업(과제번호: C1-1999-4053-00) 지원으로 수행되었음.

본 논문에서는 VBR 트래픽의 급격한 변화와 시간 지연이 고려된 ATM 네트워크 모델을 제시한다. 또한 각 채널에 할당된 큐 길이와 VBR 트래픽의 파라미터에 따라 적절한 극점 배치 제약 조건을 부여하여 큐 길이를 일정하게 유지함으로써 링크 이용효율을 극대화하는 견실 H_∞ 제어를 설계하고, 그 성능을 예제를 통하여 검증해 보고자 한다.

2. 견실 H_∞ 제어기 설계

L. Benmohamed 등^[2]에 의해 제안된 ATM 네트워크 모델은 VBR 트래픽의 급격한 변화가 고려되지 않았다. 폭주제어를 위해서는 VBR 트래픽의 급격한 변화에도 불구하고 큐 길이를 일정하게 유지하는 것이 요구된다. 또한 송신원의 시간응답은 ABR 서비스의 QoS(quality of service) 파라미터 중의 하나인 CLR(cell loss ratio) 파라미터와 관계된다. 따라서, M. Chilali 등^[6]에 의하여 제안된 LMI(linear matrix inequality)를 이용한 극점 배치를 갖는 H_∞ 제어기 설계 기법을 이용하여 ATM 네트워크의 폭주제어를 위한 제어기를 설계하고자 한다.

2.1 ATM 네트워크 모델링

ATM 포럼에서 표준화된 전송율 기반 방식의 ABR 흐름제어에 의하면, 제어기는 송신원의 전송율과 큐 길이에 따라 송신원의 전송율을 가용대역폭의 범위 내에서 제한에 의해 제어를 한다. ATM 네트워크 상에서 시간지연은 전송선로 상에서의 전파지연이 대부분을 차지하므로 시불변으로 가정하며, 최근 개발되고 있는 ATM 스위치는 VC 기반 큐잉(per-virtual connection queueing) 기능을 제공하므로 각각의 VC는 독립되어 있다고 가정한다.

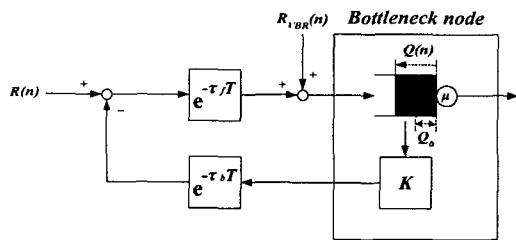


그림 1. 병목지점에서의 ATM 네트워크 모델
Fig. 1. ATM network model at bottleneck node.

그림 1과 같은 ATM 네트워크 모델은 큐 길이를

나타내는 방정식과 송신원의 전송율을 나타내는 방정식으로 표현하며,

$$Q(n+1) = Sat_{QL} \{ Q(n) + \lambda(n - \tau_f) + R_{VBR}(n) - \mu \} \quad (1)$$

$$R(n+1) = Sat_{PCR} \{ R(n) - \sum_{j=0}^d \alpha_j (Q(n-j) - Q_0) - \sum_{k=0}^d \beta_k R(n-k) \} \quad (2)$$

와 같다. 여기서 $Q(n)$ 은 큐 길이, $R(n)$ 은 ATM 스위치에서 계산된 송신원의 전송율, $\lambda(n)$ 은 ABR 송신원의 전송율, $R_{VBR}(n)$ 은 병목지점(bottleneck node)으로 들어오는 VBR 트래픽, Q_0 는 유지하고자 하는 큐 길이, μ 는 대역폭이고, 순방향 전파지연 τ_f 와 역방향 전파지연 τ_b 를 합한 왕복 전파지연 τ 는 스위치에서 송신원의 전송율을 제어하는 제어주기의 정수배 d 로 나타낸다. QL 은 이 VC에 할당된 큐 길이를 나타내며, α_j 와 β_k 는 제어이득에 해당한다. 선형영역의 안정성을 해석하기 위하여 포화함수 $Sat(\cdot)$ 를 제거하여

$$Q(n+1) = Q(n) + R(n+1-d) + R_{VBR}(n) - \mu \quad (3)$$

$$R(n+1) = R(n) - \sum_{j=0}^d \alpha_j (Q(n-j) - Q_0) - \sum_{k=0}^d \beta_k R(n-k) \quad (4)$$

와 같은 방정식으로 근사화 할 수 있다.

ABR 송신원이 망에서 허용되는 전송율만큼 전송할 데이터가 항상 존재하는 무한 그리디 소스(infinite greedy source)인 경우에, 전송율 $R(n+1-d)$ 는 n 시간에 ATM 스위치에서 계산된 송신원의 전송율을 나타낸다. VBR 트래픽의 급격한 변화를 외란으로 간주하고, 식 (3)과 (4)에서 상태변수들

$$X(n) = \begin{bmatrix} Q(n) - Q_0 \\ Q(n-1) - Q_0 \\ R(n) - R(n-d) \\ R(n-1) - R(n-d) \\ \vdots \\ R(n-d+1) - R(n-d) \end{bmatrix} \quad (5)$$

로 두면, ATM 네트워크 모델은

$$\begin{aligned} X(n+1) &= AX(n) + B_1 u(n) + B_2 w(n) \\ z(n) &= CX(n) \end{aligned} \quad (6)$$

과 같이 나타낼 수 있으며, 각각의 행렬은

$$A = \begin{bmatrix} 2 & -1 & 0 & \cdots & 0 & 0 & 1 \\ 1 & 0 & 0 & \cdots & 0 & 0 & 0 \\ 0 & 0 & 1 & 0 & 0 & \cdots & -1 \\ & & & & & & -1 \\ & & & & & & -1 \\ & & & & & & \vdots \\ & & & & & & 1 & -1 \end{bmatrix},$$

$$B_1 = [0 \ 0 \ 1 \ 0 \ 0 \ \cdots \ 0]^T,$$

$$B_2 = [1 \ 0 \ 0 \ 0 \ 0 \ \cdots \ 0]^T,$$

$$C = [1 \ 0 \ 0 \ 0 \ 0 \ \cdots \ 0]$$

과 같다.

2.2 제어기 설계

식 (6)과 같이 나타난 ATM 네트워크의 모델은 전송선로 상에서 생기는 시간지연과 VBR 트래픽의 급격한 변화로 인하여 불안정하다. 또한 여러개의 ABR 송신원이 동시에 사용하는 병목지점의 ATM 스위치에서는 대역폭 μ 를 초과하는 트래픽의 유입으로 전송된 셀이 손실될 우려가 있다. 셀 손실을 막고 링크 이용 효율을 극대화하기 위해서는 병목지점의 ATM 스위치 내부에 있는 큐 길이를 일정하게 유지하는 것이 필요하다.

스위치나 수신원은 순방향 RM 셀의 CCR(current cell rate) 영역을 이용하여 송신원의 현재 전송율을 알 수 있으며, 송신원은 스위치나 수신원에 의해서 만들어진 역방향 RM 셀은 송신원의 ACR(allowed cell rate)을 제한함으로써 전송율을 제어하게 된다.

보조정리 1^[7]. 서비스 보장형 트래픽의 급격한 변화를 갖는 ATM 네트워크 (6)에서 w 에서 z 까지의 페루프 전달함수 행렬 T_{zw} 의 H_∞ -노름($\|T_{zw}\|_\infty$)이 γ 보다 작을 충분조건은

$$\begin{bmatrix} -Z & AZ + B_1M & B_2 & 0 \\ * & -Z & 0 & ZC^T \\ * & * & -\gamma^2 I & 0 \\ * & * & * & -I \end{bmatrix} < 0 \tag{8}$$

을 만족하는 양한정 행렬 Z , M 이 존재하는 것이다. 여기서 $M = KP^{-1}$, $Z = P^{-1}$ 이다. ■

ATM 네트워크의 병목지점에서 폭주가 발생할 때 큐 길이의 시간응답은 ABR 서비스의 QoS를 나타내는 파라미터 중에서 CLR 파라미터와 관계된다. 페루프

시스템의 과도응답을 개선하기 위하여 페루프 시스템의 극점 배치 문제를 고려한다.

정의 1^[6]. (D -안정) 모든 극점이 복소평면의 부분영역(subregion) D 안에 놓이면 시스템

$$x(n+1) = Ax(n) \tag{9}$$

는 D -안정하다. ■

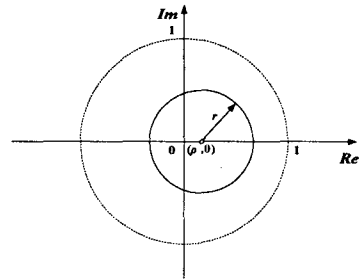


그림 2. LMI 영역
Fig. 2. LMI region.

정의 1로부터 식 (6)과 같이 나타난 ATM 네트워크의 모델에 극점 배치 제약조건을 부여하기 위하여 중심이 $(\rho, 0)$ 이고, 반지름이 r 인 원안에 극점들을 위치시킨다.

보조정리 2^[6]. 서비스 보장형 트래픽의 급격한 변화를 갖는 ATM 네트워크 (6)이 D -안정할 필요충분조건은

$$\begin{bmatrix} -r^2 Z & (A - \rho I)Z + BM \\ * & -Z \end{bmatrix} < 0 \tag{10}$$

을 만족하는 양한정 행렬 Z , M 이 존재하는 것이다. ■

3. 모의실험

이 장에서는 극점 배치를 갖는 건설 H_∞ 제어기의 폭주제어 성능을 알아보기 위하여 그림 3과 같이 하나의 VBR 송신원과 3개의 ABR 송신원이 존재하는 주차장(parking lot) 모델을 고려한다.

송신원과 스위치 사이의 거리는 1 km로 가정하며 스위치와 스위치 사이의 거리는 500 km로 설정한다. 전송선로 상에서의 시간지연이 5 μ sec/km라고 가정했을 때 첫 번째 송신원의 왕복 전파지연 τ 는 5 msec

에 해당한다. 제어주기는 대역폭 μ 가 100 Mbps일 때 200개의 셀이 전송되는 0.848 msec로 설정한다.

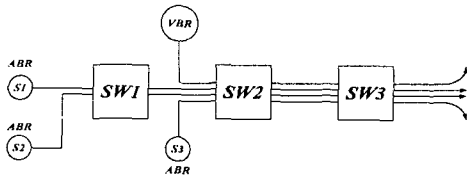


그림 3. 네트워크 구조
Fig. 3. Network configuration.

모의실험에서 VBR 트래픽은 주기는 50 step, PCR 파라미터는 20 Mbps, SCR 파라미터는 10 Mbps 그리고 MBS 파라미터는 20 Mbps로 설정하였다.

ABR 송신원의 시간응답을 개선하기 위하여 극점 배치 제약조건은 원의 중심이 (0.2, 0) 이고, 반지름이 0.3 인 원으로 설정하였다.

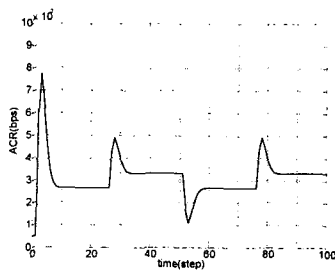


그림 4. 첫 번째 ABR 송신원의 전송율
Fig. 4. The ACR of the first ABR source.

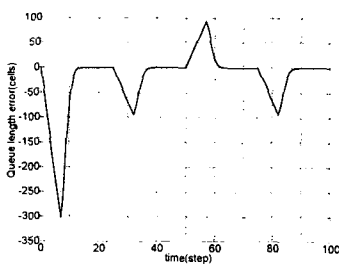


그림 5. 큐 길이 오차
Fig. 5. Queue length error.

그림 4와 5에서 ATM 네트워크의 폭주제어를 위한 견실 H_∞ 제어기에 의하여 가용대역폭의 급격한 변화와 시간지연에도 불구하고 폭주가 발생할 때 큐 길이

가 빠른 시간에 일정하게 유지됨을 알 수 있다.

4. 결론

본 논문에서는 가용대역폭의 급격한 변화와 전송선로에서 생기는 시간지연이 고려된 ATM 네트워크 모델을 제시하였으며, 효율적인 ABR 서비스를 위하여 극점 배치를 갖는 견실 H_∞ 제어기를 설계하였다.

ATM 네트워크의 폭주제어를 위한 견실 H_∞ 제어기는 폭주가 발생할 때 ATM 네트워크를 안정화시키며 빠른 시간응답으로 셀 손실을 막는다. 또한 큐 길이를 일정하게 유지함으로써 링크 이용효율이 극대화됨을 예제를 통하여 확인해 보았다.

참고문헌

- [1] The ATM Forum Traffic Management Working Group, "Traffic management specification, version 4.0," *ATM Forum*, Apr. 1996.
- [2] L. Benmohamed and Y. T. Wang, "A control-theoretic ABR explicit rate algorithm for ATM switches with per-VC queueing," *Proc. of INFOCOM '98*, vol. 1, pp. 183-191, 1998.
- [3] Y. Zhao, S. Q. Li, and S. Sigarto, "A linear dynamic model for design of stable explicit-rate ABR control schemes," *Proc. of INFOCOM '97*, Kobe Japan, pp. 283-292, 1997.
- [4] H. Özbay, S. Kalyanaraman, and A. İftar, "On rate-based congestion control in high speed networks: Design of an H_∞ based flow controller for single bottleneck," *Proc. of ACC*, vol. 4, pp. 2376-2830, 1998.
- [5] X. Shen and J. W. Mark, "Explicit rate controller design for ABR services: An H_∞ optimization approach," *IEEE VTC '98*, vol. 3, pp. 2416-2420, 1998.
- [6] M. Chilali and P. Gahinet, " H_∞ design with pole placement constraints: An LMI approach," *IEEE Trans. Automat. Contr.*, vol. 41, no. 3, pp. 358-367, 1996.
- [7] J. H. Kim and H. B. Park, " H_∞ state feedback control for generalized continuous/discrete time-delay system," *Automatica*, vol. 35, no. 8, pp. 1443-1451, 1999.