

고속 디지털 MRI 모뎀 수신기 설계

염승기¹, 양문환¹, 김대진¹, 정관진², 김용권², 권영철², 최윤기²

¹전남대학교 전자공학과, ²(주)메디다스

전화 : (062) 530-0758 / 팩스 : (062) 530-1759

Design of Receiver in High-Speed digital Modem for High Resolution MRI

Seung Gi Yeom¹, Mun Hwan Yang¹, Dae Jin Kim¹

Kwan Jin Jung², Yong Gwon Kim², Young Cheol Kwon², Yun Kee Choi²

¹Department of Electronics Engineering Chonnam National University

²Medidas Co.

E-mail : u9997212@chonnam.chonnam.ac.kr

※ 위 연구는 (주) 메디다스의 지원에 의한 보건 복지부 G7 위탁과제의 연구결과입니다.

Abstract

This paper shows the more improved design of MRI receiver compared to conventional one based on Elscint Spectrometer. At first, the low-cost ADC is 16 bits, 3MHz sampling A/D converter. Comparing to conventional one with signal bits of 14 bits, this device with those of 16 bits helps getting improved the image resolution improved. IF frequency is designed centering around 7.6 MHz to be satisfied in 10 MHz of maximum input bandwidth of ADC. For 1st demodulation, fixed IF is used for the purpose of the implementing multi nuclei system. Control parts & partial digital parts are integrated on one chip(FPGA). In DDC(Digital Down Converter), we got required bandwidth of LPF by controlling its decimation rate. With above considerations, we designed optimal receiver for high resolution imaging to be implemented through PC interface & experimental test of receiver of MRI after receiver's fabrication.

EPI, angio_graphy, functional imaging 같은 고속, 최신 영상기법을 구현할 수 있는 디지털 모뎀이 요구됨에 따라 제품의 다양화에 적합하도록 0.3T, 1.0T, 1.5T, 3.0T 모두에서 사용할 수 있는 모뎀, 그리고 ¹H, ³¹P, ²³Na, ¹³C의 multi nucleus 영상시 자동으로 주파수를 변환해 주는 모뎀을 설계하였다.

수신기에서는 영상의 해상도를 높이기 위해 신호의 비트 수를 높이고 적합한 필터를 사용할 수 있도록 사양을 정하였다. 조정된 사양을 기반으로 해서 좀더 선명한 영상을 지원하기 위해 각 단자의 부품들의 비트(bit)수를 증가하여 해상도(resolution)를 높이고, 여러 가지 자장의 세기, 즉 0.3T, 1.0T, 1.5T, 3.0T, 그리고 그 이상에서도 동작할 수 있도록 대역폭을 조정하고 RF회로를 보강하여 설계했다. 또 Decimation rate에 의해 LPF의 대역폭을 자동 조절하였다. 제어 신호와 일부 디지털부분을 FPGA(Field Programmable Gate Arrays)로 통합 구현하여 부피를 최소화하였다. 이러한 조건들을 고려하여 모뎀 보드를 제작하고 PC 인터페이스(Interface)와 MRI 시스템 테스트를 통해 동작의 이상을 검증하여, 최신영상기법을 구현하고 최종적으로는 상용화할 수 있도록 설계하였다.

I. 서론

II. 수신기 사양

본 논문에서는 국제적으로 최근에 관심이 대두된

표 1 수신기 사양

신호 대역폭		수신기 사양				
		550KHz				
	IF		1.0T		3.0T	
	f_c (MHz)	BW (MHz)	f_c (MHz)	BW (MHz)	f_c (MHz)	BW (KHz)
^1H	7.64	0.8	42.58	0.8	127.7	800
^{31}P			17.23	0.8	51.68	800
$^{13}\text{C} \& ^{23}\text{Na}$			11.0	1.05	32.90	2.16
ADC	해상도		16 bit			
	샘플링 속도		2.917MHz			
DDC	주파수 해상도		$70\text{M}/2^{33} = 0.00815\text{Hz}$			
	위상 해상도		$360^\circ 2^{18} = 0.0014^\circ$			
	스퓨리어스 동적허용범위		96dB(16 bit)			
Digital Filter	데시메이션		$70\text{M}/64 = 1.09\text{MHz}$ $70\text{M}/3500 = 20\text{KHz}$ $70\text{M}/131,072 = 534\text{Hz}$			
	대역폭		550KHz 이하			
	패스밴드 리플		< 0.04 dB			
	스퓨리어스 동적허용범위		96dB(16 bit)			

표 1은 수신기의 사양을 정리 하였다. 수신기의 사양 결정에 고려된 요소는 첫째 최신 영상 기법을 적용할 수 있도록 ADC가 16 비트 일 것, 둘째 고속영상이 가능하도록 신호 대역폭이 충분할 것, 주파수 합성기를 사용하여 IF를 고정할 것, 마지막으로 주파수와 위상 해상도가 충분하고 대역폭을 조정 가능할 것이다. 최근 NMR영상은 최신 영상기법을 적용하기 위해 고해상도의 영상을 요구한다. 이를 위해서는 수신단의 ADC가 기존 14bit로는 만족할 수 없고 16bit이상을 요구하고 있다. 그래서 16bit이고 최대 동작 주파수가 3 MHz인 ADC를 선택한다. 532.25 KHz까지의 대역폭을 가진 신호를 앨리어싱 없이 샘플링하고 잡음 앨리어싱을 피하기 위해 샘플링 주파수를 2.917 MHz로 사용하였다. 이 샘플링 주파수는 70 MHz 클럭 주파수에서 24분주하여 만들어진다. 초고속 영상을 위한 고속 디지털 모델은 신호 대역폭을 많이 요구한다. 같은 시간 내에 많은 영상신호를 전송하기 위해서는 넓은 대역폭이 필요하다. 1.0T인 경우 EPI의 최대 gradient가 2.5G/cm이고, 최대 FOV가 50cm, 공진주파수가 42.58MHz일 때 신호 대역폭은 $BW(\text{passband}) = 2W = (2.5 \times 50 \times 42.58 \times 10^6) / 10^4 = 532.25\text{KHz}$ 이다. 결국 신호 앨리어싱을 없애기 위해서는 f_s (sampling frequency)가 532.25KHz이상이어야 한다. 신호와 잡음

앨리어싱을 피하기 위해 약 6배(3MHz)의 오버샘플링이 필요하다.

16비트의 입력 데이터가 복소 정현 발생기(SINE/COSINE 함수)와의 곱으로 생성된 출력신호는 고역 데시메이션 필터(HDF)에 의해 다운 샘플링 된다. 데시메이션율은 64부터 131,072이므로 70MHz 클럭으로 동작하는 DDC의 표본화 주파수는 534Hz (데시메이션율은 131,072)부터 1.09MHz (데시메이션율은 64)이다. 다운샘플된 신호는 FIR LPF를 거쳐 출력된다. 이 때 LPF의 대역폭은 데시메이션율에 의해 자동조절된다. 주파수 해상도는 0.00815Hz이고 위상 해상도는 0.0014Hz이며 최대 입력 데이터율은 75MHz이다.

III. MRI 수신기 구조 설계

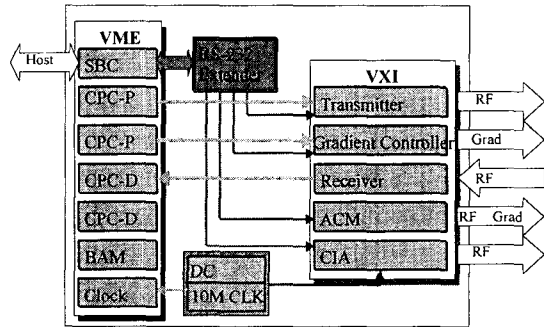


그림 1 스펙트럼미터의 구성

그림 1은 Spectrometer의 구성도를 보여 준다.

VME(Versa Modular Europe)는 SBC (Single Board Computer), CPC-P (2 Boards), CPC-D (2 Boards), Clock, BAM (Bulk Access Memory)등으로 구성되며 각 역할은 다음과 같다.

- * SBC : 호스트와의 인터페이스를 담당하고 펄스(pulse) 프로그램과 파라미터를 불러온다.
- * CPC-P : RF펄스와 Gradient에 필요한 디지털 파형을 발생하여 송신단(TransmitterTX)과 Gradient Controller에 전송한다.
- * CPC-D : 수신단(Receiver : RX)으로부터 오는 NMR 데이터를 획득하고 2차원 푸리에변환(Fourier Transform)에 의해 영상을 복원한다.
- * Clock : CPC-P보드 및 다른 보드에서 사용하는 10MHz 기본클럭을 발생하여 공급한다.

스펙트럼미터의 데이터 흐름을 살펴보자. 호스트에서 명령을 보내면 SBC보드와 CPC-P보드를 거쳐 필요한 데이터를 송신단으로 보내다. 송신단은 CPC-P보드에서 오는 RF펄스를 변조하여 RF Amp를 거친 후 coil로 보내진다. 수신단에서는 coil에서 pickup된 NMR신

호를 복조하여 CPC-D보드로 보내 호스트에서 MRI 영상을 볼 수 있도록 한다.

VXI(VMEbus Extension for Instrument)는 송신단(Transmitter), 수신단(Receiver), Gradient Controller, ACM, CIA등으로 구성되는데, 디지털 모뎀은 VXI의 송신단과 수신단으로 구성된다.

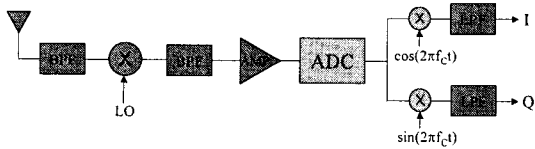


그림 2 디지털 MRI 모뎀의 수신기 구조

디지털 모뎀 수신기는 그림 2와 같이 IF단의 신호를 ADC가 샘플링하여 디지털로 마지막 기저대역으로의 복조가 이루어진다. 이때 기저대역으로의 복조용 캐리어는 NCO(Numerically Controlled Oscillator)를 이용해 디지털로 만들어지며 복조된 기저대역신호는 저주파 필터를 거쳐 영상신호 처리부로 보내진다.

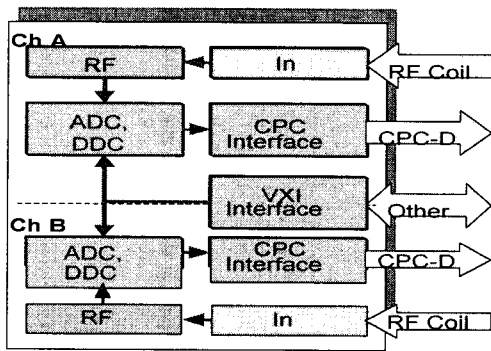


그림 3 RX의 구성과 데이터 흐름

VXI의 수신단은 크게 RF부, ADC(Analog to Digital Converter)와 DDC(Digital Down Converter)부로 구성되고, 코일에서 얻어진 아날로그 NMR(Nuclear Magnetic Resonance) 신호를 복조하고 디지털신호로 변환하여 CPC-D로 보낸다. 그림 3은 RX의 데이터 흐름도를 보여준다.

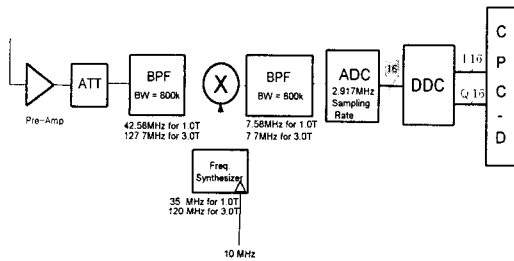


그림 4 수신기 전체 구조

그림 4의 RF 블록 다이어그램에서 RF 입력 신호는 op amp를 거쳐 4 비트로 1 dB 간격으로 조절되는 Attenuator를 통과한다. RF 대역의 BPF는 각 원소에 따라 다른 필터를 사용하고 주파수 합성기를 이용한 1차 복조가 이루어진다. 이 신호는 IF 대역의 BPF를 거쳐 ADC로 보내져서 DDC에서 2차 복조가 이루어진다. 이 때 데시메이션율로 대역폭을 조절하여 LPF를 거친 후 병렬의 I, Q데이터로 출력 된다.

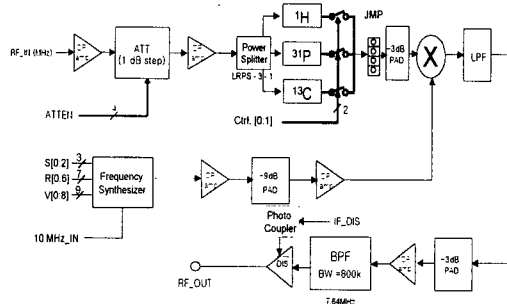


그림 5 RF 블록 다이어그램

그림 5는 RF 블록 다이어그램을 보여준다. RF 입력 신호는 op amp를 거쳐 4비트로 1dB 간격으로 조절되는 감쇄기를 통과한다. RF펄스는 주파수 합성기를 이용하여 생성된 국부 발진 주파수와 곱해져 고정된 IF(7.6MHz)로 복조 된다.

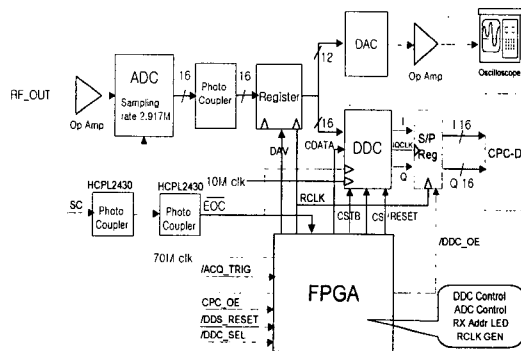
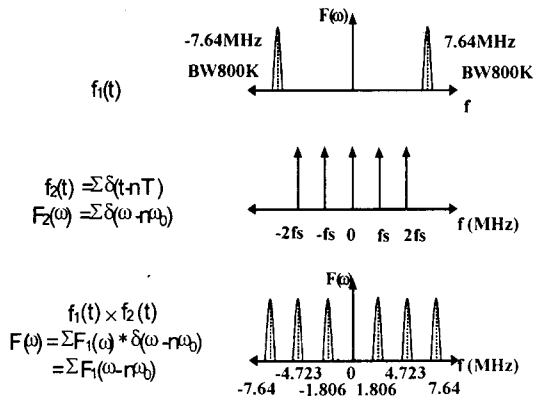


그림 6 ADC/DIGITAL 블록 다이어그램

그림 6에서 IF 신호는 ADC(Analog to Digital Converter)를 통해 디지털로 바뀐다. 디지털로 변환된 신호는 DDC(Digital down converter)를 통해 I채널과 Q채널의 기저대역으로 다운 컨버전된다. 각 채널의 직렬(serial) 데이터를 병렬(parallel)로 변환하여 CPC-D로 보낸다. ADC/DIGITAL 블록에서 RF 출력 신호는 증폭기를 거쳐 ADC에서 70 MHz 클럭 주파수에서 24분주하여 만들어지는 2.917 MHz로 샘플링하여 그라운드 분리를 거쳐 12비트 DAC를 거쳐 증폭 되어 오실

로스코프로 파형을 관측하고 534 Hz (데시메이션율은 131,072) 부터 1.09 MHz (데시메이션율은 64) 까지 다운 표본화되고 다운 표본화된 신호는 FIR LPF를 거쳐 출력된다. 이 때 LPF의 대역폭은 decimation rate 에 의해 자동 조절된다. ADC단의 최대 입력 대역폭은 10 MHz이기 때문에 IF주파수를 약 7.64 MHz로 설계 하였다.



ADC는 2.917MHz로 샘플링(sampling)을 취하는데 이것은 나이퀴스트 샘플링이론(Nyquist Sampling Theorem)에 의하면 중심주파수가 7.64MHz이므로 신호의 엘리어싱(signal aliasing)은 발생하지 않고 대역 통과필터(BPF)의 대역폭(Bandwidth)이 800KHz로 제한 되어 있기 때문에 그림 7에서 보는 바와 같이 신호 및 잡음의 엘리어싱(aliasing)이 발생하지 않는다.

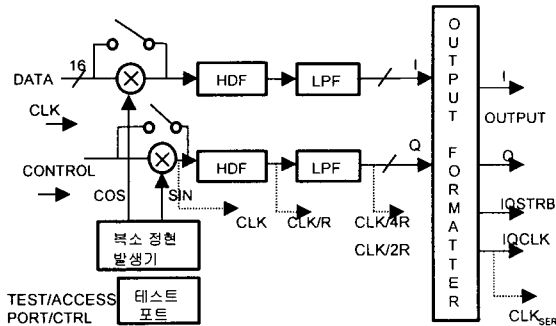


그림 8 DDC의 블럭도

그림 8에서 DDC는 하향 전환(down conversion)과 협대역, 저주파 필터링, 그리고 기저대역 신호를 생성하기 위한 데시메이션을 수행한다. DDC는 합성기, 역위상 믹서, 저주파 필터로 구성되며 샘플된 16비트 데이터를 최대 75MSPS의 속도로 입력을 받아들인다. 합성기는 CW(continuous wave)를 발생하고 역위상 믹서에 의한 복조 결과는 저주파 필터를 거치고 I채널과 Q채널의 동등한 필터로 데시메이션(decimation)된다.

저주파 필터링은 고역 데시메이션 필터(HDF)에 의해 수행되는데 정규화된 HDF 주파수 임펄스 응답은

$$H(f) = \left[\frac{\sin(\pi f)}{\sin(\pi f/R)} \right]^2 \quad R : \text{Decimation rate}$$

f_s : 샘플링 주파수 이다.

최종 신호 I, Q의 대역폭은 decimation rate에 의해 결정된다.

VI. 결론 및 추후 연구

최신 영상 기법을 구현할 수 있는 디지털 모뎀 연구가 필요하다. 수신기 설계에 관해 요약하면 먼저 최신 영상 기법을 구현할 수 있는 수신기 상세 사양을 결정한 후 고속 디지털 모뎀 수신기를 설계하였고 ^1H , ^{31}P , ^{13}C , ^{23}Na 용 RF BPF를 스위칭 방식으로 자동 제어를 하였다. 16 비트 ADC를 사용하여 파형 해상도를 향상시켰고 복조용 국부 발진 주파수를 주파수 합성기를 사용하여 설계하여 3.0T이하 모든 자장, 모든 원소에서 사용 가능하게 하였고 신호 대역폭을 가변 조절하였다. 기존 스펙트럼미터와 통합 실험 방법을 강구하여 PC 인터페이스를 이용한 loop back 테스트를 수행하고 최종적으로 스펙트럼미터의 인터페이스 사양에 맞게 구현한다.

참고문헌

- [1] "HSP50016 Digital Down Converter Data Sheet," Digital Signal Processing Data Book, harris Semiconductor, Melbourne, FL, 1994.
- [2] 디지털 신호처리 알고리즘의 VLSI 구현(IDECC 교재) pp. 42-57.
- [3] 대한자기공명의과학회지 제2권 제1호, 1998.6 pp. 1-12.
- [4] Multirate Digital Filters, Filters Banks, Polyphase Networks and Applications, Proc. IEEE Jan. 1990.
- [5] Multirate Analog-Digital Systems for Signal Processing and Conversion, Proc. IEEE FEB. 1997.
- [6] Delmer, Michael J, High-Speed Analog-to-Digital Conversion, Academic Press, San Diego, 1991.
- [7] Crochiere, R. E. and Rabiner, L. R., Multirate Digital Signal Processing, Prentice Hall, Englewood Cliffs, NJ, 1983.
- [8] Elscint MR, Inc. "Otsuka Console Manual", 1996, Hardware manual, VXI Receiver Page pp. 4 -7.