

Cavity를 갖는 SDB SOI 구조의 제작

Fabrication of SDB SOI structure with sealed cavity

강 경 두*, 정 수 태*, 주 병 권**, 정 재 훈***, 정 귀 상***,
(Kyung-Doo Kang*, Su-Tae Chung*, Byung-Kwon Ju**,
Jae-Hoon Jeong***, Gwi-Sang Chung***)

Abstract

Combination of SDB(Si-wafer Direct Bonding) and electrochemical etch-stop in TMAH anisotropic etchant can be used to create a variety of MEMS(Micro Electro Mechanical System). Especially, fabrication of SDB SOI structures using electrochemical etch-stop is accurate method to fabrication of 3D(three-dimensional) microstructures. This paper describes on the fabrication of SDB SOI structures with sealed cavity for MEMS applications and thickness control of active layer on the SDB SOI structure by electrochemical etch-stop. The flatness of fabricated SDB SOI structure is very uniform and can be improved by addition of TMAH to IPA and pyrazine.

Key Words(중요용어) : SDB SOI structure, sealed cavity, electrochemical etch-stop, thickness control,

1. 서 론

최근, 마이크로 센서 및 마이크로 액츄에이터가 더욱 복잡·다양해지므로써 이러한 소자를 제작하기 위해 몸체(bulk) 마이크로머시닝과 표면(surface) 마이크로머시닝을 포함하는 여러 가지 접근 방법들이 연구되고 있다.^[1] Si 마이크로머시닝기술을 이용한 마이크로 3차원 구조물 제작은 전자소자와 기계부품 그리고 신호처리용 마이크로프로세스까지 집적화된 마이크로 전자기계시스템(MEMS : Micro Electronic Mechanical System)의 연구분야에까지 확대되고 있다.^[2, 3] 특히, SDB(Si-wafer direc bonding)기술에 의해서 제조된 SDB SOI(Si-on-insulator)기판은 단결정 Si의 우수한 기계적 성질을 이용할 수 있으며

전기적 절연체 상부에 능동소자 혹은 표면 미세구조물 제작이 용이하기 때문에 고성능 MEMS를 연구·개발하는데 있어 최근에 크게 주목을 받고 있다. 이러한 SDB SOI구조의 기판은 완벽한 단결정 Si박막과 우수한 절연특성을 갖는 매물층 산화막 그리고 대면적의 SOI 구조를 제작할 수 있으며, 매물된 cavity 혹은 3차원 미세구조물을 갖는 벌크 Si 마이크로머시닝 박막 혹은 후막 다이어프램, 쉐티레버, 브릿지 등을 보다 쉽고 정확하게 제작할 수 있다. 그러나 SDB SOI 구조의 기판을 MEMS분야에 응용하기 위해서는 저온에서 cavity를 갖는 SDB기술과 특히, SOI 능동(active)층의 박막화와 정확한 두께제어기술이 무엇보다도 중요하다. 현재, SDB SOI기판의 박막화에는 기계적 폴리싱, 화학적 식각정지 그리고 전기화학적 식각정지법 등이 널리 사용되고 있다.^[4] 그러나 기계적 폴리싱은 정확한 두께의 능동층을 얻기가 어렵고, 화학적 식각정지법은 도핑 농도차에 의한 식각 속도 차를 이용한 것으로 좋은 선택도와 두께제어가 가능한 장점이 있지만, 제어된 Si층에서의 불일치와

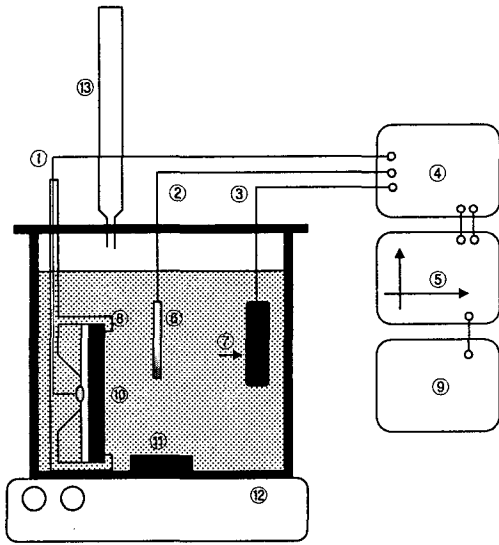
* 부경대학교 전자공학과
** 한국과학기술연구원 정보재료·소자 연구센터
***동서대학교 정보통신공학부
(부산광역시 사상구 주례동 산 69-1번지, Fax :
051-320-2122, E-mail : gschung@dongseo.ac.kr)

잔류응력 등 여러 결함들이 존재하는 것으로 알려져 있다.

따라서, 본 연구에서는 열산화막이 성장된 (100) 결정방위를 갖는 Si기판을 사용하여 지지기판(p-type)의 상부에 매물 cavity를 형성하여 능동기판(p-sub/n-epi.)과 직접접합한 후, 이방성 식각과 pn 접합 다이오드의 역바이어스에 의한 양극산화현상을 이용한 전기화학적 식각정지법으로 매물 cavity를 갖는 SDB SOI 구조의 박막화에 적용하여 그 특성을 분석·평가하였다.

2. 실험

그림 1은 전류 대 전압 및 전류 대 시간곡선의 평가 및 전기화학적 식각정지법을 통한 매물 cavity를 갖는 SDB SOI의 구조를 제작하기 위해 사용된 장치도를 개략적으로 나타낸 것이다. 사용된 이방성 식각용액은 TMAH 20wt.%, 식각용액의 온도는 80℃로 유지했으며, 식각시 Si기판의 두께변화에 따른



- 1. WE(Working Electrode) 2. RE(Reference Electrode)
- 3. CE(Counter Electrode) 4. Potentiostat
- 5. Plotter 6. Ag/AgCl
- 7. Pt mesh 8. Teflon holder
- 9. PC 10. Sample
- 11. Magnetic stir-bar 12. Hot plate
- 13. Reflux condenser

그림 1. 전기화학적 식각정지를 위한 장치도.

인가전압값의 변화를 막기 위하여 WE(Working Electrode)와 RE(Reference Electrode)사이 에 항상 일정한 전압값을 공급해주기 위한 Potentiostat를 사용하여 WE, RE 및 CE(Counter Electrode)의 3전극 시스템을 구성하였다. 식각용액의 교반효과를 주기 위해서 magnetic stirring을 사용하였으며, 식각용액의 온도는 $\pm 0.5^{\circ}\text{C}$ 로 유지하였다. 전기화학적 식각시 식각용액과 ohmic contact간의 접촉을 방지하기 위하여 Teflon, O-ring 및 wax를 이용하여 샘플 홀더를 제작하였다.

그림 2는 SDB기술과 전기화학적 식각정지를 이용하여 매물 cavity를 갖는 SDB SOI 구조의 제작공정 순서를 나타낸 것이다. 본 실험에서 사용된 Si기판은 5000Å의 열산화막이 각각 성장된 p-type 지지기판과 p-sub/n-epi.(15 μm)가 성장된 능동기판을 이용하였다. 먼저 표준 RAC 세정공정을 거친 후, p-type 지지기판은 전기화학적 식각정지시 능동기판의 n-epi.영역으로 전압을 인가하기 위해 SDB공정을 행하기 전에 이방성 식각하였다. 준비된 시료는 HF를 전처리 용액으로 이용하여 초기접합을 실시하였고, 1000℃에서 1시간 동안의 열처리를 통하여 SDB 공정을 완료하였다.^[5] 이후 그림 1에서 보여준 식각장치를 이용하여 p-sub.기판의 passivation potential(PP점)과 open current potential(OCP점)을 각각 분석하여 전기화학적 식각정지시 공급될 인가전압을 결정하였다.^[6] 매물 cavity가 형성된 상부의 n-epi.층에서 식각정지된 Si 기판의 단면을 통하여 식각정지된 박막의 두께를 분석·평가하였다.

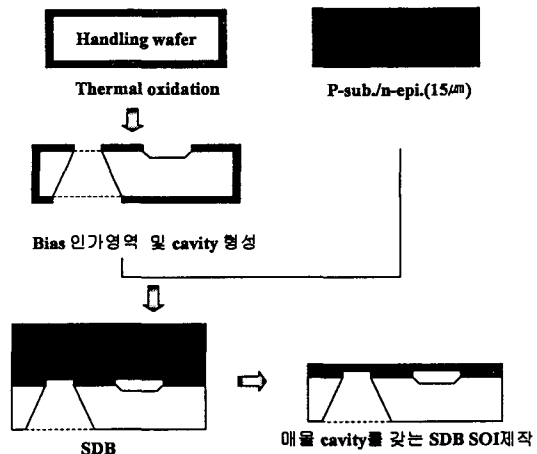


그림 2. 전기화학적 식각정지법에 의한 매물 cavity를 갖는 SDB SOI구조의 제작 공정순서도.

3. 결과 및 고찰

그림 3은 전기화학적 식각정지시 인가전압을 결정하기 위한 p-type의 passivation potential(pp) 분석을 통한 누설전류 대 전압 특성곡선을 나타낸 것이다. OCP점은 -1.5V로 이후 PP점에 도달하기 전까지는 누설전류가 계속해서 증가한다. 1.2V의 PP점에 도달하게 되면 계속해서 증가하던 누설전류가 Si표면에서 양극산화현상으로 인해 갑자기 감소된다. 따라서, 전기화학적 식각정지시의 인가전압은 1.2V 보다 다소 낮은 1.15V로 결정하였다.

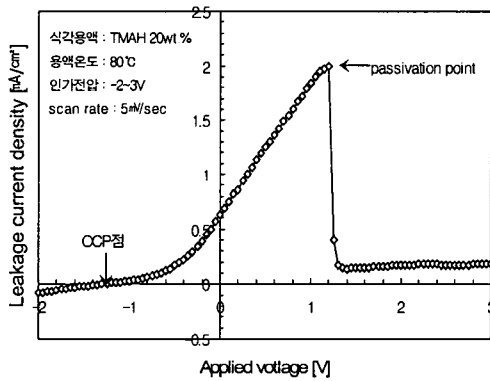


그림 3. p-type Si기판의 인가전압에 따른 누설전류 특성곡선.

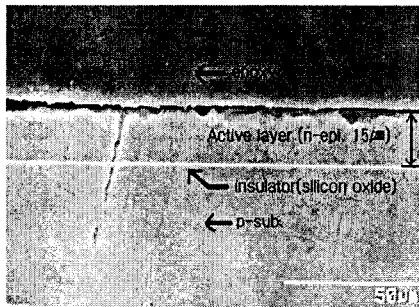
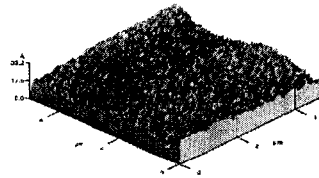


그림 4. 전기화학적 식각정지에 의해 제작된 SDB SOI 기판의 단면 SEM사진.

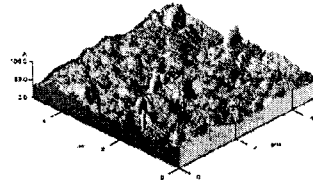
그림 4는 전기화학적 식각정지법에 의해 제작된 SDB SOI기판의 단면도 SEM사진을 나타낸 것이다. 사진에서 알 수 있듯이 전기화학적 식각정지법에 의해 p-sub.기판 상에 성장된 15 μm의 n-epi.층에서 식각이 정확하게 정지됨을 알 수 있다. 또한, 식각정지된 기판의 n-epi.층 두께가 15 μm으로 전체적으로 균일하며 전기화학적 식각정지

법은 SDB SOI기판 제작에 적용할 경우, SOI 박막의 정확한 두께제어가 가능함을 알 수 있었다.

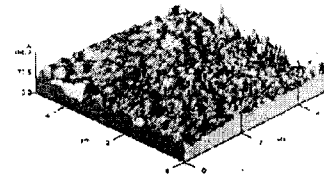
그림 5는 표면 평탄도를 개선하기 위해 TMAH 20 wt.%에 IPA 및 pyrazine이 첨가되어 식각정지된 Si 표면의 AFM 이미지를 각각 나타낸 것이다. 그림 7(a)는 본 연구에서 사용한 Si기판 거울면의 AFM 이미지로 평균 거칠기가 5.12 nm로 측정되었으며, (b)는 TMAH에 IPA 17 vol.%가 첨가된 이방성 식각용액에서 전기화학적 식각정지된 Si 표면의 AFM 이미지로 평균 거칠기가 5.48 nm로 나타났다. 이와 같은 결과는 TMAH 20 wt.%에서 식각정지되었을 때의 일반적인 평균 거칠기인 12~13 nm와 비교할 때, 매우 개선되었음을 알 수 있다. 그러나 IPA를 첨가함으로써 평탄도는 크게 개선되지만, 식각속도의 감소를 야기시키는 것으로 보고되고 있다.^[7] 그림 (c)는 TMAH 20 wt.%/IPA 17vol.%/ pyrazine 0.5



(a) Mirror surface of Si wafer.



(b) TMAH 20 wt.%/IPA 17 vol.%.



(c) TMAH 20 wt.%/IPA 17 vol.%/pyrazine 0.5g/100ml.

그림 5. TMAH/IPA/pyrazine의 첨가에 따른 식각정지된 Si표면의 AFM 이미지.

g/100ml 이방성 식각용액에서 전기화학적 식각정지된 Si 표면의 AFM 이미지로 평균 거칠기는 5.4nm로 나타났다. 일반적으로 식각속도 개선을 위해 사용되는 pyrazine를 첨가하더라도^[8] TMAH 이방성 식각용액에 IPA만을 첨가했을 때의 평균 거칠기와 비슷한 결과를 얻었다.

그림 6은 전기화학적 식각정지법에 의해 식각정지된 능동층을 갖는 매몰 cavity의 단면 SEM사진을 나타낸 것이다. 전기화학적 식각정지된 cavity 상부의 능동층은 15 μ m이고, 매몰 cavity의 깊이와 폭은 각각 80, 150 μ m이다. 그림 상부의 epoxy는 단면 SEM분석을 위해 시료의 틀로써 사용된 것으로, 능동층 상부와 Si단면에 부분적으로 나타나는 굴곡은 사용된 epoxy의 잔유물에 의한 것으로 생각된다

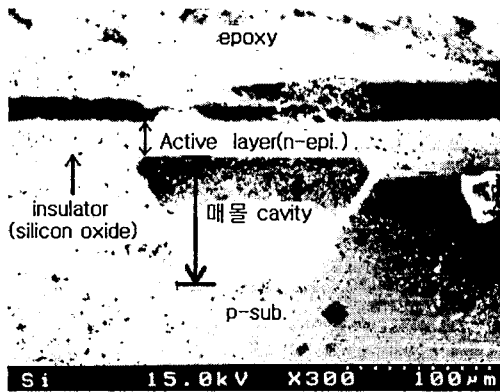


그림 6. 전기화학적 식각정지법에 의해 제작된 매몰 cavity를 갖는 SDB SOI구조의 SEM사진.

4. 결 론

본 연구에서는 SDB와 전기화학적 식각정지법을 이용하여 매몰 cavity를 갖는 SDB SOI의 구조를 제작하였다. 전기화학적 식각정지법의 선행공정으로 분석된 OCP점과 PP점은 각각 -1.5와 1.2V로 분석되었고, 분석된 passivation 전위를 기준으로 전기화학적 식각정지시 인가전압을 1.15V로 선정하였다. 그리고 식각정지된 Si표면의 평탄도 개선을 위하여 TMAH 20wt.%에 IPA 17 vol.%와 pyrazine 0.5g/100ml.를 첨가하므로써 평탄도가 우수한 SDB SOI 표면을 얻을 수 있었다. 이상의 선행공정에서 얻어진 결과를 토대로 SDB와 전기화학적 식각정지법을 이용하여 능동층 매몰 cavity를 갖는 SDB SOI 구조를 제작할 수 있었다.

따라서, SDB기술과 전기화학적 식각정지법은 우

수한 식각정지 표면과 매몰 cavity를 갖는 SDB SOI 기판의 제작이 가능하기 때문에 DRIE기술과 결합한다면, MEMS분야에서 그 유용성이 크게 대두될 것으로 기대된다.

참고 문헌

- [1]. L. Parameswaran, et. al., " Silicon pressure sensors using a wafer-bonded sealed cavity process ", *The 8th International Conference on Solid-State Sensors and Actuators*, pp. 25-29, 1995.
- [2]. M. Huff, et. al., "A pressure-balanced electrostatically actuated microvalve", *IEEE Solid-State Sensors & Actuators Workshop*, pp. 123-127, 1990.
- [3]. P. Barth, et. al., "A monolithic silicon accelerometer with integral air damping and over-range protection", *IEEE Solid-State Sensors & Actuators Workshop*, pp. 35-38, 1988.
- [4]. L. Parameswaran, et. al., " Sealed-cavity microstructure using wafer bonding technology ", *The 7th International Conference on Solid-State Sensors and Actuators*, pp. 274-277, 1994.
- [5]. G. S. Chung, et. al., "A study on pre-bonding according to HF pre-treatment conditions in Si wafer direct bonding", *J. Korea Sensors Society*, vol. 9, pp. 134-140, 2000.
- [6]. G. S. Chung, et. al., "Fabrication of high-yield Si microdiaphragms using electrochemical etch-stop in TMAH/IPA/ pyrazine solutions", *Proceedings of SPIE*, vol. 3892, pp. 346-355. 1999.
- [7]. G. S. Chung, et. al., "Si anisotropic etching characteristics of TMAH/IPA", *J. KIEEME*, vol. 10, pp. 481-486, 1997.
- [8]. G. S. Chung, et. al., "The effect of pyrazine on TMAH/IPA/pyrazine silicon anisotropic etching characteristics", *J. KIEE*, vol. 47, pp. 2265-2271, 1998.