

# 축약 분산 기억 장치의 개선

권희용\*, 장정우\*\*, 임성준\*\*, 조동섭\*\*\*, 황희용\*\*  
\*안양대 컴퓨터학과, \*\*호서대 전자공학과, \*\*\*이화여대 컴퓨터공학과

## Augmented Sparse Distributed Memory

H.Y.Kwon\*, J.W.Jang\*\*, S.J.Lim\*\*, D.S Cho\*\*\*, H.Y.Hwang\*\*  
\*Anyang Univ., \*\*Hoseo Univ., \*\*\*Ewha Univ.

### 요 약

축약 분산 기억 장치는 적용적 문제 해결 능력과 하드웨어화의 용이성으로 인해 현실성이 있는 신경망의 한 모델로 주목되고 있다. 그러나 다층 인식자의 개별 뉴런이 선형의 결정 함수로 해 공간을 이분하고 그들이 다입하게 결합하므로써 일반적인 문제 해결 능력을 갖는데 비해, 축약 분산 기억 장치의 뉴런은 해 공간에서 자신을 중심으로 한 일정 반경 영역을 안과 밖으로 이분하고 이들을 단순하게 합하므로 해 공간이 크기 관계를 갖는 경우 비효율적인 모델로 된다. 본 논문에서는 이러한 축약 분산 기억 장치의 특성과 그 원인을 규명하고 해결 방안으로써 개선된 축약 분산 기억 장치를 제안한다. 아울러 새로운 모델의 적용예를 ATM 호 수의 제어 과정을 통해 보인다.

### 1. 개 요

기존의 신경망 연구는 대부분 오류 역전파 학습에 의한 다층 인식자(Multi-Layer Perceptron) 신경망에 집중되고 있다. 다층 인식자는 뛰어난 문제 해결 능력을 기반으로 많은 적용 예를 보이고 있다. 다층 구조로 되어 있는 다층 인식자는 각 계층의 가중치를 모두 학습하여 출력을 결정할 수 있다는 장점이 있다. 그러나 하드웨어 구현이 어렵다는 점과 새로운 자료의 학습시 기존의 모든 자료가 함께 학습이 되어야 하기 때문에 환경이 빠르게 변화하는 문제 영역에서는 적용 속도가 느리다는 문제점이 있었다.[1] 이러한 문제를 해결하기 위한 신경망 모델로 축약 분산 기억 장치(Sparse Distributed Memory)가 소개되었다. 축약 분산 기억 장치는 Kanerva가 처음으로 제안한 신경망 모델로써 다차원 공간상의 연상 기억 장치의 일종으로써 RAM과 유사하지만 적은수의 주소로써 방대한 주소 공간을 표현할 수 있어, 환경의 변화가 심하여 높은 적응력이 필요한 분야나 패턴 인식 분야에 효율적이다 또한 퍼셉트론으로 구현이 가능하여 하드웨어 구현이 용이하므로 실용성이 높은 신경망이라 할 수 있다.[2] 그러나 축약 분산 기억 장치는 일반적인 문제 해결이 가능한 다층 인식자와는 달리 특정 문제에는 매우 비효율적이어서 일반성이 떨어지는 문제를 안고 있다. 따라서 본 논문에서는 다층 인식자와 같은 일반성을 갖고면서 적응성이 뛰어난 새로운 축약 분산 기억 장치의 모델을 제시하고자 한다. 또한 제안된 모델의 유효성을 입증하기 위해 새로운 모델을 ATM 호 수락 제어에 적용한 예를 보인다. 이하 2장에서 기존 축약 분산 기억 장치의 구조 및 동작 원리를 보이고 문제점을 제시한다. 3장에서는 개선된 축약 분산 기억 장치를 보이고, 4장에서 이것을 호 수락 제어에 적용한 예를 비교 실험을 통해 보이고

결론을 맺는다.

### 2. 축약 분산 기억 장치

축약 분산 기억 장치는 기존의 랜과 같이 임의의 주소로 지정된 장소에 데이터를 읽고 쓴다. 그러나 기존의 랜에서 주소는 연속성이 있어 데이터의 위치가 암묵적으로 주소를 결정하는데 비해, 축약 분산 기억 장치의 주소는 연속성이 없어 특정 데이터의 주소는 그 데이터의 메모리 상의 위치와는 아무런 연관이 없다. 따라서 각각의 데이터의 주소를 나타내는 또다른 저장소가 필요하다. 이같은 주소 저장소의 각각의 내용을 위치 주소라고 하고, 이 주소를 참조하여 특정 데이터에 접근할 수 있다. 이하 축약 분산 기억 장치의 구조와 읽기와 쓰기의 동작 원리를 설명한다.

#### 2.1 축약 분산 기억 장치의 구조와 동작

축약 분산 기억 장치의 일반적인 구조는 그림 1과 그림 2와 같다. 이때 실제 동작은 참조 주소와 위치 주소간의 해밍 거리를 구하는 데서부터 시작된다. 찾고자하는 참조 주소와 저장되어 있는 모든 위치 주소를 비교하여 각각의 해밍 거리를 구하고 이 거리가 미리 경해져 있는 반경 내에 들어 있는 위치 주소들을 선택한다. 이렇게 선택된 메모리의 내용(데이터)들을 모두 활성화 시켜 읽기 및 쓰기를 실시한다. 가령 호 수락 제어의 경우 주소를 10bit로 구성하고 상위 6bit는 호 유형1이고, 나머지 4bit는 호 유형 2를 표시한다고 하면 아래와 같은 경우 해밍 거리는 2가 된다. 이때 반경은 입력 패턴과 참조 패턴 간의 유사 정도의 허용 범위를 뜻한다.

참조 주소 : 001101 0100  
 위치 주소 : 001001 0110  
 비트 차이 000100 0010

쓰기 동작은 쓰기를 원하는 참조 주소로 선택된(반경내에 위치한) 데이터 위치에 입력하려는 데이터가 '1'이면 원래의 내용을 증가(+1)시키고, '0'이면 감소(-1)시킨다. 반대로 읽기 동작은 선택된 데이터의 내용들의 비트별 합을 구해서 그 합이 '0'보다 크면 출력을 '1'로 '0'보다 작으면 출력을 '0'으로 한다.

2.2. 축약 분산 기억 장치에 의한 호 수락 제어

호 수락 제어는 호 설정 요구가 들어오면 먼저 호 유형을 분류(Class0, Class1)하고, 현재 연결된 유형별 호 수에 가산을 하여 새로운 호 수를 계산함으로써 참조 주소를 생성한다. 이때 새로운 호에 대한 수락 여부는 새로운 참조 주소에 대한 축약 분산 기억 장치의 출력이 0보다 크면 수락, 작으면 거절로 된다.

학습은 주기적으로 일정 기간 동안의 특정 호 유형 별 셀 손실들의 평균값을 측정하여, 이 값(V(L))을 미리 정해 둔 임계값과 비교하여 실시한다. 즉 특정 호 유형을 참조 주소로 하여 반경 내에 있는 데이터들이 아래 식에 따라 증·감을 하게 된다.

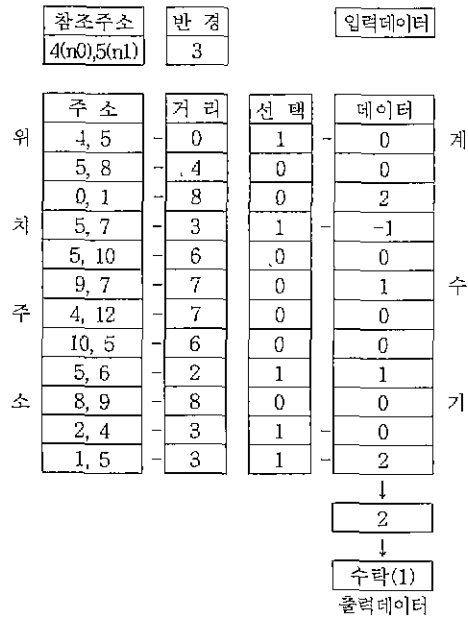
$$V(t) = \begin{cases} 1, & \text{if } L(t) < L_0 \\ -1, & \text{if } L(t) > L_0 \end{cases}$$

(※ L<sub>0</sub> : 임계값, L(t) : 시간 t에서의 평균 셀 손실률)

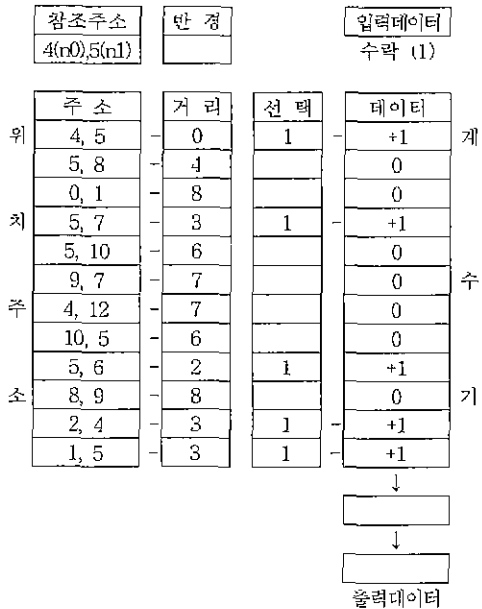
따라서 축약 분산 기억 장치는 새로운 환경 변화에 따라 새로운 데이터가 발생하면 기존의 데이터와 상관없이 독립적으로 기억이 된다. 즉 트래픽 환경의 변화가 심한 ATM망에 대해 적응력이 우수하다는 것을 알 수 있다.[3]

2.3. 기존의 축약 분산 기억 장치의 문제

현재 신경망 모델중 가장 널리 사용되고 있는 다층 인식자는 개별 뉴런이 선형의 결정 함수로 해 공간을 이분하고 그들이 층별로 AND 및 OR 연산으로 다양하게 결합함으로써 임의의 해 공간을 생성하는 능력을 갖는다. 따라서 일반적인 문제 해결이 가능하다 그러나 축약 분산 기억 장치의 뉴런은 해 공간에서 자신을 중심으로 한 일정 반경 영역을 안과 밖으로 이분하고 이들을 단순하게 합함으로써 해 공간을 생성한다 즉 뉴런들이 지정한 영역만이 해 영역이 되므로 해 영역이 커지면 뉴런의 수가 증가하거나 반경을 크게하여야 한다. 이때 뉴런 수의 증가는 시스템 구성에 부정적인 요소가 많아지므로 반경의 크기로 해결하여야 하지만, 반경의 크기가 커지면 결정 영역의 정확도가 떨어져 역시 문제가 된다. 따라서 기존의 다층 인식자의 범용성과 축약 분산 기억 장치의 적응성 및 하드웨어 구현의 용이성을 살리기 위해 축약 분산 기억 장치의 뉴런을 반경에 의한 안과 밖의 구분 기능을 크기 관계에 따른 영역 구분 기능으로 대체할 필요가 있다. 이 경우 반경의 확장 없이 광범한 해 영역을 하나의 뉴런이 담당할 수 있어 적은 수의 뉴런으로도 정밀한 결정 경계선을 만들 수 있다



<그림 1. 축약 분산 기억 장치의 구조 및 읽기>



<그림 2 축약 분산 기억 장치의 쓰기>

3. 개선된 축약 분산 기억 장치

본 논문에서 제시한 개선된 축약 분산 기억 장치의 특징은 기존 장치의 문제점을 해결하기 위하여 반경을 구하는 부분을 수정하였고, 또한 거절의 내용을 담고 있는 위치 주소인 Bad Table을 따로 분리

하여 학습을 하였다는 점이다.

예전의 축약 분산 기억 장치는 참조 주소와 모든 위치 주소들 간에 반경을 구하여 선택된 부분에 대해서만 학습을 할 수 있었으나, 여기서는 반경을 선택된 부분 뿐만 아니라 다층 인식자처럼 크기 영역으로까지 확장을 하여 반경을 구했다. 그로 인해 새로운 호들이 유입된 상황에서도 기존 호들에 대한 수락, 거절 여부를 지속적으로 기억하고 있음으로써 예전에 수락되었던 부분이 민도수가 낮다고 하여 삭제가 되는 문제점이 해결되었다.

#### 4. Simulation

기존의 방법과 제안된 방법의 성능 비교를 위해 ATM 호 수락 제어에 적용하였으며, 각각에 대해 2종류의 서비스 트래픽에 대한 학습 과정과 수락/거절의 결정 영역을 실험하였다. Simulation의 결과는 5. 실험결과 및 결론에서 보인다.

##### 4.1. 2가지 서비스 트래픽에 대한 실험

Simulation 과정에서 단위 Cycle당 시간을 고려하여 초당 발생 비트를 고려할 수 있도록 반영하였다. 트래픽 특성이 동일한 호원들을 하나의 트래픽 클래스로 정의하고, 기존 방법과 개선된 방법의 입력 변수로서 ATM 노드의 출력 링크에 정규화 되지 않은 평균 부하로 표현되는 트래픽 클래스의 호원수를 사용하였다. 본 실험에서는 안정적인 성능의 결과를 보이기 위해 Simulation을 5만 Cycle 실행시킨 후 학습 결과를 보인다 그림 3 과 4는 각각 기존의 방법과 개선된 방법의 학습 결과를 보여준다.

#### 5. 실험 결과 및 결론

다층 인식자를 이용한 기존의 신경망은 범용성은 뛰어나지만 새로운 데이터가 발생할 경우 이전의 데이터들도 모두 함께 학습을 다시 하여야 하는 불편한 점이 있었다. 또한 그로 인해 작업 속도가 늦어지고 ATM망의 급격한 변화에 대한 적응력이 유연하지 못했다. 기존의 축약 분산 기억 장치는 학습이 진행됨에 따라 결정 경계가 반경에 의해서 정해지게 되므로 해 영역이 뉴런의 수 또는 반경의 크기에 의존하게 되어 결정 경계의 정밀도가 떨어지는 문제가 있었다. 이것은 실험 예외 같이 해 공간에 크기 관계가 존재하는 경우 기존에 존재(수락)하던 상태를 기억하는 데는 한계가 있었다. 본 논문에서는 뉴런의 반경을 반경 뿐만 아니라 해 영역으로까지 확장을 하여 기존의 문제점들을 해결하였다. 따라서 새로운 축약 분산 기억 장치는 일반적인 문제 해결이 가능하면서도 적응성이 뛰어난 신경망 모델이라 할 수 있다

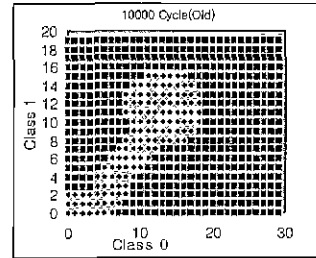
#### 6. 참고 문헌

[1] J.L.McClelland, D.E.Rumelhart, *Parallel Distributed Processing, Vol 1: Foundations*, Cambridge, MA, MIT Press, 1986.

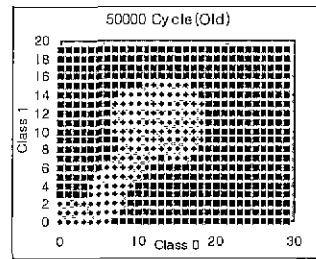
[2] Pentti Kanerva, "Sparse Distributed Memory",

Cambridge, MA, MIT Press, 1988.

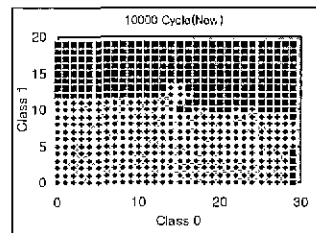
[3] H Y Kwon 외, "ATM Call Admission Control Using SDM (II)", ICNN'98, Proc., pp.1799-1803, May, 1998.



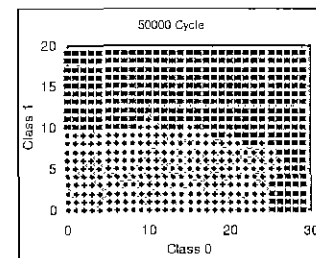
(A) 10000 Cycle(Old SDM)



(B) 50000 Cycle(Old SDM)



(C) 10000 Cycle(New SDM)



(D) 50000 Cycle(New SDM)

<그림 3 호 수락 제어의 결정 경계선>