

ABR 서비스에서 폭주제어를 위한 ER 스위치 알고리즘에 관한 연구

이창섭, 허정석
 * 서라벌대학 전기전자전산계열
 * 울산대학교 컴퓨터정보통신공학과

A Study of ER Switch Congestion Control Algorithm for ABR Services

Chang-Sub Lee, Jung-Suk Heo

* School of Electricity, Electronic & Computer Science, Sorabol College

* *School of Computer Engineering & Information Technology, University of Ulsan

요 약

ABR 서비스에서 전송률 제어 방식은 크게 크레딧 방식과 전송률 기반 방식으로 구분되는데, 전송률 기반 방식의 대표적인 스위치 알고리즘인 EPRCA(Enhanced Proportional Rate Control Algorithm)를 비롯하여 지금까지 제안된 전송률 기반 폭주 제어 방법은 대부분 스위치의 평균 큐 길이 Q 에 의한 폭주 제어 방식을 사용한다[2,6,8]. 폭주 판단 방법은 큐 임계치 방식, 부하 임계치 방식, 큐 증가 임계치 방식으로 나눌 수 있다. 큐 임계치만을 사용하는 방법이 가장 일반적이지만, 큐 길이와 큐 임계치의 비교에 따른 지연이 발생하게 된다. 본 논문에서는 큐 길이의 증감 상태를 큐 임계치와 동시에 사용하여 폭주 제어를 신속히 할 수 있는 스위치 알고리즘을 제안한다.

1. 서론

ATM Forum에서는 효율적인 서비스를 제공하기 위하여 데이터의 특성을 CBR, rt-VBR, nrt-VBR, ABR, UBR의 형태로 구분한다[2].

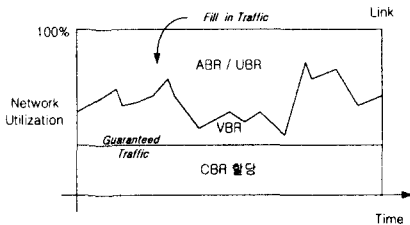


그림 1. ATM 서비스의 대역 할당

ABR(Available Bit Rate)서비스는 통신망의 대역폭을 경제적이며 효율적(best-effort)으로 사용하기 위한 서비스 클래스로 TCP와 같은 데이터 트래픽을 포함하여 현재 가장 중요하게 연구되는 분야 중 하나이다[8].

전송률 기반 폭주 제어 알고리즘은 피드백 기반(feedback based)의 흐름 제어 방식으로 망에서 오는 피드백 정보에 의하여 송신원에서 수신원까지의 셀 전송률을 동적으로 제어한다[4]. 이것은 신속하고 공정한 대역 할당과 안정상태로의 수렴, 제어정보(RM 셀)의 에러 발생과 분실에 대한 강력한 대처를 통해 안정된 전송을 제어하는데 그 목적이 있다[10].

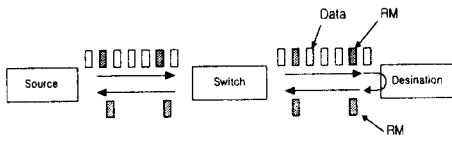


그림 2. ABR 트래픽 관리 모델

ABR 서비스를 위해 제안된 대표적인 스위치 알고리즘들은 폭주 정보의 전달 방식에 따라 EFCI(Explicit Forward Congestion Indication), RR(Relative Rate), ER(Explicit cell Rate) 알고리즘으로 구분된다[2,4,7,9].

ATM 포럼을 통해 제시된 ER 스위치에는 EPRCA(Enhanced Proportional Rate Control Avoidance)와 폭주회피 기술 중심의 ERICA(Explicit Rate Indication for Congestion Avoidance), CAPC(Congestion Avoidance using Proportional Control), NIST(National Institute Standards of Technology) 알고리즘 등이 있다[2].

EPRCA는 1994년 9월 ATM 포럼에 소개된 전송률 기반 폭주제어 방법으로, 기존의 PRCA 방법에 fair share 계산을 통한 ER 개념을 도입하여 VC간의 불공평성을 크게 개선한 방식으로[1], 전송률을 조정하기 위해 ABR 송신원에 대해 주로 지능적 표시(intelligent or selective marking) 방법을 사용한다[20].

EPRCA 방식은 공평성의 측면에서는 좋은 방법이지만, 각 출력 포트 마다 MACR 값을 계산하는 하드웨어와 적정 기간마다 전송률을 올려주는 타이머가 송신원에 필요하며, RM 셀에 실려오는 정보를 보고 가상경로의 적정 전송률을 계산할 하드웨어도 구현되어야 한다[38]. 또한 MACR 계산에 필요한 부동소수점 나눗셈을 피하기 위하여 지수적 평균기법을 이용하여 근사치를 구하지만, 이것은 각 연결의 대역폭 할당에 또 다른 불공평성을 가져온다. 이런 문제점 해결을 위해 제안된 것이 MMRCA 방식이다.

피드백 메카니즘이란 ATM 네트워크 상에서

ABR 서비스에서만 정의되어 있는데 피드백을 통해서 전송률을 조정할 수 있다. 피드백 제어는 크레딧 기반과 전송률 기반 방식으로 분류할 수 있는데 ATM포럼에서는 전송률 기반 방식을 표준으로 한다. 이것은 일반적으로 종단간 폭주 제어가 수행되며, 망 내의 폭주 상황에 따라 송신원의 전송률을 직접 제어한다[19].

EFCI 스위치는 구현은 간단하지만 폭주 정보가 수신원을 거쳐 송신원에 도착하므로 망 상황에 대한 제어에 지연 시간이 길어져 ACR과 큐 길이의 변동이 심하다. 따라서 피드백 시간이 길어지는 WAN 환경에서는 셀 손실과 링크의 효율적인 이용이 어렵다[22]. 그러나 가장 간단한 네트워크의 피드백 메카니즘이 되며, RM 셀과 같은 폭주 정보를 직접 이용하여 즉시 송신원에게 폭주 정보를 전달할 수 있다는 장점이 있다.

ER 스위치는 망의 가용대역폭을 최대한 공정하게 각 VC에게 분배하기 위하여 공정대역폭(fair share)을 계산하여 되돌아가는 RM 셀에 실어 송신원으로 되돌려 보내는 신속하고 유연한 지능적 스위치이다. ER 스위치는 EFCI 스위치의 단점은 해결할 수 있으나 VC의 증가에 따른 스위치 구현이 복잡한 단점이 있다. 이처럼 EFCI 스위치와 ER 스위치의 기본적인 차이 때문에 같은 VC 경로에 있는 이들의 상호작용은 문제가 발생된다[2,10,12]. 그림 3은 ACR에 대한 피드백의 영향을 나타낸 것이다[21].

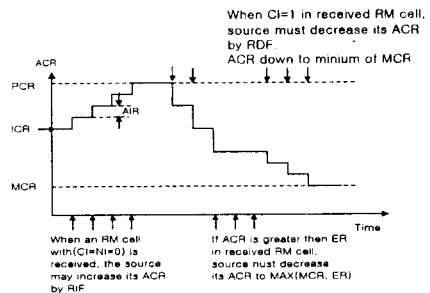


그림 3. ACR의 변화

ER 스위치는, 폭주 판단 기준으로 큐 길이와 입력률의 변화값이 사용된다. 큐 길이만을 기준으로 폭주를 판단하는 알고리즘으로는 EPRCA, MMRC, DMRCA 등이 있으며, 입력율을 주기적으로 관찰하여 폭주를 미리 회피하는 알고리즘으로 ERICA, CAPC, NIST 스위치 알고리즘 등이 제안되어 있다[3,7,11,22,23].

EPRCA는 전송률의 선택적인 조정을 위한 공평성의 기준으로 모든 VC 전송률의 평균값을 사용하기 때문에 MACR이 실제로 계산되어도 불공평성(unfairness)과 수렴(convergence) 문제가 뒤따른다. 폭주 발생 시 MACR 이상의 전송률을 지닌 모든 송신원의 전송률을 동일한 값으로 감소시키는 것은 대역폭 할당에 또 다른 불공평성을 초래한다.

MMRCA[26]는 최대 전송률(Maximum Rate)과 최소 전송률(Minimum Rate)을 기반으로 지능적 표시 방법을 사용하며 EPRCA를 개선한 알고리즘으로, 폭주 상태를 파악하기 위한 QT와 DQT 두 개의 임계치와 입력 채널 중 최대 전송률 값(MAX)과 최소 전송률 값(MIN)을 갖는 채널 MAX_VC, MIN_VC를 주요 변수로 가지고 있다[23,24,26].

본 논문은 기존 ER 스위치 알고리즘의 장.단점을 분석하고, EPRCA 스위치 알고리즘의 문제점을 개선한 알고리즘을 제안한다. 그리고 제안 알고리즘에 대한 성능을 NIST 시뮬레이터를 이용하여 해석한다.

2. 송신원 모델의 파라미터

망 모델은 N개의 동질(homogeneous) 송신원들이 하나의 병목 링크 LCR(link cell rate)을 공유하며, 링크 이용 효율을 고려하여 큐의 최소값이 항상 0 이상으로 유지되며, 큐 길이의 최대값은 주어진 조건의 버퍼 크기를 초과하지 않는다고 가정한다. 그림 5의 상하단의 선은 망의 피드백 정보를 수신원(DES)에서 송신원

(SES)으로 전송하는 것을 나타낸다. 송신원 SES1은 지연이 없는 단일 Hop으로 가정하며, SES2는 송.수신 지연이 발생하는 multi hop으로 가정한다.

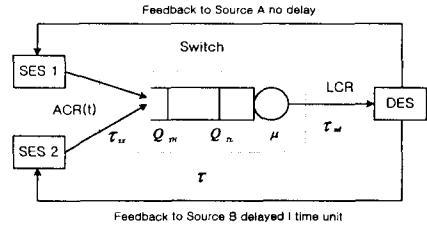


그림 5. 단일 모델

LCR : 병목 링크의 전송 용량

ACR_{max} : 안정 상태에서 송신원의 ACR 최대값

ACR_{min} : 안정 상태에서 송신원의 ACR 최소값

Q_{TH} : 폭주 발생 판단을 위한 버퍼의 상한 임계치

Q_{TL} : 폭주 해제 판단을 위한 버퍼의 하한 임계치

Q_{max} : 안정 상태에서 스위치 큐 길이의 최대값

Q_{min} : 안정 상태에서 스위치 큐 길이의 최소값

μ : 스위치의 처리률

τ_{sx} : 송신원에서 병목 스위치까지의 전파지연

τ_{xd} : 스위치에서 수신원까지의 전파지연

τ_{xds} : 스위치에서 수신원을 거쳐 송신원까지의

피드백 정보 전파지연 (= $\tau_{sx} + 2 \cdot \tau_{xd}$)

송신원의 n 번째 전송률인 R_n 은 선형적(linear)으로 b 만큼 증가하거나, d 만큼 지수적(exponential)으로 감소한다[40].

$$R_n = R_{n-1} + b \quad (1)$$

$$R_n = dR_{n-1} \quad (2)$$

$Q(t)$ 는 시각 t 일 때의 스위치의 큐 길이를 뜻하며, $-\frac{d}{dt}Q(t)$ 는 다음과 같이 정의된다.

$$\frac{d}{dt} Q(t) = \begin{cases} 0 & \text{if } Q(t)=0 \text{ and } ACR(t-\tau_w) < \mu \\ ACR(t-\tau_w) - \mu & \text{otherwise} \end{cases} \quad (3)$$

ρ 는 큐 길이의 증감을 나타내며 단위시간동안 전송한 데이터 패킷의 수에서 도착한 패킷의 수를 뺀 값이다.

$$\rho(t) = \begin{cases} 0 & \text{if } Q(t)=0 \text{ and } ACR(t-\tau_w) < \mu \\ \mu - ACR(t-\tau_w) & \text{otherwise} \end{cases} \quad (4)$$

3. 송신원 모델에서의 평형상태

다음은 송신원 모델을 폭주 여부와 버퍼의 상황에 따라 3가지로 구분하여 ACR의 평형 상태를 구분한 것이다.

□ 상황1 비 폭주, 빈 버퍼 아님, $Q(t) \neq 0$

폭주를 발견하지 못하였기에 RM 셀의 설정은 $CI=0$ 이며, 버퍼도 비워진 상태가 아니기 때문에 BRM 셀은 $\frac{LCR}{N \cdot Nrm}$ 의 전송률로 송신원에 도착한다. N 은 송신원 수이다. 단일 연결을 가정하면 $\frac{LCR}{Nrm}$ 이 된다. 송신원의 ACR은 BRM 셀이 도착하면 이미 설정된 PCR에 도달할 때까지 전송률을 $Nrm \cdot AIR$ 로 증가시킨다. ACR의 증가는 단일 송신원 모델인 경우 다음과 같이 나타낼 수 있다.

$$\frac{d}{dt} ACR(t) = \frac{LCR}{Nrm} \cdot (Nrm \cdot AIR) \quad (5)$$

$$= LCR \cdot AIR \quad (6)$$

□ 상황2 비폭주, 빈 버퍼, $Q(t) = 0$

전송 초기와 같이 버퍼가 비워져 있을 경우 큐의 서비스율은 송신원의 ACR과 같다. 따라서 시간 t 경과 후 BRM 셀의 전송률은 $(t-\tau)$ 시간 이전 송신원의 ACR에 의존한다.

$$\frac{d}{dt} ACR(t) = \frac{ACR(t-\tau)}{Nrm} \cdot (Nrm \cdot AIR) \quad (7)$$

$$= ACR(t-\tau) \cdot AIR$$

□ 상황3 폭주 발생, 빈 버퍼 아님, $Q(t) \neq 0$

스위치의 폭주 상태가 확인되면 ACR은 BRM 셀이 도착할 때까지 MCR 이하로 지수적으로 감소한다. 감소계수는 $\frac{Nrm}{RDF}$ 이다. BRM 셀 도착시 송신원의 전송률은 빈 버퍼가 아닌 경우와 같이 $\frac{LCR}{Nrm}$ 이다.

$$\begin{aligned} \frac{d}{dt} ACR(t) &= -ACR(t) \cdot \frac{LCR}{Nrm} \cdot \frac{Nrm}{RDF} \\ &= -ACR(t) \cdot \frac{LCR}{RDF} \end{aligned} \quad (8)$$

4. ER 알고리즘의 개선 방안

지금까지 제안된 전송률 기반 폭주 제어 방법은 대부분 평균 큐 길이 Q 에 의해 송신원의 전송률을 조정한다[4,9,15]. 이 방법들은 다음과 같은 결점을 가진다[25].

- Q 의 값이 Q_{TH} 보다 크면서 큐의 길이가 감소하고 있는 상황에서도 송신원에서 전송률을 더욱 감소시킨다.

- Q 의 값이 Q_{TL} 보다 작으면서 큐의 길이가 증가하고 있는 상황에서 송신원에서 전송률을 더욱 증가시킨다.

- 이 같은 이유로 전송률의 최대값 ACR_{max} 와 ACR_{min} 의 차이가 커져 망 자원 사용의 효율을 감소시킨다.

EPRCA 알고리즘을 개선한 MMRCA 알고리즘은 구현은 간단하지만 응답 속도가 낮은 단점이 있다[26]. 이것은 큐 길이가 임계치 DQT 값 이상인 경우 ER 값을 낮추는 방법은 사용되지만, CI 값은 1로 설정하지 않기 때문이다. 망 전체의 응답 속도가 늦어지면 셀 손실의 발생도 예상되므로 본 논문에서는 큐 길이가 DQT 보다 큰 경우 RM 셀의 $CI=1$ 로 설정하여 전송률의 급속한 증가로 인한 스위치에서의 폭주 발생을 송신원에서 신속히 알게 하여 응답 속도를 개선한다.

폭주 판단 방법은 큐 임계치 방식, 부하 임계치 방식, 큐 증가 임계치 방식으로 나눌 수 있다. 본 논문에서는 큐 임계치와 큐 길이의 증감 상태를 동시에 사용하는 방식을 이용하여 폭주 판단을 더욱 신속히 할 수 있는 스위치 알고리즘을 제안한다.

폭주 통지 방법은 BRM 셀의 CI 비트만을 사용하거나, NI 비트를 동시에 사용하면 망의 상태를 3가지로 구분하여 송신원에 알릴 수 있다.

표 1. CI 비트와 NI 비트의 설정[25]

Q 길이	Q 길이의 증감(ρ)	CI, NI 설정
$Q \geq Q_{TH}$	$dQ/dt \geq 0$	CI = 1
	$dQ/dt < 0$	NI = 1
$Q_{TL} < Q < Q_{TH}$		NI = 1
$Q \leq Q_{TL}$	$dQ/dt > 0$	NI = 1
	$dQ/dt \leq 0$	no action

○ Q_{TH} 보다 Q 의 값이 크면서 큐 길이가 감소하고 있는 경우, 송신원에서 전송률을 감소시키지 않더라도 현재의 전송률로 큐가 감소하게 되므로 망 정보가 변경될 때까지 송신원의 ACR을 변경하지 않는다.

○ Q_{TL} 보다 Q 의 값이 작으면서 큐 길이가 증가하고 있는 경우, 송신원에서 전송률을 증가시키지 않더라도 현재의 전송률로 큐가 증가하므로 망 정보가 변경될 때까지 송신원의 ACR을 변경하지 않는다.

○ Q_{TH} 와 Q_{TL} 사이에 큐 길이가 있는 경우, NI 비트를 설정하여 송신원 ACR을 유지한다. 제안 ER 알고리즘은 다음과 같다.

```

if Queue Length  $\geq Q_{TH}$  /*Highly Congested Queue*/
then
  if  $dQ/dt \geq 0$ 
  then decrease rate of connection i
  RM, CI = 1
  else
  
```

```

if  $dQ/dt < 0$ 
then
  RM, NI = 1
else
  if Queue Length  $\geq Q_{TL}$  /*Just About Congested Queue*/
  then
    if  $CCRI \geq MIN * IPF$ 
    then decrease rate of connection i
    else
      if  $MAX - MIN \geq MX\_MN\_DIFF$ 
      then
        if connection  $\neq MAX\_VC$  connection
        then increase rate of connection i
        else decrease rate of connection i
      else decrease rate of connection i
    else
      if Queue Length  $< Q_{TL}$  /*Queue is Uncongested*/
      then
        if connection  $\neq MAX\_VC$  connection
        then increase rate of connection i
        else do not touch connection i
      
```

5. 성능 분석

본 장에서 성능 분석에 고려한 스위치 알고리즘은 EPRCA 스위치 알고리즘과 본 논문에서 제안한 IPRCA(Improved Proportional Rate Control Algorithm) 스위치 알고리즘이다.

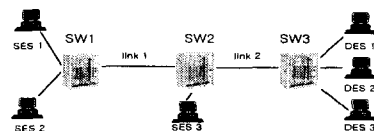


그림 6 시물레이션 모델

본 논문에서 시물레이션 모델 망은 기본적으로 3개의 ATM 스위치와 SES 3, DES 3대로 구성된 parking lot 모델이다. 각 링크는 그림 6 처럼 155Mbps의 전송 속도를 가진다. 시물레이션은 UNIX 환경 기반의 NIST ATM Network Simulator Ver.4.0와 Matlab 5.3을 사용하였다. 이 구성은 공정성(fairness) 연구에 일반적으로 많이 사용된다. 본 논문에서 사용한 3개의 스위

치로 구성된 모델의 매개변수는 다음과 같다.

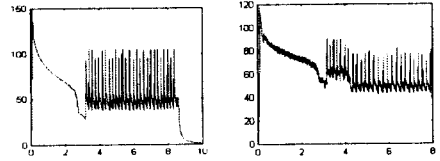
- 모든 송신원은 스위치까지 같은 거리와 지연속도를 가진다.(homogeneous)
- 송신원과 스위치 사이는 1km 이며, SES1-DES1, SES2-DES2, SES3-DES3 간 전송을 가정한다.
- 스위치간 거리는 MAN 환경은 50km, WAN 환경에서 1,000km 이다.
- 링크 전송속도는 155Mbps이며,
- 종단간 지연은 25msec, 스위치 1과 3 사이는 23.5msec, 각 링크는 0.5msec 이다.
- 모든 송신원들이 동시에 전송을 하는 경우 링크 2가 병목점 이다.
- 송신원 s1과 s2는 ABR 트래픽을, 송신원 s3는 VBR 트래픽을 전송을 가정한다.

표 2 송신원의 ABR 매개변수

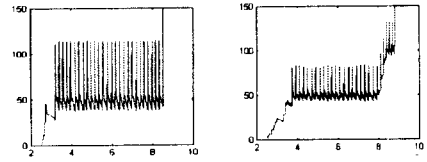
PCR	Peak Cell Rate	150Mbps
MCR	Minium Cell Rate	1%
ICR	Initial Cell Rate	PCR/10
RIF	Rate Increase Factor	1%
RDF	Rate Decrease Factor	1/64
MX_MN_DIFF	Max Min Difference	10.0%
Nrm	RM Cell opportunity	32
Mrm	control cell allocation	2
Trm	minium interval of RM cells	100
Crm	# of RM cells without control	32000
CDF	Cutoff Decrease Factor	1/2
ADTF	ACR Decrease Time Factor	0.5ms
Q _{TH}	High Queue Threshold	600
Q _{TL}	Low Queue Threshold	300

송신원 s1과 s2는 시뮬레이션 시작과 동시에 전송을 시작하여 850 ms까지 트래픽 전송을 하며, 송신원 3은 250 ms부터 전송을 시작하여 1,000 ms까지 트래픽을 전송한다.

○ ACR의 변화



(a) s1 - EPRCA (b) s1 - IPRCA
그림 6 LAN 환경에서 ACR 변화 - s1, s2

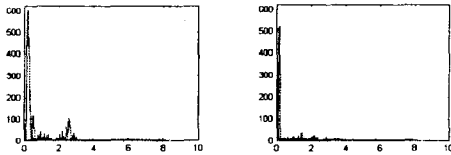


s3 - EPRCA s3 - IPRCA
그림 7 LAN 환경에서 ACR 변화 - s3.

송신원 s1과 s2에서의 ACR의 전송률 변화는 EPRCA와 제안한 IPRCA의 각각 스위치에서 거의 동일한 변화를 보이고 있다. 송신원 S1과 S2에서 전송 초기 250msec 동안 제안 EPRCA 스위치에 비해 IPRCA가 약간의 ACR 진동을 보이고 있지만, s3가 전송을 시작하는 250msec에서는 EPRCA가 극심한 ACR oscillation을 나타낸다. 250msec 이후 평형 상태에서도 IPRCA가 EPRCA에 비해 ACR의 진동 폭이 적고 안정적이다. 그림 7에서 850msec 이후에 송신원 S3가 ACR을 증가 시킬 경우에도 기존 EPRCA보다 제안한 IPRCA가 시간이 더 소요되는 것은 큐 길이의 증가로 폭주를 판단하고 BRM 셀의 NI 비트를 설정하여 송신원으로 되돌려 보내기 위한 feedback 지연의 영향이라 생각된다. 전송률 진동폭의 크기는 전송되는 데이터의 버스트(burstness) 정도를 나타낸다. 전송률 진동폭이 클수록 데이터의 버스트 정도는 커지며, 이것은 큐의 급속한 증가를 야기하여 대용량의 버퍼를 요구하며 제한된 크기의 버퍼 내에서 오버플로우를 발생시킬 수 있다[25].

○ 스위치 큐 길이 변화

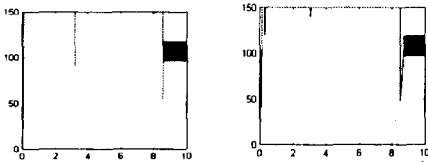
그림 8은 SW1에서의 큐 길이 변화를 나타낸 것이다. 전송 초기에 송신원 s1과 s2가 동시에 전송을 시작하기 때문에 SW1 에 폭주 현상이 나타나며, 송신원 s3가 250msec 후에 전송을 시작하므로 역시 폭주가 발생하여 큐 길이가 증가한다. 스위치를 최대한 활용하기 위해서는 스위치의 큐에 어느 정도의 데이터가 적재되어 있어야 트래픽의 순간적인 변화에 의해 발생하는 가용 대역폭을 이용하여 셀을 전송할 수 있어, 버퍼의 고갈에 따른 링크 이용 효율을 높일 수 있을 것이다. 이런 관점에 본다면 IPRCA가 EPRCA 보다 유리하다. 그리고 폭주 상태에서 평형 상태로의 회복도 제안안이 빠르다.



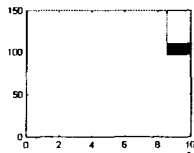
(a) EPRCA (b) IPRCA

그림 8 스위치 큐 길이의 변화 - LAN 환경

○ 링크의 이용 효율



(a) EPRCA (b) NIST



(c) IPRCA

그림 9 링크 2의 이용 효율 - LAN 환경

링크 2의 이용 효율을 비교하기 위해 기존의 EPRCA, NIST, ERICA 스위치 알고리즘을 함께 비교하였다. 그림 9에서 보듯이 링크 활용에 대한 효율이 NIST 스위치가 가장 뒤떨어진다. 이런 현상은 폭주 회피 기술로 제안된 NIST 알고리즘 뿐 만 아니라 MACR을 이용하여 ACR을 산정하는 모든 알고리즘에 공통된 결과이다. NIST의 경우 전송 초기 또는 전송 중에 ACR을 증가 시킬 때는 AVF를, 감소 시킬 때는 MACR에 MRF를 곱하여 계산하기 때문에 링크 이용의 효율을 저하시킨다. 그림에서 EPRCA와 NIST는 링크 상에 전송률이 변화하는 250msec와 850msec에서 링크 이용 효율의 감소를 가져 온다. 표 3의 평균 링크 이용 효율도 제안한 IPRCA가 95.38로 가장 우수하다.

표 3 링크2의 평균 이용 효율.

구분	ERICA	EPRCA	NIST	IPRCA
LAN	91.72	93.44	94.54	95.38

6. 결론

본 논문에서는 전송률 기반 폭주 제어 스위치 중에서 대표적인 ER 스위치 알고리즘들에 대해 소개하고, ATM 포럼에서 단일 표준안으로 채택된 EPRCA(Enhanced Proportional Rate Control Algorithm) 방식의 성능을 보다 개선한 IPRCA(Improved Proportional Rate Control Algorithm) 스위치 알고리즘을 제안하여 그 성능을 시뮬레이션을 통해 비교 분석하였다.

EPRCA 알고리즘은 송.수신원 사이에 round-trip 지연이 크거나 BRM 셀에 의해 폭주 정보를 받은 경우, 망에 과도한 트래픽의 유입으로 급격하게 버퍼의 수위가 높아진 경우에는 망 전체의 응답 속도가 늦어져 셀 손실이 발생한다. 폭주 판단을 위해 큐 임계치만을 이용하는 방법은 가장 일반적인 방법이지만 스위치가 폭주를 판단하는 데 항상 지연이 발생하

게 된다. 이런 문제점 해결을 위해 폭주 통지 방법으로 CI 비트만 사용할 경우 ACR의 진동이 발생한다. NI 비트를 동시에 사용할 경우는 NI가 1로 설정된 BRM 셀을 받은 송신원은 전송률을 그대로 유지시킬 수 있기 때문에 ACR의 진동을 줄일 수 있다.

본 논문에서는 폭주 판단 방법으로 큐 길이의 증감 상태를 큐 임계치와 동시에 사용하는 방식을 채택하여 스위치에서의 폭주 발생을 송신원에서 신속히 알게 하여 응답 속도를 개선하였으며, 폭주 통지 방법으로는 망이 폭주 상태에 있으면 CI 비트를 1로 설정하며, 폭주 해제나 발생이 예상되면 NI 비트를 1로 설정한다. 폭주 해제 상황이면 BRM 셀의 CI 비트와 NI 비트는 수신된 그대로 다음 스위치로 전달된다.

시뮬레이션을 통하여 EPRCA, NIST와 함께 제안한 IPRCA 스위치 알고리즘의 성능을 LAN 환경에서 비교한 결과 ACR 변화에 따른 전송률의 안정성은 제안 IPRCA가 EPRCA보다 작은 진동이 발생하지만 이것은 NIST 알고리즘의 경우와 같이 CI, NI 비트를 이용하여 ACR을 계산하기 때문이다. 그러나 진동 폭은 적기 때문에 EPRCA처럼 burstness에 의한 큐의 급속한 증가나 버퍼 내의 오버 플로우 현상은 적을 것으로 생각된다. 스위치의 큐 길이의 신속한 적응도 EPRCA, NIST 보다 바람직하다. 때문에 폭주 상태에서 평형 상태로의 복귀가 EPRCA 보다 바르며 버퍼의 고갈에 따른 링크 이용 효율도 높을 것으로 예측된다.

결론적으로 스위치 알고리즘 설계 시 CI 비트와 함께 NI 비트를 사용하는 방식이 바람직하며 폭주 발생과 해제의 판단은 버퍼 임계치와 큐 길이의 변화율을 함께 고려함이 바람직하다.

앞으로 평형 상태에서 버퍼의 수위를 진동 없이 유지할 수 있는 보다 효율적인 기술 개발이 요구된다. 또한 ERICA, CAPC 등 다른 ER 스위치 알고리즘 하에서의 안정성 구축, WAN

환경에서의 propagation 지연 문제 등 다양한 망 상황에 따른 알고리즘 최적화를 위한 지속적인 연구가 필요하며, VBR 등 다른 서비스와 공유될 경우를 고려한 알고리즘의 개발을 계속해 나갈 것이다.

[참고문헌]

- [1] R. Jain, "Congestion control and traffic Management in ATM Networks Recent Advanced and A Survey", *ATM Forum 95-1599*, December 1995.
- [2] "ATM Forum Traffic Management Specification Version 4.1," September 1999, available as <ftp://ftp.atmforum.com/pub/approved-specs/AF-TM-0121.000>
- [3] F. Chiussi, Y. Xia, and V.P. Kumar, "Dynamic Max Rate Control Algorithm for Available Bit Rate Service in ATM Networks", *Proc. GLOBECOM 96*, pp. 2108-2117, Nov. 1996.
- [4] Hiroyuki Ohsaki, Masayuki Murate and Hideo Miyahara, "Stability of Rate-Based Congestion Control Algorithm, for ABR Service Class in ATM Networks", *IEEE ATM '98 Proceedings*, May 26-29, 1998.
- [5] Saverio Mascolo, Mario Gerla, "An ABR congestion control algorithm feeding back available bandwidth and queue level", *IEEE ATM '98 Proceedings*, May 26-29, 1998.
- [6] S. Mascolo, D. Cavendish, M. Gerla, "ATM Rate Based Congestion Control Using a Smith Predictor:an EPRCA Implementation", *IEEE INFOCOM '96*, March 1996.
- [7] Fabio M. Chiussi, Ye Xia, Vijay P. Kumar, "Virtual Queueing Techniques for ABR Service: Improving ABR/VBR Interaction", *IEEE INFOCOM'97 Vol.2*, 1997.
- [8] Lotfi Benmohamed and Y.T.Wang, "A Control-Theoretic ABR Explicit Rate Algorithm for ATM Switches with Per-VC Queueing", *IEEE INFOCOM '98*, Vol.1

- [9] Timothy Kwok, *ATM The New Paradigm for internet, Intranet & residential Broad Services & Applications*, Prentice Hall, 1998.
- [10] Y. Chang, N. Golmie, and D. Su, "Interoperability Analysis between EFCI and ER Switch Mechanisms for the New End System Behavior", *ATM Forum/95-0396R1*, April 1995.
- [11] S. Muddu, Fabio M. Chiussi and Christos Tryfon as, "Max-Min Rate Control Algorithm for Available Bit Rate Service in ATM Networks", *ICC '96*
- [12] Dong-Ho Kim, Jang-Kyoung Kim, and You-Ze Cho, "Performance evaluative rate marking switches for ABR service in ATM networks", *Globecom'99*, December 1999.
- [13] 권 율, 박홍식, 강석열, "ATM 정합용 소자 개발 동향", *주간기술동향*, TIS-97-31, 1997, 8.
- [14] 이병기, 강민호, 이종희, *광대역정보통신*, 1994년 9월, 교학사.
- [15] 임주환 외, *ATM 교환*, 홍릉과학출판사, 1996.
- [16] 이우정, 박홍식, 황치정, "ATM망에서 ABR 서비스를 위한 트래픽 제어 연구", *한국통신학회논문지*, '95. 8-9 제20권 제8호.
- [17] 임주환, 한치문, 전병천, "ATM 교환시스템 구성기술 및 개발현황", *한국통신학회지*, 제11권 제12호, 1994, 12.
- [18] 송주영, "초고속 정보통신망의 필요성 및 요구사항", *한국통신학회지*, 제11권 제12호, 1994, 12.
- [19] 조유제, "ABR 서비스를 위한 폭주제어 기술동향", *텔레콤*, 제11권, 제1호, 1995. 6.
- [20] 이철효, 조유제, "ATM 망에서 ABR 서비스를 위한 EFCI 스위치와 ER 스위치 간의 상호 운용성 분석", *정보과학회논문지*, 제24권 제6호, 97. 6.
- [21] 류호용, 박권철, 박광채, "동적 대역폭 할당을 이용한 ABR 트래픽 제어 방식에 관한 연구", *한국통신학회논문지*, '99-12 Vol.24 No.12B
- [22] 김병철, 김동호, 조유제, "ABR 흐름 제어를 위한 효율적인 명시율 피드백 스위치 알고리즘", *한국통신학회논문지*, '99-9 Vol.24 No.9A
- [23] 이은봉, 이재용, "ATM망에서 랜덤 혼합 검출 방식을 이용한 효율적 ABR 트래픽 제어알고리즘", *한국통신학회논문지*, '99-11 Vol.24 No.11A
- [24] 이시정, 전석희, 김 남, "ATM Network에서 ABR 서비스의 응답속도 개선 방안에 관한 연구", *한국통신학회논문지*, '99-1 Vol.24 No.1B
- [25] 박장연, 옥명진, 최양희, "고속통신망 환경에서의 큐 상태 변화를 이용한 전송률 기반 흐름제어 기법", *정보과학회논문지(A)*, 제22권 제10호(95.10)
- [26] S. Muddu, Fabio M. Chiussi and Christos Tryfon as, "Max-Min Rate Control Algorithm for Available Bit Rate Service in ATM Networks", *ICC '96*