

전압형 HVDC 시스템 제어기설계

김찬기, 곽주식, 고봉연, 우정옥, 심응보, 정길조
전력 연구원

Voltage Source HVDC System Controller Design

C.K.Kim, J.S.Kwak, B.U.Ko, J.W.Woo, U.B.Shim, G.J.Jeong
KEPRI

ABSTRACT

This paper deals with HVDC Light(High Voltage Direct Current) system using space vector PWM(SVPWM) method. Because the system of this paper has d-q control scheme for HVDC Light system. HVDC Light system represented in this paper is capable of controlling active and reactive power independently. For this system, V-I curve and control methods are proposed. Also this paper describes the design of a digital system for applications in power converters such as those that would be used in the next generation of HVDC system. Finally, HVDC system is implemented using DSP TMS320C31

그러나 스웨덴의 ABB사는 1999년 스웨덴 본토와 고틀랜드 섬 사이를 전압형 컨버터를 이용하여 AC 계통을 연계한 "HVDC Light"를 개발하여 상업 운전하고 있다. 이 HVDC Light의 목적은 고틀랜드 섬에는 발전기기가 없기 때문에 육지의 전원을 이용하여 바로 고틀랜드 섬에 전력을 공급한다는 점과 ABB사의 전압형 HVDC 시스템의 실용화에 대한 시험을 목적으로 운전되고 있다. 이 시스템은 일반적으로 BTB의 기능도 가지고 있으나 육지의 전력을 섬에 전송하는 방식이 기본 방식이며 스위칭 패턴은 PWM 방법을 사용하고 있고 AC/DC 컨버터의 입력 단과 인버터의 출력 단에는 PWM스위칭 방법에 따라 발생되어지는 필터가 존재하고 있다. 일반적인 싸이리스터 방식의 HVDC 시스템의 필터 목적은 비교적 큰 고조파를 제거하고 한편으로는 무효전력을 보상하는 것이 주된 목적인 것에 비해 전압형 PWM HVDC 시스템의 필터는 상당히 큰 고조파를 제거하는 기능만을 가지고 있기 때문에 싸이리스터 HVDC 시스템의 필터보다 용량이 상당히 작아도 된다.

1. 서론

표 1. PWM 패턴 방식의 비교

PWM을 사용하는 AC/DC 컨버터는 크게 2가지로 나눌 수 있는데 첫 번째가 전압형 컨버터(Voltage-Source Converter(VSC))이고 두 번째가 전류형 컨버터(Current-Source Converter(CSC))이다. 이러한 컨버터 중에서 HVDC 시스템에서 필요로 하는 대전압·소전류 기능과 무효 전력 문제를 해결할 수 있는 가장 최상의 선택은 Boost 타입의 전압형 컨버터라 할 수 있다. 전압형 컨버터의 또 하나의 장점은 수전 단 측에 회전 기기가 필요 없는 Black Start가 가능하다는 점이다. 이러한 장점에도 불구하고 전압형 HVDC 시스템의 적용이 싸이리스터보다 더딘 이유는 소자의 개발이 충분히 뒷받침이 되지 못했다는 점과 아직 검증되지 못했다는 단점을 가지고 있다.

	공간 전압 벡터 방법	삼각파 비교 방법	사다리꼴 비교방식
스위칭 손실	대(大)	중(中)	소(小)
출력 측 필터용량	소(小)	중(中)	대(大)
제어 정밀도	대(大)	중(中)	소(小)
하드웨어 가격	대(大)	중(中)	소(小)

전압형 컨버터의 구동 알고리즘으로써는 PWM 패턴을 이용하는 것은 PWM 패턴 방식이 전압의 위상과 크기를 순시 적으로 제어할 수 있다는 점이고, PWM 발생 방법으로는 공간 전압벡터 방식(Space Vector PWM),

삼각 파 비교방법 그리고 사다리 파 비교방식이 있다. 각각의 방식은 나름대로 장단점이 있는데 각각의 비교는 표 1과 같다. HVDC 시스템에서 가장 중요한 요소로 인식되는 것 중에 하나가 HVDC 시스템이 계통에 연계되었을 때 HVDC 시스템이 고조파원(Harmonic Source)이 되어서는 곤란하다는 점과 빠른 스위칭으로 인해 스위칭 손실이 커져 HVDC 시스템의 열화가 빨라지면 곤란하다는 점이다. 따라서 정밀도가 높은 PWM 패턴 방식이 항상 우수하다고는 볼 수 없으며 고조파를 제거하기 위한 필터의 경제성과 스위칭 손실에 따른 시스템 정격의 상승이나 열화 그리고 손실을 고려하여 PWM 발생 방법을 비교 검토하여야 한다. 표 1에서 비교해 본 여러 가지 PWM 발생 방법 중에서 스위칭 손실과 필터의 용량에 가중치를 두어 각각의 PWM 발생기법을 비교해 보면 HVDC 시스템에서 가장 적당한 방식은 사다리 파 비교 방식이 가장 우수하다 할 수 있으며 이러한 방법은 ABB社의 전압형 HVDC 시스템의 주된 알고리즘으로 채용되고 있다. 그러나 사다리꼴 PWM 패턴 방식은 주기적인 저 차 고조파를 발생시키며 제어의 속응 성과 역률 게어가 다른 방식에 비해 우수하다고 볼 수 없기 때문에 본 연구에서는 공간 전압 벡터 방식을 이용한 전압형 HVDC 시스템의 연구에 기본 제어기로 이용하였다.]

2. 전압형 HVDC 시스템

2.1 전압형 컨버터의 D-Q 모델링

3상 Y-결선 시스템에서 3상 전압의 합은 0[零]이다. 따라서 이 전압은 D-Q축 벡터로 표현이 가능하다. 이러한 D-Q축 벡터영역에서 전압의 표현은 순시 값을 표현하는 것으로 전압이 가지고 있는 상 불평형이나 고조파의 표현도 가능하다. 그리고 D-축을 항상 3상 전압의 한 상에 일치시키면 3상은 다음과 같은 수식으로 표현이 가능하다.

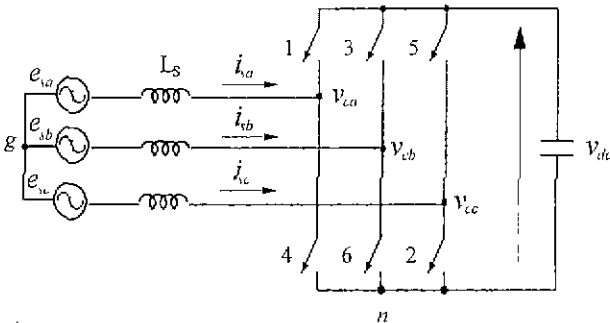


그림 1 전압형 컨버터의 전력회로 모델

$$e_{sa} = L_s \frac{di_{sa}}{dt} + v_{ca} \quad (1)$$

$$e_{sb} = L_s \frac{di_{sb}}{dt} + v_{cb} \quad (2)$$

$$e_{sa} = L_s \frac{di_{sa}}{dt} + v_{ca} \quad (3)$$

여기서, $v_{c@}$ 는 컨버터의 @-상 전압, L_s 은 컨버터의 입력 측의 인덕턴스 그리고 i_{s*} 는 *-상 전류가 된다.

식 (4)는 3상 전압을 정지형 좌표 계로 표현한 방정식을 보여 준다.

$$\begin{bmatrix} f_a^s \\ f_b^s \\ f_c^s \end{bmatrix} = \frac{2}{3} \begin{bmatrix} 1 & -\frac{1}{2} & \frac{1}{2} \\ 0 & -\frac{\sqrt{3}}{2} & -\frac{\sqrt{3}}{2} \end{bmatrix} \begin{bmatrix} f_d \\ f_q \end{bmatrix} \quad (4)$$

식 (5)는 정지형 좌표계를 회전형 좌표계로 표현한 방정식을 보여 준다.

$$\begin{bmatrix} f_q^r \\ f_d^r \end{bmatrix} = \begin{bmatrix} \cos \theta_e & -\sin \theta_e \\ \sin \theta_e & \cos \theta_e \end{bmatrix} \begin{bmatrix} f_a^s \\ f_b^s \end{bmatrix} \quad (5)$$

결론적으로 위의 방정식으로부터 Boost 컨버터의 회로 방정식은 식 (6)과 식(7)로 표현된다.

$$d \frac{i_d^s}{dt} = \frac{1}{L_s} [E - V_d^e - \omega_e L_s i_q^e] \quad (6)$$

$$d \frac{i_q^e}{dt} = \frac{1}{L_s} [-V_q^e + \omega_e L_s i_d^s] \quad (7)$$

여기서, $\omega_e = d\theta_e/dt$.

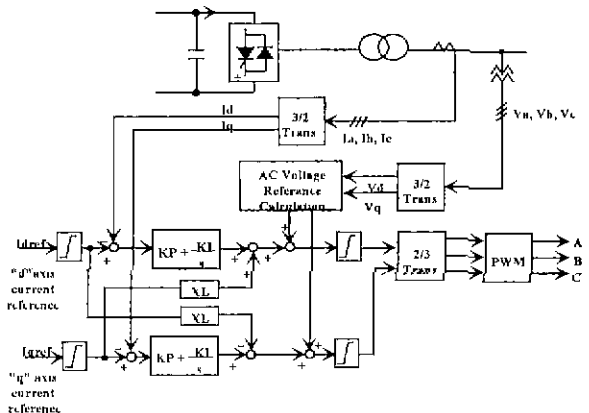


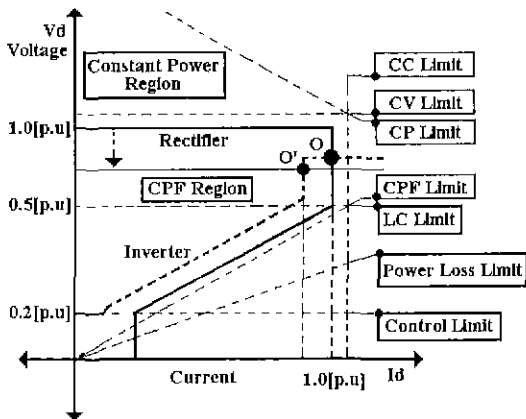
그림 2 컨버터 제어 모델.

식 (6)과 식(7)을 이용하면 전압형 컨버터의 제어 블록은 그림 2와 같이 표현된다. 그림 3은 D-Q축으로 분리된 제어 형태를 보여 주고 있는 것으로써 D-축을 유효

전력을 제어하는 상태로 본다면 D-축은 발전기의 터빈 제어기에 해당된다고 볼 수 있으며 Q-축을 무효전력을 제어하는 상태로 본다면 Q-축은 발전기의 AVR (Automatic Voltage Regulator)로 볼 수 있다. 그림 2는 위에서 논한 전압형 컨버터의 제어 모델을 보여 주고 있다.

2.2 전압형 HVDC 시스템 알고리즘

그림 3은 전압형 HVDC 시스템의 V-I 특성 곡선을 보여 주고 있으며 전압-전류 특성에 대하여 설명하면 다음과 같다. HVDC 시스템은 우선적으로 전력을 전송하는 설비이므로 정전압 제한기 (Constant Voltage Limit)와 정전류 제한기 (Constant Current Limit)가 있다. 그리고 HVDC 시스템의 전력 전송은 동일한 용량에 대하여 전력을 전송한다하더라도 대 전압·소 전류 형태로 전력을 전송하는 방법과 대 전압·소 전류 형태로 전력을 전송하는 방법이 있을 수 있는데 이러한 방법 중에서 대 전류·소 전압 방법은 정상상태 손실과 냉각을 고려하면 문제가 많다. 따라서 그림 3의 전력 손실 제한기 (Power Loss Limit)는 HVDC 시스템의 동작 범위를 대 전압·소 전류 형태를 유지하도록 하는 라인이다.

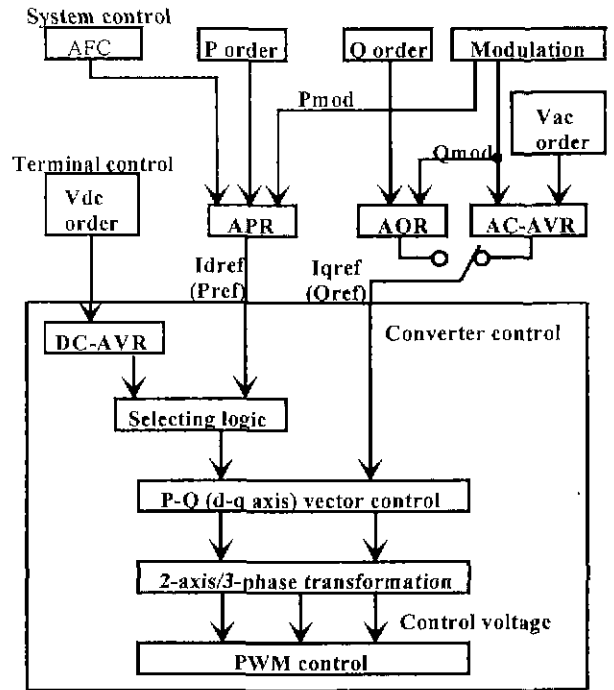


CP : Constant Power, CC : Constant Current, CV : Constant Voltage, LC : Linear Control, CPF : Constant Power Factor, P : operating Point.

그림 3. 전압형 HVDC 시스템의 V-I 특성 곡선

전압형 HVDC 시스템은 기본적인 구성이 위에서 논한 것과 같이 3상 전압을 승압하여 DC 전류를 만들어 주는 Boost 컨버터를 기본으로 하고 있기 때문에 전압/전류 곡선에 제한을 만들어 주어야 한다. Boost 컨버터의 출력 전압과 전류는 샘플링 타임과 입력 전류, 입력 전압 그리고 입력 단의 리액터의 함수가 되기 때문에 역률을

1로 유지시키기 위한 커브(CPF Limit)와 시스템의 제어를 선형적으로 제어하는 선형 제어 커브(LC Limit)로 만들어 줄 수 있다. 그림 3의 정 전력 제한기 (Constant Power Factor Limit)의 우선적인 목표는 일정 역률 각을 유지하는 것이나 이 커브는 AC 계통에 고장이 발생하여 HVDC 시스템이 정격 출력을 발생시킬 수 없을 때 전류의 지령 값을 변환 시켜 주는 VDCL (Voltage Dependant Current Limit) 역할을 한다.



(AFC : Automatic Frequency Control, APR : Automatic active power controller, DC-AVR : Constant DC voltage controller, AQR : Automatic reactive power controller, AC-AVR : Automatic AC voltage controller.)

그림 4. 전압형 HVDC 시스템의 블록도

그림 4는 그림 3에 기반을 두어 만든 전압형 HVDC 시스템의 제어 블록도를 보여 주고 있다. 이 그림에서 보는 바와 같이 전압형 HVDC 시스템은 일반적인 싸이리스터 제어형 HVDC 시스템과 비교하여 유효전력과 무효전력을 동시에 독립적으로 제어 할 수 있다는 장점이 있다. 전력 계통에서 주파수는 유효전력에 관계되는 성분이며 무효전력은 AC 계통의 전압제어에 해당되는 성분이다. 그림 4에서 유효 전력은 Id로 표현되어 주파수 제어나 일정 실효 전력 제어의 출력이 되고 Iq는 무효전력 성분이 되어 AC 전압제어나 일정 무효 전력 제어의 출력이 된다. 전압형 HVDC 시스템은 일반적인 HVDC 시스템과 같이 유효 전류 Id와 컨버터의 DC 출력 전압의 값을 이용하여 최대값/최소값 선택기를 거쳐 동작점이 결정된다. 표 2는 전류 제어 권에 따른 AC/DC 컨버터와

인버터의 최대값/최소값 선택기를 보여 주고 있다.

설비에 따라 정격 전류 용량이 증가함을 볼 수 있다.

표 2 전류 제어권에 따른 HVDC 시스템의 선택기

	주 제어기	부 제어기	선택기
Rectifier(1)	전압	전류	Max.
Inverter(1)	전류	전압	Min.
Rectifier(2)	전류	전압	Min.
Inverter(2)	전압	전류	Min.

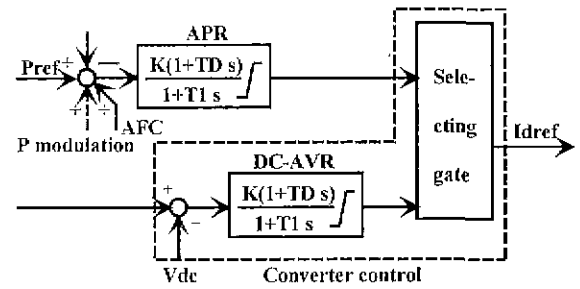
표 2는 Id 즉, 유효 전류에 관계된 제어모드를 결정하는 록-업 테이블을 보여 주고 있는 것이며 무효 전력의 제어모드 결정은 다음과 같다. 전압형 HVDC 시스템은 유효전력과 무효 전력을 임의로 제어할 수 있다는 장점 때문에 STACOM이나 UPFC의 용도로도 사용되어 질 수 있다. 그러나 전압형 HVDC 시스템이 전력의 전송이라는 관점에서 생각해 볼 때 무효전력은 하나의 보조적인 제어 수단이며 의미가 미약해 진다. 따라서 전압형 HVDC 시스템을 전력 전송의 개념으로만 이용할 경우에는 무효전력의 지령 값이 AC 전압이 되는 표 3과 같은 제어 모드가 결정되어진다.

표 3. HVDC System의 제어모드

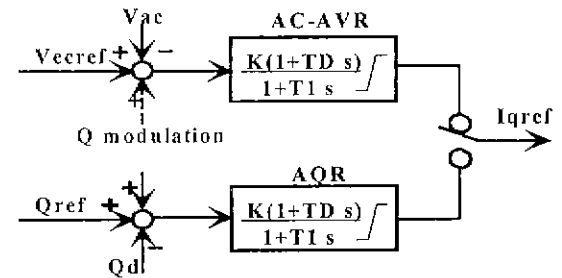
	Reference	Control Mode 1	Control Mode 2
Rectifier	Active Power	APR (including AFC)	DC-AVR
	Reactive Power	AC-AVR	AC-AVR
Inverter	Active Power	DC-AVR	APR (including AFC)
	Reactive Power	AC-AVR	AC-AVR

그림 4에서 보여주는 제어 블록도의 각각의 제어기는 그림 5가 된다. 그림 5 a)는 실효 전력 제어기를 보여 주고 있으며 그림 5 b)는 무효 전력 제어기를 보여 주고 있다. 이 그림에서 "Modulation" 신호는 시스템에 존재하는 저차 고조파를 제거하기 위한 보조 신호이며 계통의 안정화를 위한 신호이다.

전압형 HVDC 시스템이 동작할 수 있는 동작 영역은 그림 6과 같다. 그림 6에서 전압형 HVDC 시스템은 4상한 동작이 가능하며 역률 제어가 가능하다. 그리고 냉각



(a) 실효 전력 제어기



(b) 무효전력 제어기
그림 5. 컨버터의 제어기

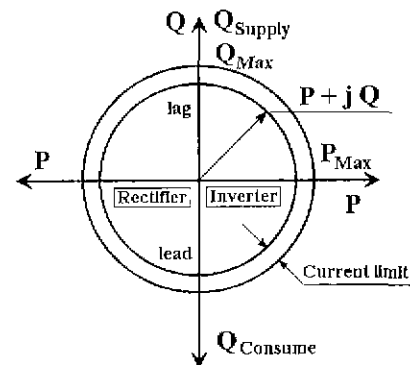


그림 6. P-Q 전압형 HVDC 시스템의 제어가능 영역.

2.3 전압형 HVDC 시스템의 구현

그림 7은 전압형 HVDC 시스템의 시험 구성도를 보여 주고 있으며, 본 연구에서 사용한 제어 보드는 DSP TMS320C31이며, 이 제어 보드는 33.33 MHz에서 동작하며 32-비트 플로팅 포인트 연산이 가능하다. 그리고 시스템의 샘플링 타임은 1[ms]이며 전류 제어기의 샘플링 타임은 100[μs]이다. 그리고 실험에 사용한 시스템의 정격이 낮기 때문에 AC 전압 제어기(AC-AVR)의 기능은 나타나기가 어렵기 때문에 무효전력의 지령은 일정 무효전력 제어 지령 값을 이용하였다. 그리고 전압형 HVDC 시스템의 주된 용도는 섬이나 고립된 계통에 연결되는 것이 주목적이기 때문에 본 연구에서

는 AC/DC 컨버터의 주 제어기는 DC 전압제어기이며 부 제어기는 전류 제어기를 이용하였고 무효 전력제어기의 입력은 일정 무효 전력 제어기 지령값을 이용하였다. 반면에 인버터는 수전단 계통의 전류를 추종하게 하는 것이 주된 목적이기 때문에 주제어기를 전류 제어기로 하였으며 무효 전력 제어기의 지령값은 AC/DC 컨버터와 마찬가지로 일정 무효 전력 지령 값을 이용하였다.

실험에 사용한 시스템의 파라미터는 다음과 같다.

- Input AC voltage : 220[V]
- DC voltage : 380[V]
- System rating : 2[kW]
- Inductance : 0.01[mH]
- Frequency : 60[Hz]

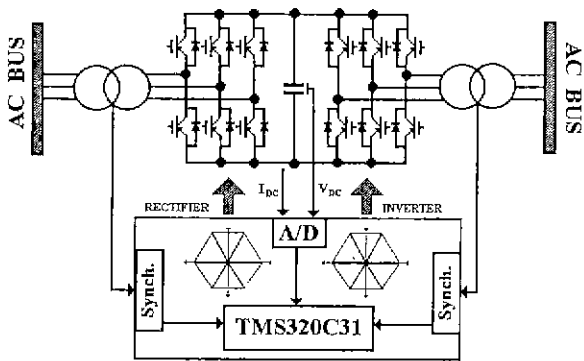


그림 7. 전압형 HVDC 시스템의 실험 시스템 구성

전압형 HVDC 시스템의 제어기는 오버슈트하지 않는 영역에서 동작하도록 하기 위해서 시스템의 댐핑 계수 (ξ)를 1로 셋팅 하였으며 용량이 작은 관계로 주파수 운전이나 AC 정전압 제어(AC-AVR)기능 대신에 정 전력 제어(APR)와 정 전압제어(DC-AVR) 모드로 운전하였다. 그리고 전류의 주도권은 그림 5에서 보는 바와 같이 AC/DC 컨버터에 두었으며 AC 전압의 위상은 AC/DC 컨버터와 인버터가 독립적으로 운전하도록 각각의 AC 버스에서 검출하였다.

2.4 실험 결과 검토

그림 8는 무효전력 운전을 하지 않고 유효 전력만을 전송할 때 DC 전압과 AC 전압과 AC 전류 그리고 전압 앵글을 보여 주고 있다. 그림 8에서 "A"는 DC 출력 전압, "B"는 AC 입력 전압, "C"는 AC 입력 전류 그리고 "D"는 전압 앵글을 보여 주고 있다. 이 그림에서 전압과 전류는 동상을 유지하고 있다.

그림 9는 그림 8와 같은 조건에서 실험한 결과로써 무효전력의 지령 값을 세팅함으로써 AC 전류가 지연되는 현상을 관찰할 수 있으며 이러한 동작은 그림 6의 동작 특성 커브에서 1/4분 면에서 동작함을 보여 주고 있다.

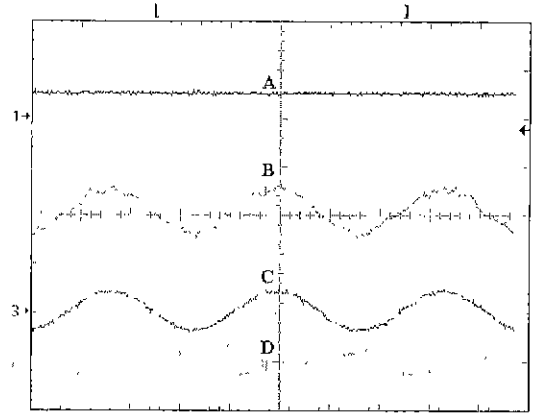


그림 8. 전압형 HVDC 시스템의 제어 성능
(A Channel : DC Voltage, B Channel : Reactive Current, C Channel : Phase Current, D Channel : Angle)

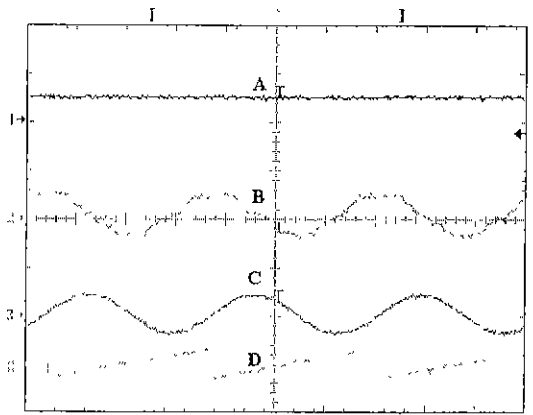


그림 9. 전압형 HVDC 시스템의 제어 성능
(A Channel : DC Voltage, B Channel : Reactive Current, C Channel : Phase Current, D Channel : Angle).

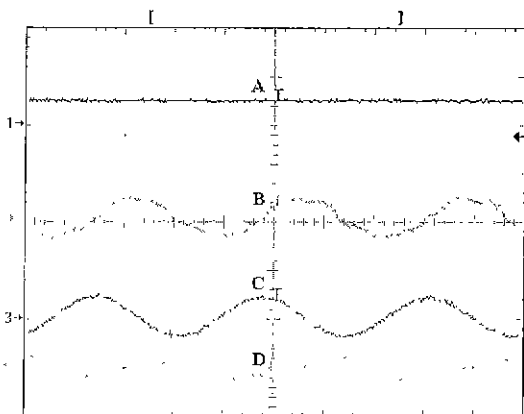


Figure 10. 전압형 HVDC 시스템의 제어 성능
(A Channel : Phase Voltage, B Channel : Phase Current, C Channel : Phase Voltage, D Channel : Angle).

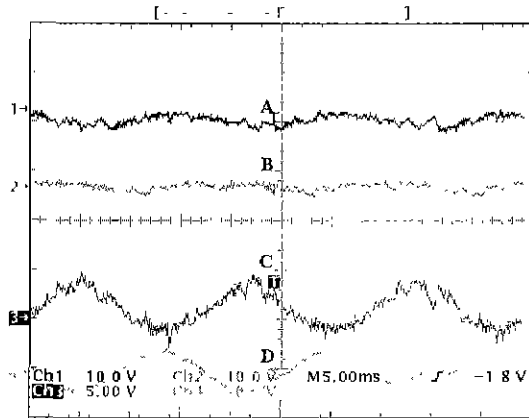


Figure 11. 전압형 HVDC의 인버터 특성

(A Channel : Active current, B Channel : Reactive Current, C Channel : Phase Current, D Channel : Phase current).

그림 10은 그림 8와 같은 조건에서 AC 전류가 무효전력의 값을 그림 9과 반대로 지령했을 때 전상되는 조건을 보여 주고 있는 것으로써 그림 6의 4/4분면에서 동작함을 보여 주고 있다. 그림 8와 그림 9 그리고 그림 10이 하나의 AC/DC 컨버터가 동작하는 현상을 보여주는 것에 비하여 그림 11은 인버터의 동작 특성을 보여 주고 있는 것으로써 "A"가 유효분 전류, "B"가 무효분 전류, "C"가 A 상 전압, 그리고 "D"가 상 전류 파형을 보여 주고 있다. 이 경우에 인버터의 무효전력 지령은 Negative 지령을 하였기에 상 전류와 상 전압의 위상이 반대가 되는 것을 알 수 있다.

3. 결론

본 논문은 전압형 HVDC 시스템의 기술동향 및 제어 알고리즘 그리고 축소형 실험설비를 이용하여 제어 알고리즘의 타당성을 검토하였다. 전압형 HVDC 시스템은 사이리스터 HVDC 시스템과 비교하여 무효전력과 유효전력을 동시에 제어할 수 있고 UPFC의 대용으로도 사용될 수 있다는 점에서 상당히 주목받고 있는 설비임에도 불구하고 국내에서는 깊은 연구가 없었던 것이 사실이다. 본 논문은 우리나라의 계통에 전압형 HVDC 시스템이 연계되기 전에 전압형 HVDC 시스템의 장단점과 타당성을 분석 위한 사전조사 자료이며 전압형 HVDC 시스템이 계통에 연계되기 위해서는 많은 노력이 필요 할 것으로 사료된다

참고 문헌

[1] The IEEE Special Stability Controls Working Group and the Dynamic Performance and Modeling of DC Systems Joint Working Group,

1991, "HVDC Controls for System Dynamic Performance", IEEE Transactions on Power Systems, Vol.6, No.2, pp743-752

[2] R.L. Lee, D.J. Melvold, D.J. Szumlans, L.M. Le,A.7 Finley, D.E.Martin, W.K.Wong. and D.L.Dickmader, 1993, "Potential DC System Support to Enhance AC System Performance in the Western United States", IEEE Transactions on Power Systems, Vol.8, No.1, pp264-274

[3] N.A.Vovos, G.D.Galanos, 1985, "Enhancement of the Transient Stability of Integrated AC/DC System Using Active and Reactive Power Modulation", IEEE Transactions on Power Apparatus and Systems, Vol.PAS-104. No.1, pp.1696-1702.

[4] N. Mohan, T.M. Undeland, W.P. Robbins. "Power Electronics: Converters, Applications and Design" second edition, John Wiley and Sons, 1995.

[5] P.C.Sen, S.D Gupta, "Modulation Strategies of Three Phase PWM Inverters", Canadian Electrical Engineering Journal, Vol. 4, No. 2, 1979.

[6] Manjusha S. Dawande, etc, " Programmable Input Power Factor Correction Method for Switch-Mode Rectifier", IEEE, Trans., Power Electronics, Vol 11, No.4, July, 1996, pp 585 ~ pp.591.

[7] Van der broeck, etc, "Analysis and realization of a pulse width based on voltage space vectors", Conference records of the IEEE/IAS annual meeting, 1986, pp. 244 ~ 251.

[8] H.Yamada, M Sampei, H.Kashiwazaki, C.Tanaka, T.Takahashi and H.Horiuchi, 1990, "GTO Thyristor Applications for HVDC Transmission System", IEEE Transactions on Power Delivery, Vol.5, No.3, pp1327-1335

[9] Z Zhang, J. Kuang, X. Wang, B.T. Ooi, 1993, "Forced Commutated HVDC and SVC based on Phase-shifted Multi-Converter Modules", IEEE Transactions on Power Delivery, Vol.8, No.2, pp712-718