

비트 스트림 제어 알고리즘을 이용한 실시간 통신 서비스에 관한 연구

박종선*, 나상동*

★ 조선대학교 컴퓨터공학과

A Study on the Real-Time Communication Service using Bit Stream Control Algorithms

Chong-Sun Park*, Sang-Dong Na*

Dept. of Computer Engineering, Chosun University

Abstract

ATM은 다양한 종류의 실시간 및 비실시간 트래픽을 지원할 수 있도록 기존의 회선 교환망과 패킷 교환망의 장점을 수용하여 셀이라는 일정한 크기의 패킷을 비동기식 시분할 방식으로 전송하는 방식이다. 이와 같은 ATM은 STM과 달리 대역폭의 효율적인 할당이 가능하므로 기존의 망에서 다루고 있는 데이터 통신 서비스 외에도 고품질의 화상이나 동영상, 멀티미디어 트래픽을 전송하기 위해 적합한 망으로 광대역 통신망의 표준으로 제안되었다. ATM 망에서 트래픽 제어는 실시간 접속에 대한 서비스 품질(QoS)의 보장이 요구되므로 본 논문은 망내에서 트래픽 왜곡과 CBR/VBR 접속에 대한 트래픽의 일반적 패턴과 셀 큐잉 지연 범위를 획득하여 최악의 큐잉 분석을 모델링할 수 있는 비트 스트림 트래픽 모델에 기반을 둔 트래픽 제어 기법인 비트 스트림 제어 알고리즘을 제안한다. 제안된 알고리즘은 정적 우선순위 스케줄링과 FIFO 큐잉 스키마를 갖는 ATM 망에서 엄격한 실시간 통신 서비스를 제공할 수 있다.

1. 서 론

ATM망은 고속 디지털 통신망에 대한 종합적 서비스를 제공하기 위한 기술로서 이는 멀티미디어 수용, 높은 대역폭, 다양한 확장성 보장 및 신뢰성 그리고 다수의 분산 실시간 어플리케이션을 지원하는 이상적인 망으로서 서비스 품질을 보장할 수 있는 통신망이다[1].

ATM망에서 실시간 통신을 지원하기 위한 한 가지 방법은 합동 비트율(CBR : Constant Bit Rate) 서비스를 이용하는 것이다. CBR 서비스는 접속에서 셀들이 망으로 유입될 수 있는 최대 비율을 제한하는 트래픽 소스에서 비율 제어와 각각의 전송 링크에 초과된 실시간 접속의 수를 제한하는 연결수락제어(CAC : Connection Admission Control)를 제공한다.

CBR 접속시 CAC 기법은 최대 대역폭 할당 방법으로 이는 전송 링크를 초과하는 모든 CBR 접속시 집합적 대역폭이 링크 대역폭을 초과하지 못하도록 제한하는 기법이다. 그러나 네트워크에서 트래픽 왜곡에 기인한 최대 대역폭 할당은 CBR 접속에 대한 엄격한 셀 전송 지연 범위를 보장하지 못한다.

VBR 서비스는 CBR 서비스 보다 더욱 더 퍼스드한 실시간 통신을 지원할 수 있다. 본 논문에서 목적은 망내에서 트래픽 왜곡과 CBR/VBR 접속에 대한 트래픽의 일반적 패턴에서 셀 큐잉 지연 범위를 획득하여 최악의 큐잉 분석을 모델링할 수 있는 비트 스트림 트래픽 모델에 기반을 둔 효율적인 연결수락제어를 제안한다.

최근 패킷이나 셀 스위칭 네트워크에서 엄격한 실시간 통신을 지원하는 문제에 대해서 광범위하게 연구되고 있다 [5, 6, 7]. 그러나 대부분 기존의 ATM 스위치에서 수행될 수 없는 전송 스케줄링이나 또는 큐잉(queuing) 매커니즘을 요구하는 문제점이 있다.

기존의 선입선출(FIFO : First In First Out) 큐잉과 스케줄링 스키마를 갖는 ATM망 전반에 걸친 엄격한 실시간 접속에 대한 연결수락제어 알고리즘은 Raha에 의해서 최초로 연구되었다[8]. 여기서 소스 트래픽 생성 패턴과 네트워크에서 트래픽 왜곡 그리고 최악의 경우에 큐잉 분석을 나타내기 위하여 최대 비트율 합수를 이용하여 접속에 대한 큐잉 지연 범위를 얻기 위해 수행되었으나, 본 논문에서는 기존의 방식과 다른 CAC 기법을 제안한다.

첫 번째, 네트워크에서 비트 스트림 트래픽 모델은 트래픽 왜곡과 CBR/VBR 접속시 트래픽 생성 패턴을 더욱 쉽게 할 수 있는 효율적인 트래픽 모델을 나타낸다.

두 번째, 네트워크에서 트래픽 왜곡에 대한 정확한 모델링은 최악의 경우에 상위 범위 이상인 비트 스트림 트래픽 모델을 이용함으로써 얻을 수 있다. 또한 다중 접속시 전체적 트래픽에 대한 전송 링크의 필터링 효과로 더욱 엄격한 큐잉 지연 범위를 얻을 수 있도록 모델링 했다.

세 번째, 지연 범위 연산은 연속적인 간격(interval)을 초과하는 복합 함수상에서 최대 동작을 요구하지 않는 최악의 큐잉 지연 연산을 쉽게 하였다. 또한 본 논문에서 제안된 CAC 알고리즘은 현재의 트래픽 노드를 무시하는 접속에 대해서 고정된 지연 범위를 제공하는 개별적인 스위치를 갖음으로써 지연 범위 연산에서 반복적 절차를 줄였다.

2. 비트 스트림 트래픽 모델

ATM망은 다양한 트래픽에 대하여 망 자원 사용의 유연성을 제공하는 반면, 사용자의 서비스 품질을 만족시키기 위하여 트래픽 제어가 복잡하다. ATM망에서 사용자는 트래픽 특성을 묘사한 파라미터와 함께 연결 설정을 요청하게 되는데 ATM망은 이 트래픽 특성을 이용하여 연결 설정 여부를 결정하게 된다. ATM망은 일단 설정된 연결에 대하여 원하는 서비스 품질을 보장하여야 하고 합의된 트래픽 계약을 위반하는지 감시하여 위반할 경우 적절한 조치를 취할 수 있도록 한다. 이러한 트래픽 계약은 사용자-망 인터페이스(UNI)에서 존재한다.

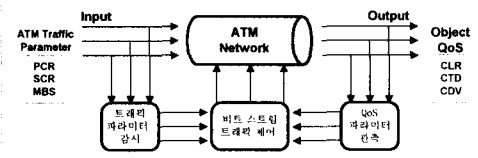


그림 2-1. 트래픽 특성의 관계 모델

ATM망에서는 다양한 특성을 가진 트래픽을 효율적으로 서비스하기 위하여 접속을 요구하는 호에 대한 트래픽 특성을 정확히 파악해야 한다. ATM망의 특성을 나타내는 트래픽 파라미터와 서비스 품질(QoS) 파라미터는 호 설정 요구시 트래픽 표현자에 명시하여야 한다. 이와 같은 트래픽 파라미터와 서비스 품질의 관계 모델은 그림 2-1과 같이 나타낸다.

ATM 망은 사용자가 원하는 목표 서비스 품질을 만족시키기 위해 비트 스트림 조정을 통해 셀 손실 등이 일어나지 않도록 연결수락제어, 사용자 파라미터 제어 등 각종 제어를 하게 된다.

ATM망의 연결수락제어는 새로운 호의 설정 단계에서 트래픽 파라미터로 PCR, SCR, MBS 등의 사용자 트래픽 특성을 나타내며, 이는 사용자에 대하여 망의 입입점에서 예약되는 파라미터들이다. 그리고 셀 손실율(CLR : Cell Loss Rate), 셀 지연(CTD : Cell Transfer Delay), 셀 지연 변이(CDV : Cell Delay Variation) 등과 같은 사용자 트래픽 QoS는 망의 출구점에서 측정되는 파라미터들이다. 연결수락 여부는 사용자가 트래픽 표현자를 망에 신고하면 망은 신고 값에 따라 이미 서비스 중인 호에 지장이 없는 상황이면 연결수락 여부를 결정하게 된다. 이때 호의 연결수락 판정 알고리즘이 매우 중요하며 이를 위해서는 트래픽의 통계적 특성 추정이 필요하다.

본 논문에서 실시간 트래픽은 CBR과 실시간 VBR로서 전송 지연과 지연 변이를 특별히 만족하여야 한다. 실시간 트래픽의 QoS 트래픽 인자는 표 2-1과 같다.

표 2-1. CBR과 VBR 트래픽의 QoS 인자

트래픽 인자	설명
PCR	<ul style="list-style-type: none"> 최고 비트율(Peak Cell Rate) 데이터를 보내는 호스트에서 넘지 않아야만 하는 최고 비트율
SCR	<ul style="list-style-type: none"> 지속적인 셀 발생 비율(Sustainable Cell Rate) 잠시만에 걸쳐서 이용되는 평균 비트율
MBS	<ul style="list-style-type: none"> 최대 군집 크기(Maximum Burst Size)
CDV	<ul style="list-style-type: none"> 셀 지연 변이(Cell Delay Variation) 버퍼링과 스케줄링에 의한 중단간 지연 변이
CTD	<ul style="list-style-type: none"> 셀 전송 지연(Cell Transfer Delay) 중단간 지연(전파지연 + 최악의 경우 CDV)

CBR 트래픽은 고정된 대역폭 할당과 한정된 셀 지연 변이를 가지고 해당 연결의 PCR에 의해서 특성화되고, 주로 음성 트래픽이 이에 해당된다. 실시간 VBR 트래픽은 군집성을 허용하기 때문에 CBR 트래픽에 비해서 트래픽 성질이 복잡하다. 실시간 VBR은 PCR, SCR, MBS의 인자로 트래픽이 억압되는데 다음과 같은 성질을 갖는다.

트래픽 접속은 VBR 트래픽 파라미터(PCR, SCR, MBS)의 억압을 갖는 VBR 트래픽 소스에서 생성되는데, 여기서 PCR은 사용자 트래픽의 최대 셀 발생 비율이고, 최소 셀간 도착 시간은 $1/PCR$ 이다. SCR은 잠시만에 걸쳐서 측정된 사용자 트래픽의 평균 전송율이다. 이를 위한 기본 단위는 초당 셀 수(cells/sec)이고, SCR은 트래픽 기술을 위한 선택 사항으로 분류하고 있다. 그리고 MBS는 $MBS \times 1/SCR$ 시간 동안 $1/PCR$ 의 최소 셀간 도착 시간을 갖는 셀들의 총 수이다. 즉, PCR의 속도로 연속적으로 보낼 수 있는 그리고 SCR을 만족하는 셀의 개수를 최대 버스트 크기라 한다. 셀들의 군집 사이의 최소 시간 간격은 $MBS \times (1/SCR - 1/PCR)$ 가 된다. 이와 같은 파라미터에서 버스트 허용치(BT : Burst Tolerance)는 MBS가 BT에 비해 물리적인 미가 명확하므로 호 설정시 신호 메시지(signaling message)에는 MBS가 사용되며 BT는 PCR, SCR, MBS로부터 식 (2-1)과 같이 산출된다.

$$BT = (MBS - 1) \left(\frac{1}{SCR} - \frac{1}{PCR} \right) \quad (2-1)$$

ATM 트래픽 특성은 버스트 성질에 있는데 이는 트래픽의 계층적 모델에 따라 버스트 성질을 분류할 수 있다. 호 레벨은(call level) 사용자 사이에 특정 용량이 지속되는 시간 동안 유지되며 일반적으로 수 초에서 수십분, 또는 수 시간에 이르고, 버스트 레벨(burst level)은 데이터가 전송되는 시간동안 유지되어 수밀리초에서 수 초에 걸쳐 지속된다. 셀 레벨(cell level)에서의 트래픽은 전송 속도가 155Mbps인 경우에 한 셀 주기가 약 $2.8\mu s$ 로 연속된 셀의 흐름으로 나타낸다.

ATM망에서는 위와 같이 3계층의 분류에 따라 망 제어 과정을 수행한다. 셀 레벨의 트래픽 분석으로 스위치나 다중화 장치 등 망 장비의 설계에 있어 버퍼의 크기 등을 결정하고, 버스트 레벨은 호 수락제어 등에 활용될 수 있다. 또한 호 레벨의 트래픽은 망의 기술하는 계약의 기본 원리는 T를 두 셀의 최소 간격, 즉, 셀의 최대 발생 간격이라 정의하면 최대 셀 속도는 $1/T$ 이다. 인접한 연속 셀 간격을 δ 로 정의하면, T를 링크의 속도에 대한 상대적 시간 간격으로 표현하는 것이 일반적이다. 전송 속도가 155Mbps인 ATM 인터페이스에서 δ 는 $2.8\mu s$ 이고 두 셀의 최소 간격이 3, 즉, $T=3\delta$ 라 하면 최대 셀 속도는 약 50Mbps가 된다. 송신측에서 셀을 일정한 속도로 생성되어 교환 및 다중화를 거치는 동안 셀 사이의 간격이 불규칙해진다. 셀 도착 시간 간격에 대한 허용 범위를 셀 지연 변이 허용(CDVT : Cell Delay Variation Tolerance)이라 정의하고 τ 라 표현한다. 최대 셀 속도를 $1/T$ 라 하고, CDVT를 τ 라 할 때, 연속 셀은 $\tau/T+1$ 의 속도로 전송될 수 있다.

SCR은 최소 버스트 주기(Ti)동안 전송되는 셀의 수로 SCR은 MBS/Ti 로 정의된다. 즉, 버스트 기간동안 전송되는 셀의 최대 평균 속도이다. 여기서 최대 버스트 길이 MBS는 최대 셀 속도 PCR로 전송되는 버스트 기간 동안의 셀의 개수이다.

본 논문에서는 링크 대역폭에서 하나의 셀을 전송하기 위해 필요한 시간의 정의는 셀 시간 단위로 측정되며, 셀 비율은 링크 대역폭에 대해 일반화된다. t_k 는 VBR 접속시 k번째 셀이 발생하는 시간으로 정의하면 다음 식 (2-2)와 같다.

$$t_k \geq \begin{cases} t_{k-1} + 1/PCR & \text{if } C_k \geq 1 \\ t_{k-1} + 1/SCR & \text{if } C_k < 1 \end{cases} \quad (2-2)$$

여기서 VBR 접속시 입력 버퍼의 첫 번째 셀 중에서 출력 포트 충돌이 발생하는 셀 중 하나만을 선택하는 것이다. 이와 같이 한 셀 주기 동안 입출력 포트 수 만큼의 셀을 적절히 선택하는 방법은 토큰을 이용하는 방법이다. 토큰을 받은 입력 포트에서 전송할 셀의 출력 포트가 비어 있을 경우, 토큰을 획득하여 셀을 전송한다. 따라서 토큰의 수는 입출력 포트 수와 같아야 한다.

본 논문에서는 다수의 토큰 C_k 는 다음 식 (2-3)과 같다. 또한 처음 셀의 발생 시간은 $C_0 = MBS$ 와 t_0 와 같다.

$$C_k = \max \{ MBS, C_{k-1} + (t_k - t_{k-1}) \times SCR - 1 \} \quad (2-3)$$

VBR 접속의 이상적인 셀 모델에서 트래픽 모델의 물리적 의미는 MBS의 최대값까지 SCR 비율로 셀이 전송되며 증가된다. 이때 각 하나의 시간으로 감소하는 VBR 접속 처리는 다수의 토큰을 C_k 로 나타내었다. 하나의 소스는 $C_k \geq 1$ 이면 항상 PCR의 비율로 셀이 생성되며, 즉 셀 생성 비율은 토큰이 증가되는 비율로 억압된다. 예를들어 SCR은 이러한 트래픽 모델로서 트래픽 소스가 SCR의 평균 전송 비율을 초과하지 않는 한 PCR 비율로 MBS 셀들까지 버스트하게 생성된다. 만일 셀들의 최대 수가 $[0, t]$ 기간 동안에 생성되면, 최악의 경우 트래픽 발생 패턴은 그림 2-2와 같다.

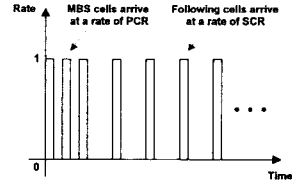


그림 2-2. VBR 접속의 이상적 셀 모델

VBR 접속시 최악의 트래픽 생성 패턴은 MBS 셀들이 최대 셀 비율인 PCR로 생성되며 이후에 셀들은 SCR의 비율로 연속적으로 생성된다. CBR 접속시 셀의 발생은 최대 셀 비율을 제어는 PCR에 의해서 정의된다. 이는 CBR 접속시 $SCR = PCR$ 일 경우에 VBR 접속으로써 간주될 수 있기 때문이다.

최악의 경우에 큐잉 분석을 실행하기 위하여 VBR 접속시 연속적 비트 스트림 모델에서 최악의 경우 트래픽 발생 패턴을 나타내기 위한 VBR 접속의 비트 스트림 트래픽 모델은 그림 2-3과 같다.

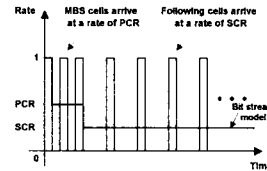


그림 2-3. VBR 접속의 연속적 비트 스트림 모델

비트 스트림이 셀 범위에서 셀 스트림과 같은 동일한 수의 비트들을 발생하는 방법으로 접속시 이상 셀 생성을 근사화 하기 위해서는 연속적인 비트 스트림 모델이 이용된다. 따라서 이상 비트 스트림보다 연속적인 비트 스트림을 분석하는 것이 더 쉽다. 비트 스트림은 비트 스트림 모델에 의해 식 (2-4)과 같다.

$$S = \{ (r(k), t(k)), k = 0, 1, \dots, m \} \quad (2-4)$$

일반적인 비트 스트림 모델에서 시간 t 가 단순히 감소하는 계단 함수로서 비트 비율을 r 로 나타낸다. S 는 $t(m+1) = \infty$ 이며, $t = 0, \dots, m$ 에 대해 시간 간격 $[t(k), t(k+1))$ 동안 비트 비율 $r(k)$ 를 갖는 비트 스트림을 나타낸다.

VBR 접속에 대한 이상 셀 모델에서 연속적 셀 스트림 모델로의 변환은 그림 2-4로부터 다음 식 (2-5)을 실행함으로써 이루어질 수 있다. 다음 파라미터(PCR, SCR, MBS)를 갖는 VBR 접속시 최악의 경우에 대한 트래픽 발생은 비트 스트림에 의해 바운드 된다.

$$S = \{ (1, 0), (PCR, 1), (SCR, 1 + (MBS - 1)/PCR) \} \quad (2-5)$$

3. 비트 스트림 제어 알고리즘

비트 스트림이 네트워크를 통하여 전송 링크에 의해 필터되고, 또한 큐잉 점에서 비트 스트림이 다중화, 역다중화되며 지연 될 수 있다. 따라서 망내에서 이러한 트래픽 왜곡에 대한 지연, 다중화, 역다중화 및 필터링의 비트 스트림 조정 알고리즘을 나타내어 연결수락제어시 효율적으로 이용한다.

3-1. 셀 지연 변이 알고리즘

지연은 그림 3-1의 비트 스트림 지연에서 셀 지연 변이(CDV : Cell Delay Variance)와 네트워크를 통한 비트 스트림 통과를 비트들의 군집(clumping)을 조래할 수 있다. 최악의 경우 $[0, CDV]$ 시간 주기 동안에 발생하는 모든 비트는 CDV 시간까지

지연될 수 있으며, 비트 스트림 지연은 그림 3-1과 같이 원래의 비트 스트림 S를 지연된 비트 스트림 S'로 변화하면서 완전한 링크 비율로 방출될 수 있다.

비트 스트림 변환은 원래의 비트 스트림 $S = \{(r(k), t(k)), k=0, \dots, m\}$ 에서 지연된 비트 스트림 $S' = \{(r'(k), t'(k)), k=0, \dots, m\}$ 으로 다음과 같이 변환된다.

단계 1 : 그림 3-1의 AREA1에서 지연된 $[0, CDV]$ 시간주기 동안 누적되는 비트를 계산한다.

단계 2 : 누적된 모든 비트들이 방출될 때 즉, 그림 3-1에서 AREA1과 AREA2가 같을 때 시간 t' 를 연산한다.

단계 3 : $[0, t' - CDV]$ 시간주기 동안 비트 비율 $r'(t) = 1$ 이고, $t \geq t' - CDV$ 에 대해 비트 비율 $r'(t) = r(t + CDV)$ 을 갖는 지연된 비트 스트림 S'를 구성한다.

비트 스트림 지연 알고리즘에서 CDV의 누적된 최대 지연 변이를 갖는 하나 또는 그 이상의 큐잉 점을 통과하는 비트 스트림 $S = \{(r(k), t(k)), k=0, \dots, m\}$ 은 알고리즘에서 연산될 수 있는 최악의 경우에 지연된 비트 스트림 $S' = \{(r'(k), t'(k)), k=0, \dots, m\}$ 의 결과이다.

알고리즘에서 상위 비트 스트림 스위치 상에서 알고 있는 최대 지연 변이 CDV를 갖는 스위치의 입력부 링크에서 CBR/VBR 접속시 최악의 경우에 대한 비트 스트림 도착을 연산하기 위해 이용된다.

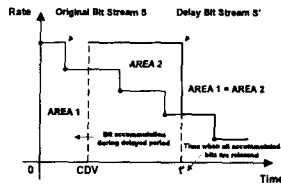


그림 3-1. 비트 스트림의 지연

3-2. 다중화 및 역다중화 알고리즘

다중화는 하나의 데이터 링크를 여러 사용자가 공유하여 사용자에게 필요한 채널을 부여하는 것으로 N개 채널의 데이터를 하나의 데이터 링크로 전송하고, 전송된 데이터를 N개 채널의 데이터로 분리함으로써 통신회선을 사용한다. 셀 다중화에서 다중화는 N개 입력 채널의 데이터를 하나의 링크로 모으는 기능을 수행하고, 역다중화는 출력측에 한번에 전송된 N개 채널의 데이터를 개별 사용자에게 분배하는 기능을 수행한다. ATM은 셀이라는 53 바이트의 고정 길이 패킷을 기본 단위로 다중화하는 방법을 말한다. 본 논문에서는 두 개의 비트 스트림의 다중화 및 역다중화에 대한 메카니즘을 나타낸다.

1) 다중화 메카니즘

두 개의 비트 스트림 S1과 S2가 스위치에 도달하면, 최악의 경우 다중화된 비트 스트림 비율은 그림 3-2의 두 개의 비트 스트림 다중화에서 각 개별 비트 스트림의 총합이다. 다음의 알고리즘 3-2는 다중화된 비트 스트림 $S = S1 + S2$ 를 연산한다. $S1 = \{(r1(k1), t1(k1)), k1=0, \dots, m1\}$, $S2 = \{(r2(k2), t2(k2)), k2=0, \dots, m2\}$ 이라 하면, 다중화된 비트 스트림 $S1 + S2 = \{(r(k), t(k)), k=0, \dots, m\}$ 은 알고리즘 3-2와 같이 연산된다.

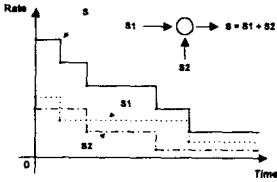


그림 3-2. 두 개의 비트 스트림 다중화

2) 역다중화 메카니즘

역다중화는 그림 3-3의 두 개의 비트 스트림 역다중화에서 비트 스트림 S1이 비트 스트림 S2와 그 외 몇개의 비트 스트림으로 이루어지면, S1로부터 S2를 배제한 결과는 비트 비율 $r(t) = r1(t) - r2(t)$ 인 새로운 비트 스트림 S를 갖는다. $S = S1 - S2$ 의 연산과 또 $S1 = \{(r1(k1), t1(k1)), k1=0, \dots, m1\}$, $S2 = \{(r2(k2), t2(k2)), k2=0, \dots, m2\}$ 이라 하면 역다중화된 비트 스트림 $S = S1 - S2 = \{(r(k), t(k)), k=0, \dots, m\}$ 은 다음 알고리즘 3-3과 같이 연산된다.

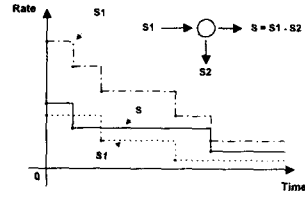


그림 3-3. 두 개의 비트 스트림 역다중화

4. 큐잉 지연 범위 분석

QoS 파라미터는 엄격한 실시간 통신을 지원하기 위해 CBR/VBR에 대한 QoS로써 종단간 큐잉 지연 범위 D를 사용한다. 즉, 파라미터(PCR, SCR, MBS, D)에서 접속의 성공적 설정은 셀들이 접속하는 동안 망 내에서 큐잉 지연 범위 D보다 더 큰 큐잉 지연을 겪지 않는 망의 보장은 PCR, SCR, MBS 의해 억압된 것보다 더 많은 셀들이 망으로 유입되지 않는다.

큐잉과 스케줄링 메카니즘은 스위치가 직접 유입되는 셀들의 전송을 큐와 스케줄러에 사용하는 접속에 있어서 QoS의 보장을 제공하는 스위치의 성능에 영향을 미친다. 가상채널에서 종료시 한 스케줄링 방식은 스위치의 개별적 접속에 있어서 다른 QoS 보장을 제공한다. 그러나 본 논문에서는 선입선출(FIFO : First-In-First-Out) 큐잉과 CAC 알고리즘의 적응성을 보장하는 스케줄링 방식을 가정한다.

큐잉 지연 범위 계산은 먼저 전송 우선순위 p의 접속에 대한 계산 알고리즘을 유도하기 위하여 우선순위 p의 집합된 도착 비트 스트림을 $S = \{(r(k), t(k)), k=0, \dots, m\}$ 라 한다. 그리고 큐잉 점에서 p보다 더 높은 우선순위 레벨에 대해 필터되고 집합된 도착 비트 스트림을 $S1 = \{(r1(k1), t1(k1)), k1=0, \dots, m1\}$ 라 한다. 그림 4-1과 같이 S에 대한 큐잉 지연 범위는 다음과 같은 단계에서 계산될 수 있다.

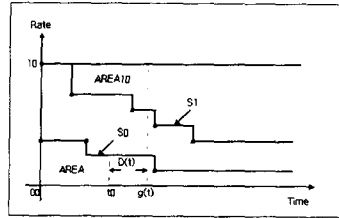


그림 4-1. 큐잉 지연 계산

단계 1 : 각 시점(time point) $t \geq 0$ 을 위해서 AREA1 = AREA2로써 일치하는 시점 $g(t)$ 를 찾는다. $g(t)$ 의 물리적 의미는 최악의 경우에 시점 t에서, 시간 t에 도착한 S 비트가 시간 $g(t)$ 의 큐잉 점에 남는다.

단계 2 : $D(t) = g(t) - t$ 라 하면, D(t)는 시간 t의 큐잉 점에 S 도착 비트를 위한 최악의 큐잉이다. 여기서 D(t)는 $r(t) > 1 - r1(g(t))$ 간격에서 단조 증가 함수이고, $r(t) < 1 - r1(g(t))$ 간격에서 단조 감소 함수이다.

단계 3 : $r(t) = 1 - r1(g(t))$ 로써 시간 t'를 찾는다. r(t)가 단조 감소 함수이고, $1 - r1(g(t))$ 가 단조 증가 함수이므로 D(t)의 최대치는 시간 t'에 도착한다. 즉, S에 대한 큐잉 지연 범위는 D(t')와 같다.

r(t)와 r1(t)은 시간 점의 유한수에서 변화되므로 큐잉 지연 범위 연산(operation)에서 유한수를 얻으며, 우선순위 p의 집합된 도착 비트 스트림을 $S = \{(r(k), t(k)), k=0, \dots, m\}$ 라 한다. 큐잉 점에서 p보다 더 높은 우선순위 레벨에서 필터되고 집합된 도착 비트 스트림을 $S1 = \{(r1(k1), t1(k1)), k1=0, \dots, m1\}$ 라 하면, 큐잉 지연 범위 D = S에 대한 지연 범위 D = delay_bound(S, S1)는 다음 알고리즘 4-1에서 계산된다.

p가 가장 높은 우선순위 레벨이라면 모든 $t \geq 0$ 에 대해 r1(t)이면, 최대 큐잉 지연은 비트 스트림 S에 대해 그림 3-4와 같이 AREA1에서 간단히 계산될 수 있다.

제한된 비트스트림제어에서 누적된 셀 지연 변이(CDV)는 접속에 있어서 최악의 경우에 도착 비트 스트림을 계산하는데 필요하다. 엄격한 실시간 접속에서 CDV는 큐잉 지연의 최악의 변이를 나타내는 업스트림 스위치 상에서 최대 큐잉 지연의 함으로 계산할 수 있으나 최악의 경우 모든 스위치에서 최대 큐잉 지연을 갖는 셀의 가능성이 매우 적으므로 실제로 일어날 가능성은 거의 없다. 그러므로 엄격하지 않은 실시간 접속시 업스트림 스위치

상에서 큐잉 지연 범위의 제공과 CDV 누적 구조는 네트워크 상에서 더 나은 실시간 접속을 수용하는데 사용될 수 있다.

5. 시뮬레이션 결과 및 검토

본 논문에서는 ATM을 기반으로 한 고속 네트워크에서 실시간 통신을 지원하기 위한 CAC 구조의 성능을 검토하며, CAC 구조가 실시간 VBR 서비스를 지원하는 실행 가능성을 논의 및 실시간 트래픽을 위한 스위치에서 버퍼 요구 사항을 결정하기 위해서이다. CAC 구조는 실시간 접속 관리를 위해서 CAC 구조가 실제 시스템에서 적용될 수 있는 방법을 보인다.

시뮬레이션을 위한 네트워크 환경은 링 노드가 155Mbps 이중(dual) 링크를 통해 접속되고 이중 종단 노드는 각각의 링 노드에 연결된 스타 위상으로 구성한다. 실시간 적용은 네트워크에서 노드간의 버퍼를 공유하는 주기적인 전송이다. 즉, 각각의 노드는 네트워크에 공유된 버퍼의 형태를 사용하며, 다른 노드로부터 공유된 버퍼의 일부를 갱신한다. 표 5-1은 버퍼 갱신 주기, 최대 버퍼 갱신 지연, 최대 공유 버퍼 크기 등 각각의 전송을 위해 요구되는 최대 연간 대역폭을 나타냈다.

표 5-1. 트래픽 전송의 형태

Class	period (ms)	delay (ms)	buffer size (KB)	bandwidth (Mbps)
high speed	1	1	4	32
medium speed	30	30	64	17.5
low speed	150	150	128	6.8

평균 대역폭을 지원하기 위한 용량이 충분한지 그렇지 않은지를 조사하기 위해서 4개의 링 노드와 각각의 링 노드에서 N개의 노드가 연결된 전형적인 CAC 구조를 적용하였다. 노드의 최대 수는 16링 노드에 연결할 수 있으며, 각각의 노드는 평균 대역폭을 수용하기 위한 32셀의 FIFO 큐를 가지고 있다. 155 Mbps 전송 속도에서 하나의 셀 시간은 약 2.8μs이다. 32셀의 FIFO 큐는 각각의 노드에서 32×2.8 = 90μs의 최대 큐잉 지연을 나타낸다. 즉, 각각의 링 노드는 큐잉 지연을 통해 설정된 접속에서 최대 87μs의 CDV가 주어진다.

트래픽 생성 패턴은 먼저 각각의 터미널에서 트래픽 부하 B로 표준화된 동일한 트래픽 양이 생성되는 곳에서 조사한다. 예를 들어 메모리는 노드 간에 동일하게 나누어지며, 엄격한 CAC 알고리즘은 각각의 노드에서 PCR = B/16N으로 CBR 트래픽 접속을 설정하는데 사용된다. 노드 당 터미널 수와 트래픽 부하 B의 기능을 포함한 평균 대역폭에 의한 최대 종단간 큐잉 지연 범위의 결과는 그림 5-1과 같다.

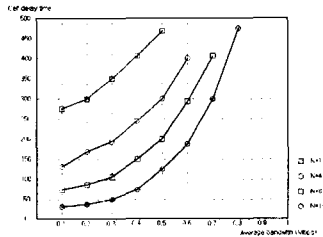


그림 5-1. 평균 대역폭에 의한 종단간 큐잉 지연 범위

그림 5-1에서 N = 1일 때 평균 대역폭(115Mbps)의 75%까지는 370 셀 시간(1ms)보다 작은 종단간 큐잉 지연으로 지원할 수 있다. 이것은 실시간 네트워크에서 지원하는 최대 평균 대역폭보다 훨씬 적다. 각각의 링 노드 N에 연결된 노드의 수가 증가함에 따라 링 노드에서 생성된 트래픽은 더욱 버스트하게 되고 더 많은 큐잉 지연과 네트워크에 의해 지원될 수 있는 더 작은 평균 대역폭을 제공한다. 링 노드당 최대 N = 16 터미널 환경에서 평균 대역폭(55Mbps)의 약 35%는 370 셀 시간의 종단간 큐잉 지연 범위를 지원할 수 있다.

최악의 경우 최대 셀 비율(PCR) R을 가진 N CBR 트래픽으로부터 누적된 트래픽은 PCR = N, SCR = N × R, 그리고 MBS = N으로 VBR 접속과 동일하다. 여기서 VBR 접속을 제공해 주는 성능을 알 수 있다. 예를 들어 N = 16에서 만약 링 노드에 부속된 터미널에서 설정된 VBR 접속시 MBS의 합이 16을 초과하지 않으면, 실시간 VBR 트래픽의 35%까지는 370 셀 시간의 큐잉 지연 범위에서 지원할 수 있다. 이것은 제안된 CAC 구조를 사용하여 시뮬레이션 네트워크 위상에서 효율적으로 실시간 VBR 서비스를 지원할 수 있다.

네트워크에 의해 지원되는 실시간 트래픽의 전체 양은 트래픽

생성 패턴이 다양화됨을 알 수 있다. 일반적으로 적은 트래픽은 트래픽 생성 패턴이 좀 더 비대칭화 되고(더 큰 p), 버스트(더 큰 N)하게 될 때 지원될 수 있으며, 모든 실시간 트래픽은 연속적인 접속이다. 본 논문은 실시간 트래픽을 지원하기 위한 다중 우선순위 레벨에서 두 개의 우선 순위가 평균 대역폭을 위해 사용되었을 때 네트워크에 지원될 수 있는 연성 CAC 구조를 사용한 경우와 경성 CAC 구조를 사용한 경우 실시간 트래픽 양의 비교 결과는 그림 5-2와 같다. CAC의 결과는 링 노드 버퍼 크기와 우선 순위 레벨의 수와 같이 실시간 접속시 필요한 네트워크 파라미터를 정하는데 도움이 된다. 제안된 CAC 구조는 실시간 온라인 설정과 분해할 수 있는 접속 서버에서 구현될 수 있다.

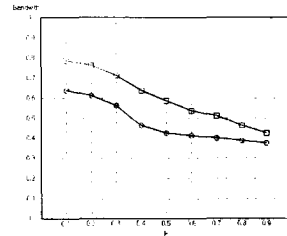


그림 5-2. Hard-CAC 와 Soft-CAC의 비교 결과

6. 결론

최근 패킷이나 셀 스위칭 네트워크에서 엄격한 실시간 통신을 지원하는 문제에 대해서 광범위하게 연구되고 있으나, 대부분 기존의 ATM 스위치에서 수행될 수 없는 전송 스케줄링 또는 셰이핑(shaping) 메커니즘을 요구하는 문제점이 있다.

기존의 선입선출(FIFO : First In First Out) 큐잉과 스케줄링을 갖는 ATM망 전반에 걸쳐 엄격한 실시간 접속에 대한 연결수락제어 알고리즘을 제시하였으며, 여기서 소스 트래픽 생성 패턴과 네트워크에서의 트래픽 왜곡 그리고 최악의 경우에 큐잉 분석을 나타내기 위하여 이용되어진 최대 비율 합수는 접속에 대한 큐잉 지연 범위를 얻기 위하여 본 논문에서는 기존의 방식과 다른 CAC 기법을 제안하였다.

본 논문에서 제안된 CAC 알고리즘은 현재의 트래픽 노드를 무시하는 접속에 대해서 고정된 지연 범위를 제공하는 개별적 스위치를 갖음으로써 지연 범위 연산에서 반복적 절차를 줄였으며, 또한 이중간의 실시간 접속이 효율적으로 수행하기 위하여 접속에 대한 다중 우선순위 스케줄링을 지원하였다. 그리고 기존의 고정 우선 순위 FIFO 스위치를 가진 ATM 네트워크에서 엄격한 실시간 연결 설정을 위해서 제안된 연결수락제어(CAC)를 바탕으로 한 비트 스트림을 나타내었다.

제안된 구조는 ATM을 기반으로 한 실시간 네트워크의 성능을 검증하기 위해 사용되었으며, 다중 접속시 전체 트래픽에 대한 전송 링크의 필터링 효과는 더욱 엄격한 큐잉 지연 범위를 얻을 수 있도록 모델링했다. 이와 같은 구조는 엄격한 실시간 응용이 필요한 제조 공정에서 사용된 제어 시스템, 화학적 공정, 원격진료, 원격교육 등에서 효율적인 사용이 기대되며, 앞으로 실시간 접속의 관리를 위한 알고리즘 연구가 필요하다.

참고 문헌

- [1] Black, D. Uyless, ATM : Foundation for broadband networks, Prentice-Hall, Inc, A Simon & Schuster Company Englewood Cliffs, New Jersey 07632, 1995.
- [2] ATM Forum Technical Committee, Traffic Management Specification, Version 4.0, at- tm0056.000, April 1996.
- [2] The ATM Forum, "Traffic Management Specification," Version 4.0, April 1996.
- [5] D. Ferrari and D. C. Verma, "A scheme for real-time channel establishment in wide area networks," IEEE JSAC, 8(3) : pp. 368-379, 1990.
- [6] Q. Zheng and K. G. Shin, "On the ability of establishing real-time channels in point-to-point packet-switched networks," IEEE Transaction on Communication, pp. 1096-1105, March 1994.
- [7] L. Zhang, "Virtual Clock : A new traffic control algorithm for packet-switched networks," ACM Transaction Computer Systems, vol. 9, no. 2, pp. 101-124, May 1991.
- [8] A. Raha, S. Kamat and W. Zhao, "Admission control for hard real-time connections in ATM LANs," IEEE INFOCOM'96, pp. 180-188, April 1996.
- [9] Q. Zheng, Kang G. Shin and Chia Shen, "Real-time communication in ATM networks," Submitted to Real-time Symposium, 201 Broadway ; Cambridge Massachusetts 02139, May 1993.