

MPEG Audio을 위한 MDCT/IMDCT의 설계에 관한 연구

김정태*, 방기천**, 이강현*

* 조선대학교 전자정보통신공학부 멀티미디어 ASIC설계 실험실

** 남서울대학교 멀티미디어학과

<http://vlsi.chosun.ac.kr>

khrhee@vlsi.chosun.ac.kr

A Study on the Design of MDCT/IMDCT for MPEG Audio

Jung Tae Kim*, Kee Chun Bang**, Kang Hyeon Rhee*

* School of Electronics & Info-Comm. Eng.,

Multimedia ASIC Design Lab., Chosun University

** Dept. of Multimedia, NamSeoul University.

Abstract

During the last decade, high quality digital audio has essentially replaced analog audio. During this period, digital audio have applied many application areas of the info-industry.

These applications have created a demand for high quality digital audio.

In audio compression, the methods using human auditory nervous properties are used and introduced from psychoacoustical model utilized perceptual audio coding unable to code above the limitation of human perception. The discussion concentrates on architectures and applications of those techniques which utilize psychoacoustical models to exploit efficiently masking characteristics of the human receiver.

In this paper, the designed MDCT/IMDCT as a standard of current MPEG is implemented onto FPGA.

I. 서 론

MPEG Audio와 같은 음성 압축은 인간의 감각특성을 이용해서 감도가 낮은 세부의 정보를 생략하고 부호량을 줄이는 지각부호화 방법을 주로 사용한다. 심리 음향 모델을 적용한 지각음향 엔코더와 디코더는 그림 1과 같다.

본 연구는 반도체설계교육센터(IDE)의 지원 장비 및 CAD툴에 의하여 수행된 연구입니다.

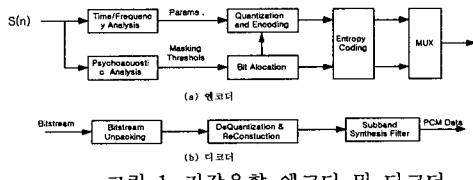


그림 1. 지각음향 엔코더 및 디코더

MPEG-1 layer I/II에 기초한 코딩효율을 향상시킨 것이 layer III이다. Layer III에 대한 기본 블록 다이어그램은 그림 2와 같다.

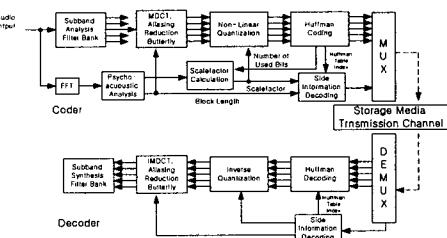


그림 2. MPEG-1 Layer III 블록도

Layer III를 구성하고 있는 중요한 부분은 서브밴드 필터 뱅크(Subband Filter Bank)와 MDCT/IMDCT (Modified Discrete Cosine Transform/Inverse Modified Discrete Cosine Transform)이다[1].

서브밴드 코딩은 1980년대 초 Bell 연구소에서 처음으로 개발되었다. 서브밴드 코딩[2]은 시간영역의 이산신호를 입력 수열의 순서대로 변환하지 않고 주파수 성분이 비슷한 것끼리 샘플들을 재구성하여 부호화하는 방식이다.

MPEG Audio의 서브밴드 부호화에서 알리어싱(Ali-

asing)을 일으키지 않고 대역을 필터뱅크에 의해 분할하여 서브샘플링(Subsampling)하는 것이 필요하다. 이와 같은 주파수 분할 방식에서 32밴드로 분할하여 막대한 연산량을 처리하는데 사용되는 방법이 폴리페이스 필터뱅크(Polyphase Filterbank)이다. 폴리페이스 필터뱅크와 마찬가지로 576샘플을 한꺼번에 시간영역 신호로부터 주파수영역 신호로 변환하는 방법인 MDCT가 사용된다.

본 논문에서는 서브밴드 필터로 사용하는 MDCT의 구조와 필터뱅크에 필요한 IMDCT를 설계 합성하여 FPGA에 구현한다.

II. MDCT의 구조

음성의 압축과정[3]에서 문제가 되는 것은 블록 왜곡이다. 두 신호의 샘플에 대한 블록 코딩은 정확히 서로 동일하게 양자화 되지 않는다. 이런 문제를 해결하기 위한 방법인 중첩 윈도우는 이런 불일치를 줄이기 위해 사용되어 왔다. 그러나, 이 중첩 윈도우 방식에서 중첩된 지점은 근접한 두 블록에서 반복적으로 코드화가 이루어진다. 이것은 코딩 효율을 감소시키는 결과를 초래한다. 이 문제를 해결하기 위한 방법으로 본 논문에서는 MDCT라는 방법을 사용한다. 이 방법은 시간영역 알리어싱 제거라고도 한다.

MDCT는 임계 표본값을 유지하기 때문에 중첩 시간 윈도우에 장점을 가져다준다.

분석 윈도우는 주의깊게 설계되어야만 하며, 그 결과 50% 이상의 중첩[4]에 의해서 시간영역의 알리어싱이 제거된다.

MDCT의 수식은 아래와 같이 표현된다.

$x_t(k)$ 는 시간영역 샘플이다. t 번째 블록의 시간영역 샘플을 $x_t(k)$, t 번째 블록의 주파수영역 샘플을 $X_t(k)$ 그리고 시간영역의 샘플수 $k=0...n-1$ 개, 주파수영역의 샘플수 $k=0...n/2-1$ 개이다. MDCT식 (1)과 같다.

$$X_t(k) = \sum_{m=0}^{n/2-1} f(m)x_t(k)\cos\left[\frac{\pi}{2n}(2m+1+\frac{n}{2})(2k+1)\right] \quad \dots \quad (1)$$

$$m = 0, 1, 2, \dots, \frac{n}{2}-1$$

$X_t(m)$ 는 MDCT하여 얻은 결과로 주파수영역의 샘플이다. 여기서 주파수 영역의 샘플의 수는 위와 같이 $n/2$ 개다. 즉 $m=0...n/2-1$ 이고, $f(m)$ 는 분석 윈도우 함수이다.

MDCT의 역 변환은 식(2) IMDCT와 같다.

$y_t(p)$ 는 MDCT를 역변환한 것이다.

$$y_t(k) =$$

$$f(p)\frac{n}{4}\sum_{m=0}^{n/2-1} X_t(m)\cos\left[\frac{\pi}{2n}(2p+1+\frac{n}{2})(2m+1)\right] \quad \dots \quad (2)$$

$$p = 0...n-1$$

샘플에 t 번째(현재) p 번째 IMDCT 샘플값을 더하여 얻을 수 있다.

MPEG 디코딩의 마지막 과정으로, 인코딩 과정의 변환 부호화된 데이터를 복원하여 최종 PCM 출력하는 블록이다.

그림 3은 MDCT의 윈도우 함수의 반복 패턴[5]을 나타낸다. 4종류의 윈도우 함수가 사용되고, 36-point MDCT가 첫번째로 오고, 12-point MDCT가 마지막 윈도우 함수로 사용된다. 알리어스 구간 소거를 위해 start 윈도우는 short 윈도우 앞에 와야한다.

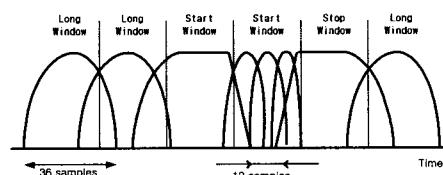


그림 3. 윈도우 함수의 반복 패턴

여기서 각각의 윈도우는 중앙에 대칭이다. MDCT 계수들은 알리어싱의 제거[6]를 위해 그림 4와 같은 버터플라이 회로[7]로 구성된다.

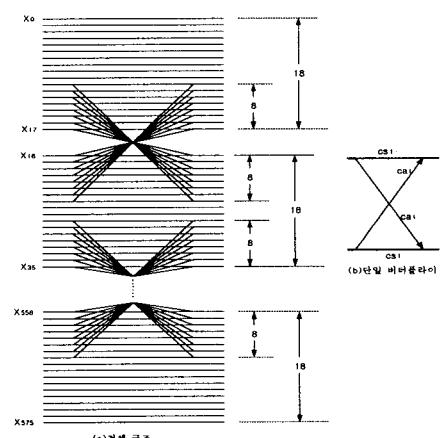


그림 4. MDCT 버터플라이 구조

버터플라이 계수는 다음 식(3), 식(4)로 구할 수 있다.

$$cs_i = \frac{1}{\sqrt{1 + c_i^2}} \quad \dots \dots \dots \quad (3)$$

$$\alpha_i = \frac{c_i}{\sqrt{1 + c_i^2}} \quad \dots \dots \dots \quad (4)$$

III. IMDCT의 구조와 하드웨어 설계

MDCT 합성 필터에는 식(2)에서 볼 수 있듯이 코사인 함수의 사칙연산 및 누산이 필요함을 알 수 있다. 이러한 연산을 하기 위해서 연산의 데이터는 2의 보수로 표현하고 2의 보수형태의 연산을 할 수 있게 설계 했다. IMDCT의 연산 종류는 Σ , \times , 코사인 함수로 구성되어 있다. 이를 하드웨어로 구현하기 위해선 누산기, 곱셈기, 코사인함수 발생기가 필요하다. 누산과 곱셈은 소수점 이하 18자리 이하이다. 따라서 고속동작이 가능하도록 설계하여야 한다. 그리고 코사인 함수는 10자 이상의 다항식이 되어야만 정밀도를 얻을 수 있다.

누산기는 4비트 캐리 전달 가산기 (RCA : Ripple Carry Adder)의 캐리를 선택하는 구조로 설계하였다. 즉 캐리 선택 가산기와 레지스터를 사용하여 누산기를 설계하였다. Layer3 디코더에서 합성필터가 가장 부하가 많이 걸리는 부분이므로 파이프라인 구조로 설계하여 동작을 고속으로 하였다.

곱셈기는 21비트(입력) \times 21비트(코사인함수 출력)로 많은 시간을 소요한다. 따라서 코사인함수와 곱셈한 결과를 테이블로 만듬으로서 코사인함수 발생기와 곱셈기를 없앤다. 테이블은 블록의 종류가 long, short long, long short, short 4가지이고, long short 블록만 독립된 테이블로 만들고 다른 블록들은 같은 테이블에 넣어 분산산술 연산의 참조 테이블(DALUT : Distributed Arithmetic Look-up Table)로 곱셈을 구현하였다. DALUT로 곱셈을 구성하였으므로 입력에 대해 적절한 테이블을 찾는 테이블 선택기가 필요하다. 테이블 선택은 샘플이 입력 순번과 입력 값에 따라 결정되도록 카운터와 디코더를 사용하여 어드레스 디코더를 설계하였다.

그림 5는 IMDCT의 전체 블록 다이어그램이다. IMDCT 계수는 long, long-short, short-long 블록타입에 따라 해당하는 계수 테이블을 선택한다. 마찬가지로 각각의 서브밴드의 분리도를 높이기 위해 사용하는 원도우 테이블도 위의 블록종류에 의해 선택된다. 그리고, 시간영역의 절반을 중첩하기 위해 지연요소 z^{-18} 사용한다. 계수 값들의 곱셈은 DALUT사용하고, 모든 데이터는 2의 보수형태로 계산한다.

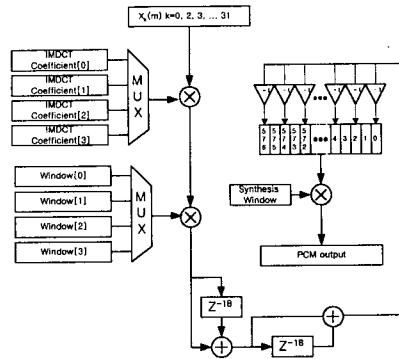


그림 5 IMDCT 블록 다이어그램

3.1 캐리 선택 누산기의 설계

누산기는 4비트 캐리 전달 가산기와 MUX, 파이프라인 레지스터, 누산용 레지스터로 구성되었다. 하위 4비트까지 캐리 전달 지연이 발생하고 다음 상위 4비트는 같은 시간에 캐리 1, 0을 계산하여 하위 4비트 가산에서 얻은 캐리 출력을 MUX에서 선택하도록 하여 8비트까지의 전달지연은 4비트 캐리 지연 + MUX 스위칭 시간만이 소요되어 고속으로 동작할 수 있다.

16비트 가산기는 위와 같이 구성된 8비트 CSA (Carry Select Adder)를 같은 방식으로 구성하여 더 이상의 캐리 전달지연이 발생하지 않도록 하였다. 그림 6은 24비트 캐리 선택 누산기의 전체 구조를 보여준다

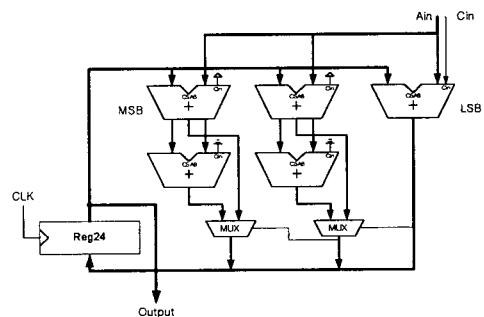


그림 6. 캐리선택 누산기의 구조

3.2 DALUT를 사용한 승산기의 설계

설계된 승산기를 구성하고 있는 것은 DALUT, 쉬프트 가산기, DALUT을 사용한 병렬 파이프라인 승산기와 누산기이다. 설계된 승산기의 모든 블록은 클럭동기로 움직이며, 외부 컨트롤러의 제어가 간편하도록

EN(속도 제어용), RESET(초기화), B(동작중)핀을 두었다. 각각의 LUT는 모두 같은 메모리 공간을 사용함으로 메모리 셀 1개로 구성되어 있다. 이 블록은 IMDCT에서 코사인함수의 승산을 구하기 위한 것이다. 그리고 결과는 다시 합성원도우 값을 곱해야 하는데 이것도 이와같은 구조이고 단지 입력을 24비트까지 처리하여 누산 결과를 41비트까지 계산 할 수 있도록 처리 비트 크기만 더 크게 설계하였다. 그림 7은 제안된 설명한 승산기의 구조이다.

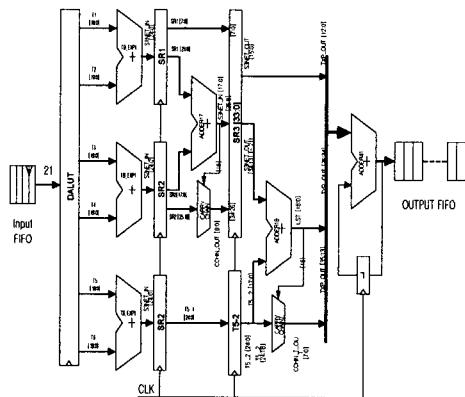
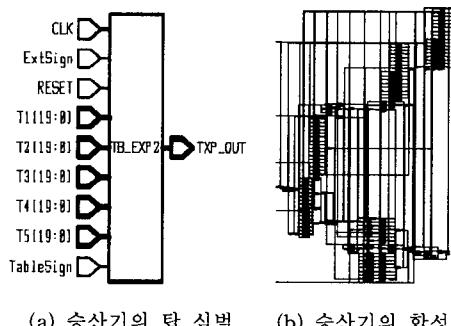


그림 7. DALUT를 사용한 승산기의 구조

본 논문에서 사용된 DALUT 방식의 승산기 구조는 병렬 파이프라인 되어 처리되므로 속도 향상을 가져온다. 그림 8은 Synopsys를 사용하여 합성된 상위 블록 심벌과 이에 따른 하위수준 Gate 레벨 합성 결과를 나타낸다.



(a) 승산기의 탑 심벌 (b) 승산기의 합성
그림 8. DALUT를 사용한 승산기의 합성

그림 9는 본 논문에서 구현한 합성필터 전체를 구성하는 FPGA에 구현을 하기 위한 IMDCT의 전체 탑 블록의 합성 결과이다.



그림 9. IMDCT 합성 필터의 합성

IV. 결 론

본 논문에서는 MPEG-1 Audio의 LayerIII 의 핵심 부분인 MDCT/IMDCT를 설계합성하여 FPGA에 구현하였다.

구현된 시스템은 실제 여러 개의 FPGA에 나누어 합성되나 ASIC으로 구현할 경우 합성효율이 매우 좋아지게되어 크기가 작아진다. 또한 동작 속도가 약 30%정도 빨라지므로 실제 50채널 이상을 복호화할 수 있다. 본 시스템에 설계된 MDCT/IMDCT는 MPEG4의 멀티미디어 응용시스템에 광범위하게 적용할 수 있다.

참고문헌

- [1] Th.Sorer, Kh.Brandenburg, "The use of multirate filter banks for coding of highquality digital digital audio," 6th European Signal Processing Conference.
- [2] Martin Vetterli, Jelena Kovacevic, "WAVELETS and SUBBAND CODING," Prentice Hall Englewood Cliffs, 1995.
- [3] Sinha D, Johnston J, Audio Com pression at Low Bit Rate Using a Signal Adaptive Switched Filterbank, Proc. of the ICASSP 1996, pp. 1053-1056
- [4] KEN C. POHLMANN, "PRINCIPLES OF DIGITAL AUDIO 3rd Edition," McGraw-Hill, 354-415 1997.
- [5] Davis Pan, "A Tutorial on MPEG/Audio Compression," Motorola Inc.
- [6] pricen J, Bradley A, "Analysis/Synthesis Filter Bank Design Based on Time Domain Aliasing Cancellation," IEEE Transactions, ASSP-34, No.5, Oct 1986, pp. 1153-1161.
- [7] KESHAB K. PARHI TAKO NISHITAI "Digital Signal Processing Multimedia for Systems," Marcel Dekker, Inc.