

TMS320C6701 DSP 를 이용한 MPEG-4 오디오 HVXC 코덱의 실시간 구현 Real-time Implementation of HVXC codec conforming to MPEG-4 audio using TMS320C6701 DSP

강경옥*, 홍진우*, 김진웅*, 나훈**, 정대권**

Kyeongok Kang, Jin-Woo Hong, Jinwoong Kim, Hoon Na, Dae Gwon Jeong

* ETRI 방송기술연구부

** 한국항공대학교 항공전자공학과

요 약

본 논문에서는 인터넷 폰이나 디지털 이동통신에서와 같이 낮은 비트율이 요구되는 응용분야에서 사용될 수 있는 HVXC 부호화 및 복호화 알고리즘을 TMS320C6701 160MHz DSP 를 사용하여 실시간 동작을 구현한 내용을 기술한다.

사용한 최적화 방법으로는 기본적으로 연산 시간이 많이 소요되는 함수 루틴에 대한 C 언어 레벨의 최적화 및 어셈블리어 레벨의 최적화를 수행하였고, TMS320C6701 DSP 내부 프로그램 메모리를 프로그램 캐쉬로 사용하였다. 또한, 계산량이 많은 부분과 테이블 참조가 필요한 연산을 DSP 의 내부 데이터 메모리 영역에서 수행하여 소요시간을 단축하였으며, 음성신호 및 비트스트림의 입출력에는 background DMA(direct memory access) 방식을 이용하였다. 이와 같은 최적화 결과 2kbps 및 4kbps 의 비트율에서 압축 및 복원을 실시간으로 수행할 수 있다.

1. 서론

MPEG-4 오디오 부호화 기술에서는 2kbps 에서 64kbps 까지의 넓은 범위의 비트율(bit rate)을 지원하고 있으며, 원하는 비트율에서 가장 좋은 음질을 얻기 위하여 다음과 같은 3 가지 형태의 코덱(codec)을 제공하고 있다. 즉, 저 비트율(2~6kbps)의 parametric 코덱, 중간 비트율(6~24kbps)의 Code Excited Linear Predictive(CELP) 코덱, 그리고 고 비트율(16kbps 이상)의 Time-to-Frequency(TF) 코덱이 있다[1][2].

이 중에서 parametric 코덱은 음성/음악 성분으로 구성된 오디오 입력 신호를 2kbps 에서 약 8kbps 까지의 매우 낮은 비트율로 부호화하기 위해 사용되며, 이를 위하여 parametric 코덱은 2 개의 블록으로 구성되어 있다. 그 중 하나는 HVXC(Harmonic Vector eXcitation Coding) codec 으로써 음성신호를 2 ~ 4kbps 사이로 압축 복원하는 블록이고, 또 하나는 HILN(Harmonic and Individual Line plus Noise) codec 으로써 4kbps 이상의 bit rate 로 음악과 같은 음성 이외의 신호를 압축 복원하는 블록이다. 특히 parametric 코덱의 음성 부호화기로 사용되는 HVXC 에 의한 2.0kbps 의

비트율은 국제표준 중에서 가장 낮은 비트율이다. 또한, MPEG 그룹의 주관 품질평가 결과에 의하면, 미 연방 표준으로서 4.8kbps 의 CELP 알고리즘을 사용하는 FS1016 표준 보다 더 나은 성능을 가지고 있다[3].

본 논문에서는 인터넷 폰이나 디지털 이동통신에서와 같이 낮은 비트율이 요구되는 응용분야에서 사용될 수 있는 HVXC 부호화 및 복호화 알고리즘을 TMS320C6701 DSP 를 사용하여 실시간 동작을 구현한 내용을 기술한다. 이를 위하여 제 2 장에서는 HVXC 알고리즘의 개요를, 제 3 장과 제 4 장에서는 TMS320C6701 DSP 의 구조와 HVXC 알고리즘의 실시간 동작을 위한 최적화 방법을 각각 기술하고, 끝으로 제 5 장에서 결론을 기술한다.

2. HVXC 알고리즘의 개요

2.1 HVXC 인코더

HVXC 코덱에서는 신호가 유성음일 때는 LPC 잉여신호의 스펙트럼 포락선(spectral envelope)을 벡터 양자화하여 코딩하고, 무성음일 때는 vector excitation coding(VXC) 기법을 사용하여 부호화 한다. 아래의 그림 1 에 HVXC 인코더의 블록도를 나타낸다.

8kHz로 샘플링된 음성신호에 대해 256 샘플 길이의 윈도우를 사용한 LPC(linear predictive coding) 분석을 20msec 길이의 매 프레임마다 수행한다. LPC 계수로부터 계산되어 양자화 및 보간된 LSP 파라미터들을 사용한 LPC 역필터에 입력 음성신호를 통과시켜 LPC 잉여신호를 계산한다. LPC 잉여신호는 피치와 스펙트럼 성분의 크기 추정 블록으로 입력되어 LPC 잉여신호의 스펙트럼 포락선을 추정한다. 이때, 프레임 당 2비트의 U/UV 판정 신호가 사용된다는 것만을 제외하고는 MBE(Multi-Band Excitation) 부호화기와 동일한 방식이 사용된다. 유성음 성분에 대한 스펙트럼 포락선은 가중 왜곡 척도를 사용하여 벡터 양자화 되고, 무성음 성분에 대해서는 벡터 여기 부호화를 위한 페 루프 탐색이 수행된다 [1][2].

HVXC 인코더의 비트율은 정상모드 일 때 2.0kbps 이고 enhanced 모드에서는 4.0kbps, 그리고 가변 비트율에서는 평균적으로 1.2~1.7 kbps의 비트율을 가지고 있다.

알고리즘 지연은 정상 지연(normal delay) 모드일 때 56msec(인코더 46msec, 디코더 10msec)이고, 저 지연(short delay) 모드일 때 33.5msec(인코더 26msec, 디코더 7.5msec)이다. 인코더의 알고리즘 지연은 26msec와 46msec가 가능하며 46msec가 선택되면 피치검출 시한 프레임의 look-ahead를 고려한다. 26msec의 경우에는 현재 프레임만 가지고 피치 검출을 수행하게 된다.

2.2 HVXC 디코더

HVXC 복호화부는 2kbps에서 4kbps로 부호화된 음성신호의 복호화를 수행하며, 또한 1.2~1.7kbps 정도의 평균 비트율에서 가변 비트율로 부호화된 음성신호의 복호화를 수행할 수 있다. 그림 2는 HVXC 복호화부의 전체 구조를 나타낸다.

HVXC 디코더의 기본적인 동작은 우선 수신된 파라미터를 디코딩한 후 유성음의 프레임인 경우는 정현파 합성(harmonic 합성)에 의해 여기신호를 생성하고, 무성음의 프레임인 경우는 코드북을 참조하여 여기신호를 생성한 후, LPC 합성을 수행하여 음성신호를 합성한다. 마지막으로 합성된 음성신호의 음질을 향상시키기 위하여 후처리 필터링을 수행한다.

3. TMS320C6701 DSP의 구조

TMS320C6x는 진보된 VLIW(very long instruction word) 아키텍처를 가지고 있으며 단정도 연산(single-precision operation)에 대해 최대 1GFOLPS(one billion floating-point operations per second)의 성능을 나타낸다[4].

TMS320C6701은 167MHz(6ns의 cycle time)에서 동작하며 매 사이클마다 최대 8개의 32비트 명령어(instruction)를 수행한다. CPU는 32개의 32비트 범용 레지스터와 8개의 함수 유닛(functional unit)으로 구성된다. 8개의 함수 유닛은 2개의 곱셈기와 6개의 산술연산기로 이루어진다. TMS320C6701의 블록 다이어그램은 그림 3과 같으며, 메모리 맵은 다음과 같이 이루어진다.

- 내부 프로그램 메모리(16K words)
- 내부 데이터 메모리(16K words)
- 내부 주변기기(peripherals)
- EMIF(external memory interface)를 통하여 액세스할 수 있는 외부 메모리(최대 52MBytes)

DSP 프로세서 코어에서 I/O 동작을 수행할 경우에는 빈번한 외부 메모리 액세스를 필요로 하기 때문에 결국 프로세서의 성능저하를 가져온다. 이는 1300MIPS DSP(167MHz * 8 instructions)의 많은 부분을 I/O 관리하는데 소모하게 되어 전체 성능을 크게 저하시키게 된다. 결국 최대 성능은 프로그램 코드와 데이터가 내부 메모리 영역에 있을 때 가능하며, 프로그래밍을 할 경우에는 대부분의 외부 메모리 액세스를 수행하기 위하여 DMA 제어기를 사용하는 것이 바람직하다. 참고로 표 1에 내부 메모리와 외부 메모리 상호간의 wait state를 나타낸다[5]. 표에서 알 수 있듯이 CPU에서 외부 메모리로의 데이터 액세스에는 메모리 형태에 따라 얼마간의 wait state를 보여주는 것을 알 수 있다. 결국 I/O에 소요되는 처리 시간을 최소화할 수 있는 방향으로 TMS320C6701을 사용하는 것이 매우 중요하다. 이는 특히 메모리 전송에 있어서는 DMA 기능을 이용하는 것이 중요함을 의미한다.

프로그램 코드에 대해서는 TMS320C6701은 프로그램 캐쉬 아키텍처를 사용하여 메모리 로딩과 관련된 오버헤드 없이 내부 프로그램 캐쉬 영역으로 사용할 수 있다.

현재 사용중인 TMS320C6701 DSP 칩의 경