

위성 및 지상파 방송용 MPEG-2 인코더 시스템 개발

한국전자통신연구원/방송기술연구부
 °이진환, 안치득, 정주홍, 장현식, 양진영

Development of an MPEG-2 Encoder System for Satellite and Terrestrial Broadcast
 Jinhwan Lee, Chieteuk Ahn, Joo-Hong Jeong, Hyunsik Chang and Jin-young Yang
 Broadcasting Technology Department, ETRI

Abstract

The paper describes MPEG-2 encoder system developed by ETRI. The encoder system consists of video encoder, audio encoder and program multiplexer. The system can be used as an SDTV encoder as well as a sub-picture encoding module of an HDTV encoder. In order to reduce the hardware size and increase the system reliability, most parts of the MPEG-2 encoding algorithm are implemented with ASIC chips except the rate control part. The developed system is compliant with MPEG-2 and ATSC.

1. 서론

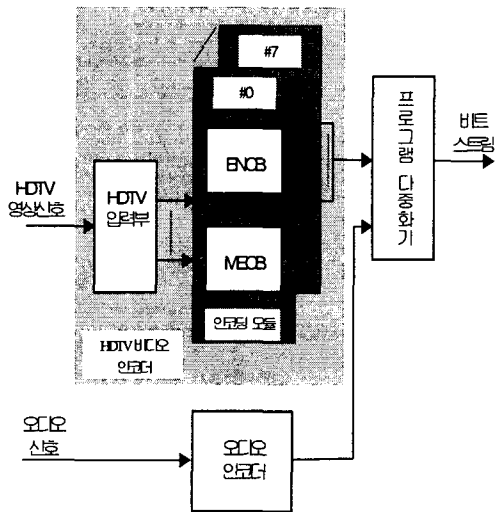
현재 시장에 나와 있는 MPEG-2 압축 방식을 이용하는 많은 MP@HL(Main Profile and High Level)급 HDTV(High Definition Television) 인코더 시스템은 MP@ML(Main Profile and Main Level)급 SDTV(Standard Definition Television)를 수용할 수 없도록 설계되어 있다. 그러나 본 논문에서 기술된 MPEG-2 인코더 시스템의 비디오 인코더는 HDTV의 분할화면을 처리할 수 있으며 독립된 SDTV 비디오 인코더로도 동작시킬 수 있는 인코딩 모듈을 이용하여 개발하였다.

비디오 인코더에서 핵심기능은 ETRI에서 자체 개발한 PRE(Preprocessor: 전처리기), ME1(두화소 단위의 움직임 추정), ME2MC(한화소 및 반화소 단위의 움직임 추정 및 움직임 보상), DCTQ(Discrete Cosine Transform and Quantization), VLC(Variable Length Coder) 등 5종의 ASIC 칩을 이용하여 구현하였다.

인코딩 모듈은 2개의 보드로 구성되는데, 원영상 입력 기능과 움직임 추정 및 보상 기능을 수행하는 MECB(Motion Estimation and Compensation Board)와 DCT 변환 및 양자화 기능, 역양자화 및 역 DCT 변환 기능, 가변길이 부호화 기능, 비트율 제어 기능을 수행하는 ENCB(Encoding Board)로 구성된다[1].

SDTV 인코더로 동작시키려면 한 세트의

인코딩 모듈이 사용되며, HDTV 인코더로 동작시키려면 분할화면 수에 해당되는 개수의 인코딩 모듈과 HDTV 입력영상을 분할하여 인코딩 모듈로 입력시켜 주는 HIOB(HDTV In&Out Board)가 필요하다. HIOB는 분할화면 영상신호를 인코딩 모듈로 입력시켜 주는 동시에 비디오 인코더의 동작상태를 모니터링할 수 있는 기능을 갖고 있다. 따라서, MPEG-2 디코더 없이도 각 인코딩 모듈에서 처리된 원영상이나 재생영상을 모니터링할 수 있도록 개발하였다[2].



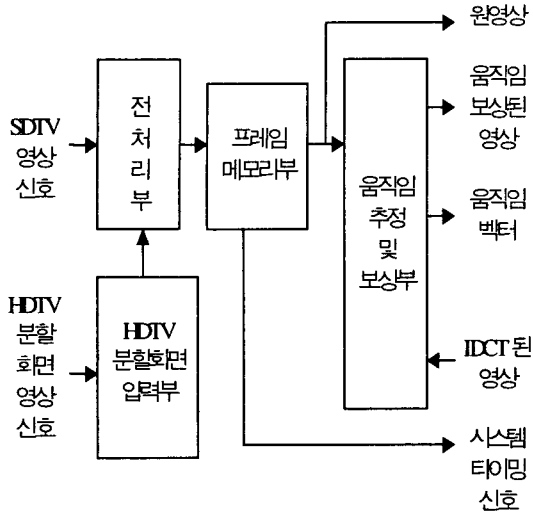
<그림 1> HDTV 인코더 시스템의 구조

<그림 1>은 ETRI에서 개발한 HDTV 인코더 시스템의 블록도이다. HDTV 화면을 수직 방향으로 1/2, 수평 방향으로 1/4로 분할하여 분할된 화면들을 인코딩 모듈에서 개별적으로 부호화한 후에 각 분할화면의 부호화 비트스트림을 조합하여 HDTV 전체 화면에 해당되는 비트스트림을 출력하도록 구현하였다[3].

* 본 연구는 정보통신부와 한국통신의 출연과제로 수행된 결과물임

2. 인코딩 모듈

1) 움직임 추정 및 보상부(MECB)



<그림 2> MECB 의 구조

MECB 는 <그림 2>와 같이 HDTV 분할화면 입력부, 전처리부, 프레임 메모리부, 움직임 추정 및 보상부로 구성되어 있다.

MECB 는 ENCB 로부터 시스템 제어데이터와 어드레스 및 제어신호를 입력받은 후에 어드레스값을 디코딩하여 MECB 에서 필요한 데이터를 추출하여 시스템 초기화 신호로 사용한다.

HDTV 분할화면 입력부에서는 휘도와 색차 신호가 각각 32 비트이며 74.25MHz/4 인 HDTV 영상데이터, 클럭신호, HDTV 영상의 동기신호 및 분할화면 위치 정보신호를 입력받아 각 분할화면 인코딩 모듈에서 해당되는 분할화면만 메모리에 저장한 후에 SDTV 신호와 유사한 형식(전체화면: 720x625, 유효화면: 480x544)으로 변환시켜 전처리부로 출력한다. 출력하는 영상데이터는 휘도와 색차신호가 각각 8 비트이며 13.5MHz의 주파수를 갖는다.

SDTV 인코더로 동작할 경우에는 직렬 ITU-R BT.656 신호(이하 656 신호) 또는 NTSC 신호를 사용한다. 직렬 656 신호나 NTSC 신호는 병렬 656 신호로 변환한 후에 변환된 병렬 656 영상데이터를 처리하며, 이 영상데이터에 동기된 클럭을 시스템클럭으로 사용한다[4].

HDTV 인코더로 동작할 경우에는 HDTV 분할화면 입력부에서 발생된 분할화면 영상데이터를 처리하며, 이 데이터에 동기되어 입력되는 클럭을 시스템클럭으로 사용한다.

전처리부에서는 입력 영상신호 중에서 SDTV 영상신호나 HDTV 영상신호를 선택하여 4:2:2/4:2:0 변환, 공간영역 전처리 필터링, 장면 전환 검출 등의 기능을 수행하여 전처리된 데이터, 동기신호, 장면전환 검출신호를 프레임 메모리부로 출력한다[4].

프레임 메모리부에서는 부호화 모드에 맞게 영상프레임을 재배열하여 움직임 추정 및 보상부와 ENCB 에 부호화 순서에 맞게 영상데이터와 시스템 타이밍신호를 출력하며 움직임 추정 및 보상부에서 필요한 제어신호를 발생시킨다.

움직임 추정 및 보상부에서는 ME1 칩과 ME2MC 칩을 사용하였다.

ME1 은 수평 및 수직으로 각각 2:1 로 추링된 원영상과 탐색영상 데이터를 이용하여 1 단계 움직임 추정을 수행한다[5]. 이전 또는 이후 프레임의 탐색영역 내에서 기준블록과의 평균 절대 오차(Mean Absolute Difference: MAD)가 가장 작은 매크로블록의 위치를 찾고, 그 변위값인 움직임 벡터(Motion Vector)를 ME2MC 에 출력한다.

한화소 및 반화소 단위의 움직임 추정을 수행하는 ME2MC 에서는 ME1 에서 산출한 두화소 단위의 순방향 또는 역방향 움직임 벡터가 가리키는 위치에 있는 탐색영역 데이터를 재생 프레임 메모리로부터 입력받아 반화소 단위의 움직임 벡터값을 계산한 뒤, 움직임 벡터에 대응되는 움직임 보상 데이터를 발생시킨다. 움직임 벡터는 ENCB 내의 가변길이 부호화부로 출력되며, 움직임 보상된 데이터는 ENCB 내의 DCT 변환부로 출력된다. 이때, DCT 변환부로 함께 입력되는 원영상 데이터와 움직임 보상된 데이터의 차분 데이터는 ENCB 내의 DCT 변환 → 양자화 → 역양자화 → 역 DCT 변환의 루프를 거쳐 재생된 뒤 다시 ME2MC 로 입력된다. ME2MC 는 재생된 차분데이터와 ME2MC 내에 저장되어 있는 움직임 보상 데이터를 더함으로써 얻어지는 재생영상 데이터를 재생 프레임 메모리에 저장한다[6].

2) 부호화부(ENCB)

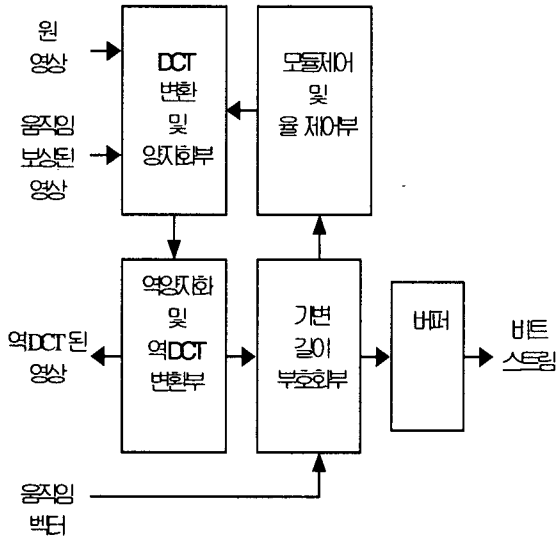
ENCB 는 <그림 3>과 같이 DCT 변환 및 양자화부, 역양자화 및 역 DCT 변환부, 가변길이 부호화부, 모듈 제어 및 율제어부로 구성되어 있다.

DCT 변환 및 양자화부와 역양자화 및 역 DCT 변환부는 각각 한 개의 DCTQ 칩을 이용하여 구현하였다. MECB 에서 출력되는 원영상 데이터와 움직임 보상된 데이터를 이용하여 DCT

변환 → 양자화 → 역양자화 → 역 DCT 변환의 루프를 거친 후에 역 DCT 된 데이터를 MECB 로 출력한다.

가변길이 부호화부에서는 MECB 에서 출력하는 움직임 벡터와 양자화부에서 발생하는 양자화 데이터를 이용하여 MPEG-2 비디오 비트스트림 문법에 맞는 비트스트림을 발생시킨다.

DSP 칩을 이용하여 구현한 모듈 제어 및 율 제어부에서는 가변길이 부호화부로부터 부호화된 비트수를 입력받아 버퍼의 넘침과 결핍이 발생하지 않는 동시에 일정한 화질을 제공하기 위하여 양자화부로 양자화 계수를 전달한다. 또한 시스템 동작 모드에 맞도록 각 기능블록에서 필요한 시스템 초기화 데이터를 발생시켜 출력한다.

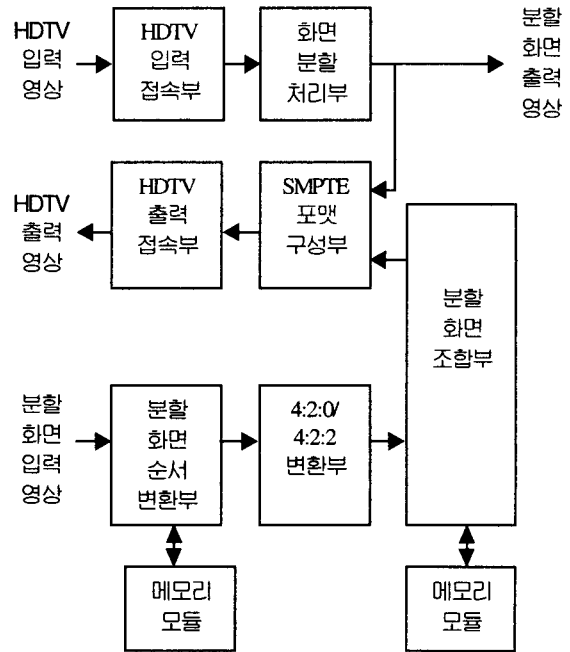


<그림 3> ENCB 의 구조

또한, 가변길이부호화부에서는 NTSC 21번째 라인에 실려있거나 외부에서 별도로 입력되는 자막데이터를 EIA-708(Electronic Industries Alliance-708)과 ATSC 규격에 맞도록 사용자데이터를 생성시켜서 부호화할 수 있는 기능을 갖추고있다.

3. HDTV 영상 입출력부

HDTV 인코더 시스템에 사용된 HDTV 입출력부는 SMPTE 260M 이나 SMPTE 274M 규격의 4:2:2 포맷 디지털 영상신호를 입력하여 각 인코딩 모듈로 분할화면 영상신호를 전송하고, 각 인코딩 모듈에서 처리된 원영상이나 재생영상을 모니터링할 수 있도록 개발되었다.



<그림 4> HDTV 입출력부의 전체블록도

HDTV 입출력부는 <그림 4>와 같이 HDTV 입력 접속부, 화면분할 처리부, 분할화면 순서변환부, 4:2:0/4:2:2 변환부, 분할화면 조합부, SMPTE 포맷 구성부, HDTV 출력 접속부로 구성되었다.

HDTV 분할화면 영상과 SDTV 영상 모두를 처리할 수 있게 개발된 인코딩 모듈은 54MHz로 동작하도록 설계되었다. 그래서 HDTV 입출력부에서는 PLL을 이용하여 입력클럭인 74.25MHz에 동기된 54MHz 클럭신호를 발생시켜 인코딩 모듈로 출력한다. 인코딩 모듈에서는 이 54MHz 클럭신호를 시스템클럭으로 이용하여 영상신호를 처리하고, HDTV 입출력부의 분할화면 순서변환부, 4:2:0/4:2:2변환부, 분할화면 조합부에서도 54MHz의 분주신호를 클럭신호로 이용하여 동작시킨다[2].

4. 프로그램 다중화기

프로그램 다중화부는 인코딩 모듈로부터 입력되는 비디오 ES(Elementary Stream)와 오디오 인코더로부터 입력되는 오디오 ES를 다중화시킨다. 프로그램 다중화부에서는 위성방송에 사용되는 MPEG-1 오디오 비트스트림과 지상파 방송에 사용될 AC-3 오디오 비트스트림 모두를 수용할 수 있다. 오디오 ES 및 비디오 ES를 패킷이라 불리는 적당한 길이의 비트열로 분할하고, 헤더 및

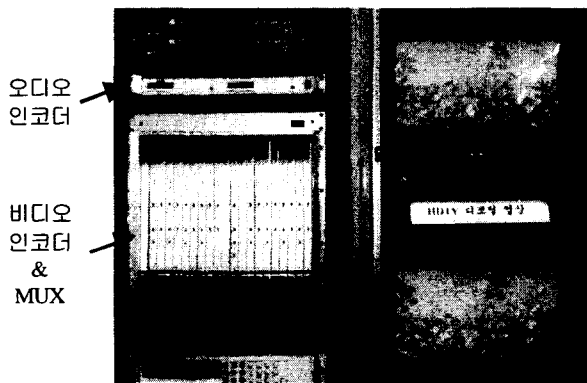
부가 정보를 붙여서 주어진 시간 모델에 맞게 시분할하여 188 바이트의 일정 길이의 패킷으로 다중화하여 아래 포맷으로 전송한다.

- i) 병렬 LVDS 또는 ECL
- ii) 직렬 ECL
- iii) DVB-ASI (Digital Video Broadcasting Asynchronous Serial Interface)
- iv) SMPTE 310M

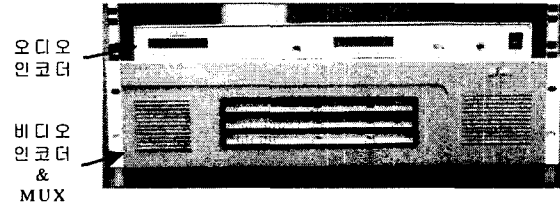
또한, 인코더 시스템의 동작 상태를 제어하거나 모니터링할 수 있도록 시스템 제어부를 프로그램 다중화기와 같은 보드에 구현하였다. 이 시스템 제어부는 외부의 PC에 의하여 비트율, 동작모드등을 설정할 수 있다.

5. 결론

ETRI에서 개발한 HDTV와 SDTV MPEG-2 인코더 시스템의 사진을 <그림 5>와 <그림 6>에 나타내었다. 이 MPEG-2 인코더 시스템은 국내 위성방송 방식은 물론 국내 지상파 디지털 TV 방송 장정 규격으로 정해진 ATSC (Advanced Television Systems Committee) 방식도 수용할 수 있도록 개발하였으며, 다양한 형태의 인터페이스가 가능하도록 구현하였다. 또한, 지상파 방송 시스템에 사용하여 수 차례의 장시간에 걸친 현장시험을 통하여 안정된 성능을 검증하였으며, 국내 디지털 방송기술에 많은 공헌을 할 것으로 기대된다.



<그림 5> HDTV 인코더 시스템



<그림 6> SDTV 인코더 시스템

참고문헌

- [1] 이진환, "SDTV/HDTV 용 비디오 MPEG-2 인코더 모듈의 구현," 제 10 회 신호처리 합동학술대회 논문집, pp.357-360, 1997.9.27.
- [2] 이진환, "고선명 TV 영상입출력부 개발," 제 10 회 신호처리 합동학술대회 논문집, pp.679-682, 1997.9.27.
- [3] C. T. Ahn, H. S. Chang and J. Y. Yang, "A Parallel Processing Architecture for HDTV encoding System," Proceedings of International Workshop on HDTV'96, Oct. 1996.
- [4] J. H. Lee and S. G. Park, "An Implementation of Pre-processor Chip for SDTV/HDTV Video Encoder Based on the MPEG-2 Standard," ITC-CSCC'96, Vol 1, pp. 290-293, July 1996.
- [5] H. K. Lee, J. W. Kim, Y. M. Ohk, and K.H. Lee, "An efficient VLSI architecture for Block Matching Motion Estimation," International Symposium on Advanced Network Technologies, pp. 575-581, Berlin, Germany, Oct. 1996.
- [6] J. S. Kwak, J. W. Kim, and Y. H. Kim, "A Field and Frame-based Motion Estimator with a Very Flexible Search Range," VCIP'96, pp.394-402, Mar. 1996.

<감사의 글>

본 논문이 완성되기까지 도움을 주신 방송 기술연구부원들께 감사 드립니다.