저 전압 구동용 바리스터의 제조

이 종 필, 윤 희 선*, 백 동 규, 최 승 철
아주대학교 재료공학과
* 아주대학교 분자과학기술학과

The Fabrication of Varistor for The Low Voltage Application

Jong Pil Lee, Hee Sun Yoon*, Dong Kyu Baik and Seung Chul Choi
Department of Material Science and Engineering,
* Department of Molecular Science and Technology,
Ajou University

1. 서 론

순수한 $SrTiO_3$ 결정은 비저항이 $10^{13}\Omega cm$ 정도인 부도체이지만[1], 특정한 dopant를 첨가하여 환원분위기에서 소결하면 반도성을 나타나게 된다[2],[3]. 이렇게 반도성을 띤 소결체의 입계를 이용하여 다양한 세라믹스 부품이 개발, 응용되고 있다[4],[5]. $SrTiO_3$는 높은 유전상수를 갖으며, 유전손실이 작은 유전체로 정전용량의 온도 및 주파수 특성이 양호해서 GBLC (Grain Boundary Layer Capacitor)에 대한 연구가 널리 이루어졌다[6]. 이러한 $SrTiO_3$를 특정온도에서 열처리함으로써 높은 유전상수뿐만 아니라, 전류(I)-전압(V) non-ohmic 특성을 나타내 써지(Surge)와 같은 이상전류 및 높은 주파수의 노이즈로부터 보호할 수 있는 복합기능을 가지게 된다. 각종 전자기기로 부터 발생하는 노이즈로부터 전자회로를 보호하며 정상적으로 가동시키기 위해서는 $SrTiO_3$계 바리스터를 이용해서 노이즈를 흡수하여야 한다.

그러나 $SrTiO_3$ 세라믹스 제조시 소결온도가 1450℃이상이 필요하다. 이러한 문제를 해결하기 위한 $SrTiO_3$의 저온소결 연구가 필요하므로, 현재 $SrTiO_3$의 저온소결에 관한 연구가 활발히 이루어지고 있다[7]~[9]. 또한 입계에 의하여 바리스터 특성과 고 정전용량의 특성이 나타나는 $SrTiO_3$ 세라믹스의 는 제 2차 열처리 공정이 필요하다. 이 제 2차 열처리 공정이란 특정온도(약 1000℃이상)에서 절연물질을 입계에 확산시켜 입계층을 형성시키는 공정을 말하는데 이러한 공정은 고온에서 2번의 열처리를 행해야 하므로 공정이 복잡하다.

본 연구에서는 $SrTiO_3$ 세라믹스를 이용한 저 전원 구동형 소자의 요구를 만족시킬 수 있는 전자소자에 대해서 연구하였다. 또한 제조생산성을 높이기 위해 저온소결에 관하여 조사하였다. 또한 공정의 단순화를 위해 제 2차 열처리 과정없이 첨가물만을 혼합시켜 제조한 $SrTiO_3$ 세라믹스의 전기적 특성 변화에 대해서 조사하였다.

2. 실 험 방 법

다음 Fig. 1에 실험공정도를 나타내었다.

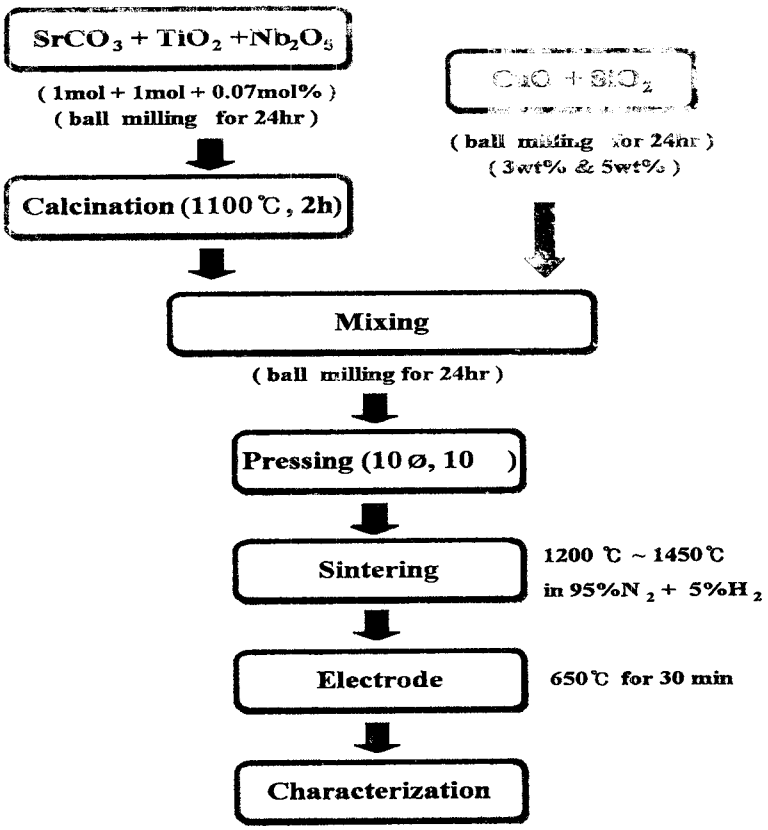
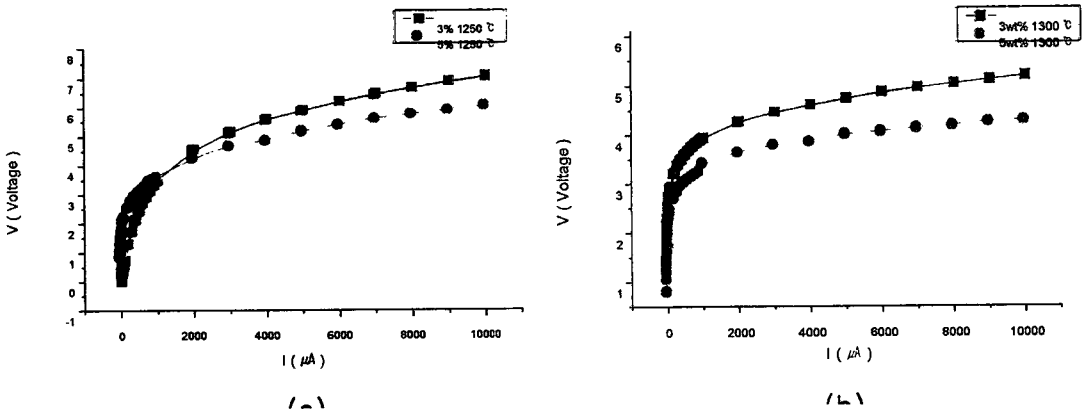


Fig. 1 Experimental flow chart

시편의 특성평가는 다음과 같이 행하였다. 미세구조는 주사전자현미경 (SEM, Hitachi)으로 관찰하였고, 결정립과 결정립계에 존재하는 원소들을 확인하기 위해서 SEM-WDS를 통해서 측정하였다. 시편의 전류(I)-전압(V) 특성은 Sony Tetronix(370A Programmable CurveTracer)를 이용하였다. 또한 정전용량은 HP 4278A를 사용하여 1㎑ 범위에서 측정하다.

3. 결과 및 고찰

Fig. 2는 1250℃에서 1450℃까지 50℃간격으로, 각 온도에서 5% 수소 - 95% 질소로 이루어진 환원 분위기에서 2시간동안 유지하여 제조한 소결체들의 I - V 전기적 특성을 나타낸 것이다.



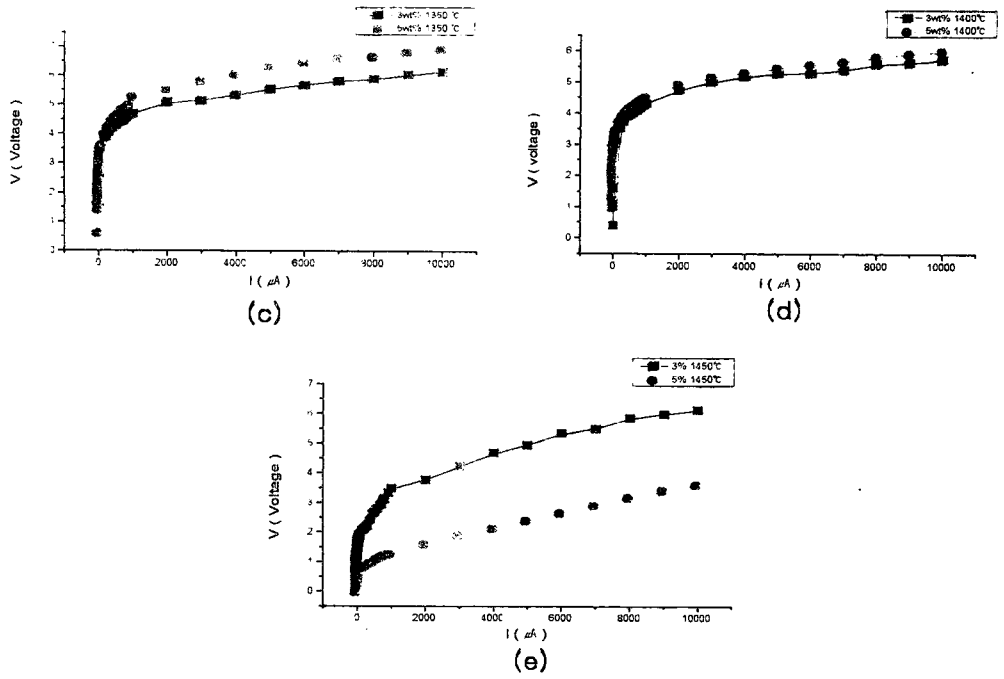


Fig. 2 I - V characteristics of the $SrTiO_3$ ceramics at variation sintering temperatures (a)1250℃ (b)1300℃ (c)1350℃ (d)1400℃ (e)1450℃

수소-질소로 이루어진 환원분위기 중, 1200℃에서 소결한 시편은 일반적인 $SrTiO_3$와 같이 비저항이 높은 부도체이지만, 소결온도가 1250℃이상이 되면 소결체의 I-V 전기적 특성은 비선형적인 바리스터 특성을 나타낸다. 즉, 1200℃까지는 부도체이지만 1250℃이상이 되면 반도성을 나타냄을 알 수 있었다. 또한 바리스터로 작용하는 전압, 즉 바리스터 전압이 7volt 이하로 종래의 바리스터와 비교하여 저 전압에서 구동함을 확인하였다.

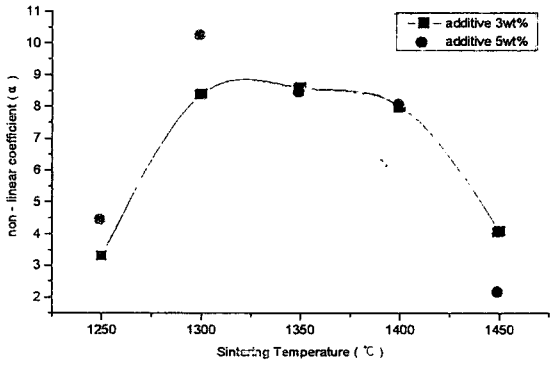


Fig. 3 Non - linear coefficient (α) values at variation sintering temperatures

Fig. 3은 비선형적 I-V 전기적 특성평가의 기준이되는 비직선 계수 (α)의 값을 각 환원소결온도에 따라 나타낸 것이다. 여기서 α는 다음을 통하여 얻었다.

$$\alpha = 1/\log(V_{10mA}/V_{1mA})$$

단, V_{10mA} : 인가전류가 10_{mA}일 때의 전압

$V_{1\ mA}$: 인가전류가 1 $_{mA}$일 때의 전압

Fig. 3에서 보는 바와 같이 α 값은 1300 ~ 1350℃를 기준으로 최고치를 보이다가 감소함을 알 수 있었다. 이는 본 연구에서 첨가한 $CuO-SiO_2$ 혼합물이 1300 ~ 1350℃부근에서 입계에 편석을 형성하게되어 입계를 이용하는 $SrTiO_3$ 복합 기능성 소결체의 특성을 잘 나타내는 것으로 보인다. 그러나 1350℃이상의 온도에서 소결을 하게되면 α 값이 감소하게 되는데, 이는 첨가하여 입계에 편석층을 형성하였던 $CuO-SiO_2$ 혼합물들이 소결온도가 1350℃이상이 되면서 입계에 barrier layer를 형성하고 있는 편석층이 확산되어 입계효과를 감소시키기 때문인 것으로 생각된다.

(a) (b)

Fig. 4 SEM - WDS result

(a) Cu line scanning result (b) line scanning compound result

Fig. 4는 높은 비직선적 I - V 전기적 특성을 나타낸 1300℃에서 수소-질소로 이루어진 환원분위기 중에서 2시간동안 유지하여 제조한 소결체의 미세조직과 WDS 분석결과를 나타낸 것이다. 여기서 관찰할 수 있듯이 scanning line을 따라서 Sr, Ti, Cu peak가 검출됨을 알 수 있다. 이때 Cu peak는 입자내에서는 존재하지 않다가 입계에서 급격히 증가함을 관찰할 수 있다. 그러나 Cu 이외의 다른 원소들, 즉 Sr, Ti, Si등의 peak는 입계에 존재하지 않았다. 여기서 첨가된 SiO_2의 Si peak가 발견되지 않은 이유는 첨가물인 $CuO-SiO_2$의 혼합물의 제조시 CuO의 양에 비해 SiO_2의 양이 매우 미량이기 때문에 전체적인 Si의 양이 검출한도 내에 있지 않다.

$CuO-SiO_2$의 첨가물을 혼합하여 환원분위기에서 소결된 시편의 소결온도에 따른 유전상수의 변화는 첨가물을 5wt% 혼합한 시편의 경우, 유전상수는 환원소결온도가 증가함에 따라 증가하다가 환원소결온도가 1400℃에서 최대의 값을 보이며 다시 감소하는 경향을 나타내었다. 반면 첨가물을 3wt% 혼합한 시편의 경우는 환원소결온도가 증가함에 따라 유전상수도 증가하다가 1300℃에서 1400℃까지 거의 일정한 유전상수를 보인다. 그러나 첨가물을 5wt%혼합한 경우와 유사하게 환원소결온도가 1400℃이상이 되면 감소하는 경향을 나타내었다. 이는 결정립의 크기가 1400℃ 이상이 되면서 그 크기가 급격히 감소함과 연관시켜 설명할 수 있다. 즉, 결정립 크기가 증가함에 따라 유전상수가 증가하다가 결정립의 크기가 감소함에 따라서 유전상수가 감소한다고 설명하는 것과 부합되는 내용이다.[10],[11]

4. 결론

본 연구는 일반적으로 $SrTiO_3$의 결정립계 효과를 높이기 위해서 행하는 제 2차 열처리 과정없이 본 연구에서 제조한 $CuO-SiO_2$ 첨가물의 첨가만으로도 일반적인 $SrTiO_3$의 소결온도인 1450℃부근보다 낮은 온도에서 소결 할 수 있었다. 본 연구에서 제조한 $SrTiO_3$ 바리스터에서 첨가된 $CuO-SiO_2$가 소결체의 결정립계에 존재함을 확인할 수 있었다. 각 소결온도에 따라서 바리스터 특성이 관찰

되었으며 $CuO-SiO_2$를 혼합하여 1300℃, 2시간 소결하였을 때 구동전압은 7volt이고, 비직선 계수(α)의 값은 10정도의 값이었다. 이 구동전압은 현재 사용되어지고 있는 ZnO 바리스터와 비교하여 낮은 전압이었으며, 기존의 바리스터와 비교하여서 저 전압에서 구동하는 $SrTiO_3$ 바리스터를 제조할 수 있었다.

Reference

1. M. Douglas Beals, "Single-crystal titanates and zirconates", pp. 99 - 116 in High Temperature Oxides, Vol.5, Ed. by Allen M. Alper, Academic Press, New York and London, (1970).
2. I. Burn and S. Neirman, "Dielectric properties of donor-doped polycrystalline $SrTiO_3$", J. Mater. Sci., 17, 3510 - 3524 (1982)
3. I. Burn and S. Neirman and N.E. Cipollini, "Electrical conductivity of reduced polycrystalline $SrTiO_3$ and $CaTiO_3$ doped with yttrium oxide", J. Mater. Sci. Lett. 4, 1152 - 1156 (1985)
4. K. Osamu, Japan patent No. 07,342,164 (1995)
5. N. Keiichi, Japan patent No. 07,292,369 (1995)
6. R. Wernicke, "Formation of Second Phase Layers in $SrTiO_3$ Boundary Layer Capacitors", Advadces in Ceramics, Vol. 1, p. 261, Edited by L.M. Levinson and D.C. Hill (1981)
7. M.J. Laurent, G. Desgardin and B. Raveau, J. Mater. Sci. 25, 599 (1990)
8. S. Cheng, T. Lee and C. Wei, J. Mater. Sci. Lett. 5, 721 (1986)
9. L. Zhou, Z. Jiang, S. Zhang and C. Yu, ibid. 11, 1134 (1992)
10. S. Waku, A. Nishimura, T. Murakami, A. Yamaji, T. Edahiro, and M. Uchidate, "Classification and Dielectric Properties of the Boundary Layer Ceramic Dielectrics", Rev. Elect. Commun. Lab., Vol. 19 [5 - 6], 665 ~ 675 (1971)
11. N. Yamaoka, M. Masuyama, and M. Fukui, "$SrTiO_3$-Based Boundaury Layer Capacitor Having Varistor Characteristics", Am. Ceram. Soc. Bull., Vol. 62 [6] 698 ~ 700, 703 (1983)