

FED Spacer의 정렬/탑재 및 패널 응용

주병권, 강문식, 장운택, 이덕중, 이윤희, 이내성**, 김종민**, 유건호*, 오명환,
한국과학기술연구원 정보재료·소자연구센터, 삼성종합기술원**, 경희대학교 물리학과*

Alignment/Mounting of FED Spacer and Panel Application

B. K. Ju, M. S. Kang, Y. T. Jang, D. J. Lee, Y. H. Lee, N. S. Lee**, J. M. Kim,
K. H. Yu*, and M. H. Oh

Electronic Materials and Device Research Center, KIST.,
Department of Physics, Kyung-hee University*,
Electronic materials Lab, SAIT**.

1. 서론

현재 개발되어진 많은 진공미세 소자들은 그 특성에 따라 진공상태에서 작은 간격을 유지할 수 있으며 수백볼트의 전압을 견딜 수 있는 매우 작은 크기의 구조물을 요구한다. 또한 구조물이 형성된 후 반영구적으로 진공 상태를 유지할 수 있어야 한다. 이러한 구조물을 VME(vacuum micro electronics)에서 스페이서라 한다. 지금까지 수행된 스페이서 형성방식으로는 스크린 프린트법, 세라믹접합제(frit glass)를 사용한 접합법등이 주로 사용되어 왔다. 하지만 이러한 spacer 형성 방식은 반복 공정, 작은 면적하에서 접합이 어렵다는 문제점을 갖고있다. 본 연구에서는 진공 미세 소자에 필요한 조건들을 모두 만족하는 동시에 기존의 방식에서 제기 되어진 문제점 들을 해결 할 수 있는 정전 열 접합법을 사용하여 1.1mm 두께, 7x8cm² 면적의 유리기판 위에 spacer 를 형성하였다. 이러한 정전 열 접합법을 이용한 spacer 형성을 위해 spacer 접합용 지그를 제작 하여 접합 공정을 수행하였으며, 공정 후 기판내부틀 고 진공 상태로 만든 후에 전기적 절연특성을 검증하기 위해 탄소박막을 사용한 음극 전자총을 이용하여 2극 방식의 전자방출 특성을 측정하였다.

2. 실험방법

2-1. 유리-유리 접합의 원리

본 실험에서는 기존의 실리콘-유리 접합에서와 동일하게 interlayer로서 Si 를 사용하여 열 정전 접합을 수행하였다. Si interlayer 를 이용한 접합 원리는 다음과 같다. 크롬 전극이 증착되어진 기판상부에 Si interlayer 박막을 형성시킨 후 알카리계열의 이온 물질을 갖고있는 고체상태의 유리를 위치시킨 다음 hot plate 를 사용하여 기판 전면을 가열 시키면 열적으로 여기된 알카리계열 산화물들이 이온화 된다. 이러한 상태에서 Cr 전극과 유리측 전극에 전압을 인가하면 그림 1과 같이 열적으로 여기된 이온들이 인가된 전계에 의해서 이동하여 공핍 영역이 발생하게 되고 Si interlayer와 O₂간의 정전력에 의해 SiO₂ 층을 형성하면서 두 기판간에 접합이 이루어진다.

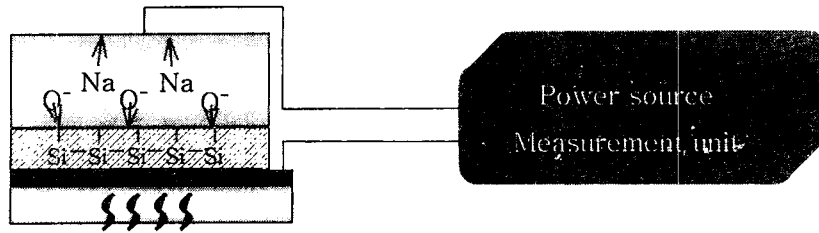
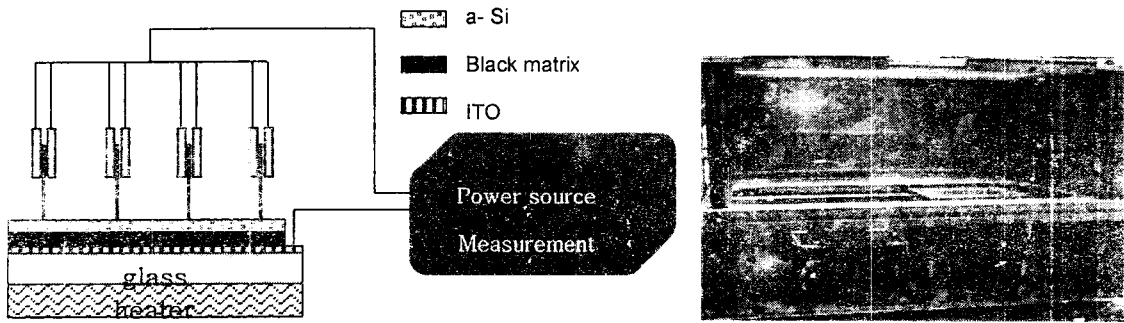


그림 1. 유리-유리정전 열 접합원리

2-2. 정전 접합용 지그의 동작원리

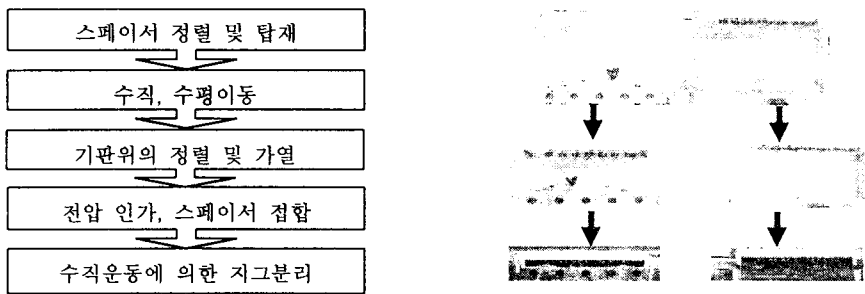
본 실험에서 제작된 지그는 빗살형의 스페이서를 탑재할 수 있도록 여러 갈래로 이루어진 수직 벽 구조의 금속구조물로 이루어져있다. 또한 유리질의 얇은 구조물의 접촉 시 기계적인 손상을 방지하며 접촉부위의 접촉특성을 향상시키기 위해 한쪽 전극부의 접합면은 탄성 있는 전극물질로 구성되어 있다. 또한 지그 자체의 안정적인 동작을 위해 공압식 실린더를 사용하였으며 적절한 압력과 최적의 속도를 유지하도록 선택적 조절이 가능하다. 이렇게 제작되어진 지그는 수직 및 수평운동을 할 수 있도록 설계 되었으며 내부 분위기 온도를 일정하게 유지하기위해 외부에 자폐막을 설치하였다. 스페이서 정전접합에 필요한 기관가열과 지그 자체에서의 수직/수평운동 보정할 수 있는 장치도 부착하였다. 또한 정전접합에 가장 핵심이 되는 외부 전압을 가할 수 있는 전극부는 각각의 벽면에 형성하므로써 얇은 유리 구조물 내부에 균일하게 전계를 가할 수 있도록 형성하였다. 지그의 원리적 개략도와 실물 사진은 아래의 그림 2.와 같다.



(a) 수직전극방식의 정전 열 접합용 지그의 개략도 (b) 제작된 스페이서 지그의 실물 사진

그림 2. 정전 열 접합원리를 적용한 스페이서 지그

그림 2.(b)에서 좌측부분에 가열판이 위치하여 있으며 스페이서를 고정하여 지그에 탑재할 수 있도록 정렬기관이 우측에 위치하여있다. 지그의 작동 순서는 그림 3.에 따라 진행 되어진다.



(a) 지그의 작동 흐름도 (b) 지그작동 순서에 따른 실제 모습

그림 3. 지그의 작동 순서

이상과 같은 시그에 의해 정렬접합 공정이 이루어지는 스페이서 정렬은 다음과 같은 주요한 몇 가지 구성요소에 의해 이루어진다.

1. BM mask에 형성된 스페이서 정렬선:

스페이서 정렬 가이드선을 이용하여 가열된 기관 위의 정렬 가이드선과 정렬 시킬 수 있다.

2. 수직운동을 위한 세라믹 가이드:

안정적인 상판 지그의 수직운동을 지지해 준다.

이러한 구성 요소 외에 정렬마스크를 가열기관 위에 형성 시켜 정확한 위치에 loading이 가능하도록 위치를 보정해준다.

2-3. 스페이서 접합원리 및 실험

정선 열 접합에 의한 스페이서 접합원리는 열 정전 접합원리를 응용하였으며 KIST IDML 팀에서 특허 출원된 비정질 실리콘 박막을 사용한 접합법을 사용하였다.

스페이서에 인가되는 전계는 이온이 이동하기 시작할 때의 초기전도도 $\rho = 0$ 인 초기값을 기준으로 했을 때, 이상적으로 그림 4. 에서의 무한길이 도체 통에 도체 뚜껑을 형성시킨 형태로 모델링 될 수 있다.

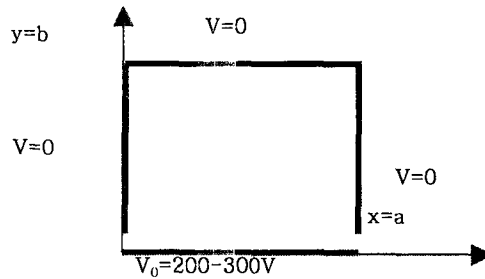


그림 4. 각 전극면에서의 전위

이러한 형태의 상자를 모델링하면 도체통 내부에서 인가되는 전계의 potential분포는 다음의 식으로 표현할 수 있다.

$$V_{(x,y)} = \sum_{m=1}^{m=\infty} \frac{4V_0}{m\pi \sinh(\frac{m\pi}{2} b)} \sinh(\frac{m\pi}{a} x) \sinh(\frac{m\pi}{a} y)$$

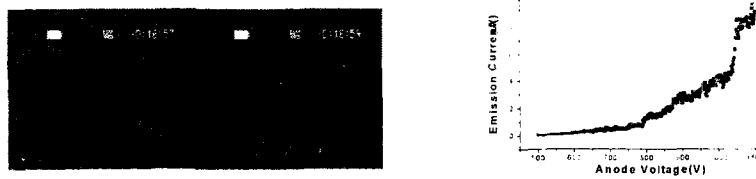
위식에서 m은 1,3,5,7,9...의 기수이며 이 식을 통해 전계의 강도를 산출해보면 전극 양 끝단에서의 전위면이 가장 조밀하다는 것을 알 수 있다. 이러한 끝단에서의 전계를 이용하여 접합에 필요한 전계를 인가했다. 접합에 사용된 Si 박막은 r.f. 스퍼터법을 사용하여 r.f. power 60W, Ar gas=30 sccm, 4 mtorr 에서 250nm 두께로 형성하였다. 한편 반대편의 기관은 BM mask를 이용하여 노광 공정을 수행한 후 ITO 전극부위를 제외한 다른 박막들을 식각 하였다. Si 층이 형성된 기관을 이용해 스페이서가 접합된 기관과 스페이서가 적용된 패널의 사진은 다음과 같다.



(a)상부사진 (b)1차 실장된 탄소방출원을 갖는 FED

그림 5. BM위에 집합된 스페이서와 스페이서가 적용된 패널

a-Si 접합 층을 이용해 스페이서를 접합 그림 5.(a)를 이용해 탄소막만이 patterning된 탄소 방출원을 이용하여 실장된 그림 5.(b)를 이용하여 패널 내부를 진공실장 후 특성 평가를 하였다.



(a)양극, 음극 구동에 의한 점 발광. (b)진공실장된 패널의 전자방출 I-V

그림 6. 진공실장된 패널의 전자방출 특성

그림 6.(a)는 1100V의 구동전압에서 전자방출특성을 실험한 것으로서 10^{-3} torr의 진공준위에서의 방출 특성을 나타낸 것이며 비교적 안정적인 방출 특성을 보이고있다.

3. 결과 및 고찰

본 실험에서 개발한 열 정전접합을 적용한 스페이서 접합방식은 진공 미세소자용 절연체 구조물로서 적합한 기능을 수행하는 것으로 확인 되었으며 특히 수직전극방식의 접합 방식을 이용한 지그를 이용한 접합 법은 대면적 대량생산 방식에 적합할 것으로 기대된다.

본 연구는 ETRI가 주관하는 정보통신부 선도기술사업에 의해 수행되었습니다.

[참 고 문 헌]

[1] G.Wallis and D.I. Pormerantz, " Field assisted glass-metal sealing", J. Appl. Phys., Vol. 40, pp. 3936-3950, 1969

[2] A.Hanneborg, M.Nese and P.A.Ohlckers, "Silicon-to-silicon anodic bonding with a borosilicate glass layer", J. Micromech. Microeng.Vol. 1, pp. 139-144, 1991

[3] M.Esashi, A.Nakano, S.Shoji and H.Hebiguchi, " Low-temperature silicon-to-silicon anodic bonding with intermediate low melting point Glass", Sensors and Actuators, Vol. A21-A23, pp. 931-934, 1990

[4] D.J.Lee, B.K.Ju, W.B.Choi, J.I.Han, K.I.Cho, K.B.Lee, J.Jang and M.H.Oh., "Multi-substrate bonding using anodic bonding method," Proc.8th Conference on Sensor Technology, pp. 221-226, 1997

[5]M.Kim, S.Lee and S.Park., "Forming spacers with the width of 100 μ m using glass-Al film/glass anodic bonding", Proc. 1st Korean MEMS Conference, pp. 157-161, 1999