

후속열공정에 따른 저유전율 Polymer막의 물리적, 전기적 특성변화 (The effects of post annealing on the Physical and Electrical Properties of Low-k polymer)

송정근, 구자춘, 김시범, 김삼동, 김정태

현대전자산업(주) 메모리연구소

중앙처리장치(CPU)가 대용량 정보를 고속으로 처리를 할 수 있게 됨에 따라 이를 지원하는 DRAM 소자도 고속, 대용량화하는 추세이다. $0.13\mu\text{m}$ 이하의 Design Rule을 갖는 고속, 대용량 DRAM 소자의 금속배선에서는 RC Delay, 인접 선간 신호 간섭, 높은 chip 소모전력등의 새로운 문제점이 대두되고 있다. 이러한 문제점을 해결하기 위해서는 비저항이 낮은 구리를 배선 물질로 사용하거나 금속배선 사이의 층간 절연막의 유전상수를 낮추는 방법이 있다. 층간 절연막의 유전율을 낮추기 위해서는, 기존 실리콘산화막에 fluorine이나 CH₃기를 doping하거나, 유전율이 낮은 폴리머 계통의 물질을 사용할 수 있고, 보다 낮은 유전율을 확보하기 위하여 막 내에 기포를 함유시키기도 한다. 이러한 저유전율막은 원재료 특성에 따라 CVD 혹은 Sol-Gel 방법등으로 형성한다. 폴리머 계열 저유전율막은 산화막 계열 저유전율막에 비해 저유전 특성과 gap-fill 특성은 우수하지만 소자 집적시 열안정성이 문제시 되고 있다.

본 연구에서는 여러 종류의 저유전율막 중에서 Sol-Gel 방법에 의해서 형성되는 폴리머막의 후속 열공정에 따른 막 물성 변화 및 전기적 특성변화등을 조사하여 폴리머막의 열안정성을 평가하였다. 본 연구에 사용된 폴리머성 저유전율막($k=2.7\sim 2.8$)으로 Poly Arylene ether계열인 Allied signal사의 FLARE2.0과 Dow chemical사의 SiLK를 비교, 분석하였다. 후속 열공정은 질소 분위기 furnace장비에서 진행하였으며, 온도와 시간에 따른 폴리머 막의 두께, 굴절률, 막 내의 결합변화를 관찰하였다. 열공정 전·후의 두께와 굴절률은 opti-probe로 측정하였고 막내의 결합변화는 FT-IR(Fourier Transform Infrared) spectroscopy를 이용하여 측정하였다. 두 종류의 폴리머막은 후속 열공정이 450°C 30분까지 두께, 굴절률 및 C-H 결합변화가 없었다. 온도에 따른 폴리머막의 Stress hysteresis는 Flexus gauge로 측정하였으며, FLARE2.0은 450°C, SiLK는 500°C까지 Stress hysteresis 변화가 관찰되지 않았다. 실제 metal comb 패턴에서 후속 열공정에 따른 금속배선간의 capacitance 변화를 조사하였으며, FLARE2.0과 SiLK 모두 후속 400°C 60분/ 425°C 30분/ 450°C 30분 열공정까지 금속배선간 capacitance 변화가 없었다. 폴리머 계통의 저유전율막 FLARE2.0과 SiLK는 후속 열공정이 450°C 30분까지 폴리머 열화현상에 의한 물리적, 전기적 특성 변화가 없었으며, 차세대 DRAM소자의 금속 배선간 저유전율 절연막으로 상당히 유망한 것으로 사료된다.