

## 반도체 구리배선을 위한 Cu 도금층의 미세조직 (The microstructures of Cu electrodeposits for chip interconnections)

홍상철, 김인수, 김인기

금오공과대학교 신소재시스템공학부

김도형

전남대학교 공과대학 응용화학공학부

### 1. 서론

현재 반도체의 주 배선재료는 알루미늄을 주로 사용하고 있으나 90년대 이후 ULSI 배선재료로서 각광을 받고 있는 구리는 (비저항  $\rho = 1.67 \mu\Omega\text{cm}$ ) 알루미늄( $\rho = 2.67 \mu\Omega\text{cm}$ )에 비해 낮은 저항과 고온에서의 높은 안정성과 damascene 공정과 oxide CMP(chem-mechanical polishing) 공정의 개발로 인하여 현재 주목을 받고 있다.

구리 배선공정은 크게 CVD(Chemical Vapor Deposition)와 PVD(Physical Vapor Deposition)의 전식방법과 전해 및 무전해도금의 습식방법으로 나눌 수 있으나 제조 단가가 저렴하고 구리도금층의 순도가 우수하다는 이유로 전해도금이 배선용 구리 제조에 있어서 전해도금방법이 주목을 받고 있다.

본 연구에서는 기존의 전기도금에 의한 배선방법과는 달리 seed가 없는 상태에서 전해도금을 하여 전착된 구리도금층의 특성을 조사하였고, diffusion barrier로서는 TiN과 WN의 두가지를 사용하였다.

### 2. 실험방법

전해액은 황산구리 용액을 기반으로 하였고, 온도는 25°C로 변화시켰으며 전해액의 순도를 유지하기 위해서 필터를 사용하였고 magnetic pump로 순환시켰다.

조성은  $\text{CuSO}_4 : \text{H}_2\text{SO}_4$ 를 1:0.3 ~ 1:2로 변화시켰고, 전류밀도는  $2\text{A} \sim 12\text{A}/\text{dm}^2$ 으로 변화시켜가면서 실험을 행하였다.

SEM으로 표면 morphology와 단면을 보았고, XRD를 사용하여 면지수강도를 측정하였으며 AES를 사용하여 depth profile을 조사하였고, 4-point probe를 사용하여 비저항을 측정하였다.

### 3. 결과 및 고찰

전류밀도가 높아지고 확산방지막의 면저항이 작아질수록 표면 morphology는 점점 미세해지고 roughness도 낮아졌다. 도금속도는  $3000\text{\AA}$  이상이었고, 다른 첨가제의 첨가는 표면 morphology와 밀착성을 개선시켰다.

모든 경우에 XRD측정결과는 random한 상태였으며 전도도는 도금조건에 따라 변하였다. AES를 통한 순도측정결과는 표면에서 C,S,O등의 불순물이 있었지만 다른 부분에서는 불순물이 거의 나타나지 않았다.