

연속-불연속 경계 모드에서 동작하는 승압형 역률보상회로의 평균화 모델

박효길* 최병조** 백영식*

*경북대학교 대학원 전기공학과, **경북대학교 전자전기공학부

Averaged Model for Controlled On-Time Boost Power Factor Correction Circuit

Hyokil Park, Byungcho Choi and Youngsik Baek

Dept. of Electrical Engineering, Kyungpook National University
School of Electric and Electrical Engineering, Kyungpook National University

Abstract

This paper presents a new averaged model for controlled on time boost power factor correction (PFC) circuit. The proposed model accurately predicts the average behavior of the PFC circuit, and offers a good alternative in studying the large signal dynamics of the circuit. The accuracy of the model is verified through both computer simulation and experiments.

1. 서론

연속-불연속 경계 모드에서 동작하는 승압형 역률보상회로는 저전력에서 많이 사용된다. 이 역률보상회로의 스위칭 주파수와 뉴티비(Duty Ratio)는 동작 점에 따라 변화하지만, 스위칭 동작시의 온-시간(on-time)은 항상 일정하다.[1]

역률보상회로의 정확한 시간 영역 시뮬레이션은 Saber등과 같은 프로그램을 이용해서 할 수 있지만, 이 경우 많은 해석 시간이 필요하다. 그러므로, 짧은 시간에 역률보상회로의 시간 영역 해석이 필요하다. 평균화 모델을 이용한 PSpice 시간 영역 해석은 짧은 시간에 실험과 같은 동특성을 나타낸다. 일반적인 역률보상회로의 평균화 모델에서는 스위치가 온되어 전류가 증가하는 구간, 스위치가 오프(off)되어 전류가 감소하는 구간과 전류가 영으로 되는 구간으로 나누어 해석되었다.[3-4] 연속-불연속 경계 모드 승압형 역률보상회로의 평균화 모델은 전류가 영으로 되는 구간을 제외한 두구간만을 적용하여 더욱 간단한 모델로 유도할 수 있다.

승압형 역률보상회로는 스위칭 주파수내에서 입력 전압과 출력 전압이 일정하다고 가정한다. 전원단에 대한 평균화 모델을 수학적으로 유도하고, 뉴티비를 만들어 내는 변조기에 대한 평균화 모델을 유도하였다.

본 논문에서는 연속-불연속 경계 모드의 승압형

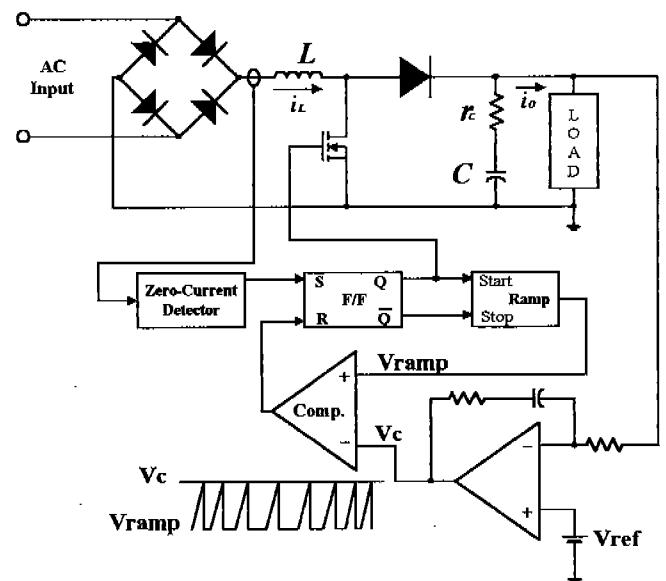


그림 1. 연속-불연속 경계모드에서 동작하는 역률보상회로

역률보상회로를 위한 평균화 모델을 제시하였다. 연속-불연속 경계 모드에서 동작하는 승압형 역률보상회로를 제작하여 부하 변화와 입력 전압의 변화에 대한 측정값과 Saber, 평균화 모델을 이용한 PSpice 시간 영역 해석 결과와 비교하여 제안한 평균화 모델이 타당함을 보였다.

2. 모델 유도

그림 1은 경계 모드의 승압형 역률보상회로의 개략도를 나타냈다. 전류가 영이되는 순간 영전류 감지기에 의해서 스위치를 온시켜 전류가 증가하게 되고, 톱니파 출력 전압(V_{ramp})과 제어 전압이 같아지는 순간 스위치를 오프시켜 전류가 하강하게 된다. 이와 같은 과정을 반복하여 인덕터 전류가 연속-불연속 경계 모드에 있도록 스위치를 동작시킨다.[1-2]

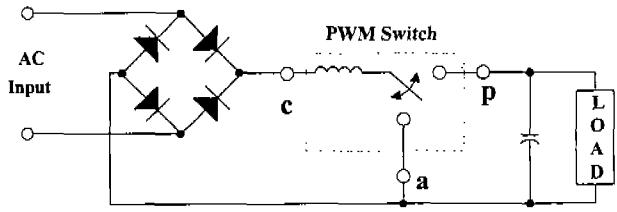


그림 2. PWM 스위치를 포함한 역률보상회로의 전원단

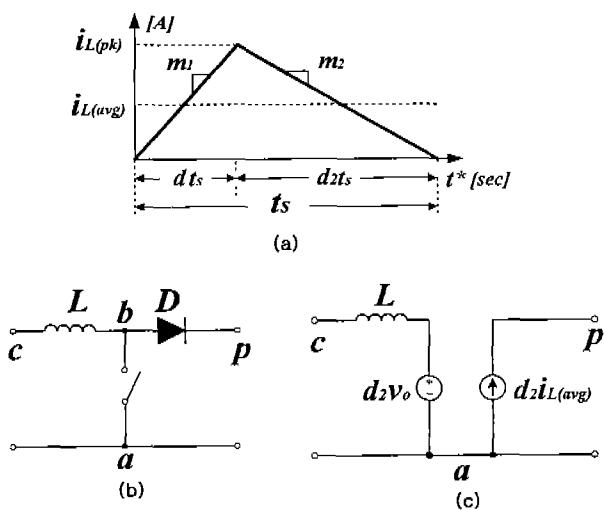


그림 3. 인덕터를 포함한 PWM 스위치 모델
(a) 불연속 모드에서의 인덕터 전류 (b) 전원단의 PWM 스위치 (c) 전원단의 평균화 모델

스위칭 주파수 내에서 입력 전압과 출력 전압이 일정하다는 가정하에서 전원단에 대한 평균화 모델을 유도하였다. 그리고, 변조기에 대한 평균화 모델을 유도하여 스위칭 동작을 결정하는 드티비를 유도하였다.

2.1 전원단의 평균화 모델

그림 2는 연속-불연속 경계 모드에서 동작하는 승압형 역률보상회로의 Pulse Width Modulation (PWM) 스위치를 포함한 전원단을 나타냈다.

그림 3.(a)은 스위칭 한 주기동안의 인덕터 전류 파형을 개략적으로 나타냈다. 그림 3.(a)에서 $i_{L(pk)}$ 는 인덕터 전류의 최고치를 나타내며, $i_{L(\text{avg})}$ 는 스위칭 한 주기동안의 평균값을 나타낸 것이다.

그림 3.(a)에서 인덕터 양단의 순시 전압 $v_{cb}(t^*)$ 를 다음과 같이 표현할 수 있다.

$$v_{cb}(t) = \begin{cases} v_{ca}(t^*) & t \leq t^* \leq t + dt_s \\ v_{ca}(t^*) - v_{pa}(t^*) & t + dt_s \leq t^* \leq t + t_s \end{cases} \quad (1)$$

여기서 t_s 는 스위칭 한 주기이고, t^* 는 회로 동작 시 순간적인 시간 표시이다. 드티비에 대한 관계는

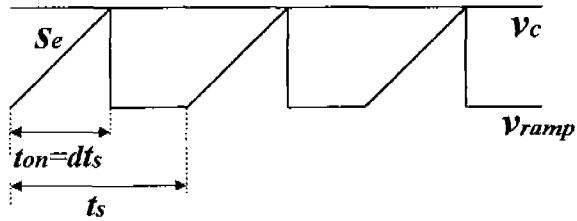


그림 4. 제어원리의 개략도

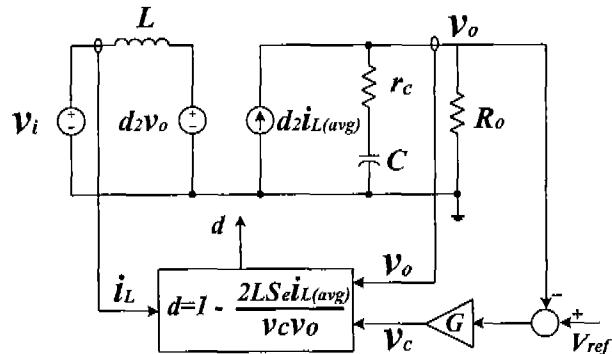


그림 5. 유도된 승압형 역률보상회로의 평균화 모델

식 (2)와 같다.

$$d = \frac{t_{on}}{t_s}, \quad d_2 = \frac{t_{off}}{t_s} \quad (2)$$

식 (1)에서 인덕터 양단의 평균 전압을 다음과 같이 유도할 수 있다.

$$V_{cb}(t^*) = \frac{1}{t_s} \left[\int_t^{t+dt_s} v_{ca}(t^*) dt + \int_{t+dt_s}^{t+t_s} (v_{ca}(t^*) - v_{pa}(t^*)) dt \right] \quad (3)$$

식 (3)은 스위칭 한 주기에 대해 인덕터 양단의 전압을 다음과 같이 유도할 수 있다.

$$V_{cb}(t) = V_{ca}(t) - d_2 V_{pa}(t) \quad (4)$$

그림 3.(b)에서 b-a 사이의 전압($v_{ba}(t)$)의 평균 전압은 다음과 같다.

$$V_{ba}(t) = V_{bc}(t) + V_{ca}(t) \quad (5)$$

식 (4)와 (5)로부터, 식 (6)을 유도할 수 있다.

$$V_{ba}(t) = d_2 V_{pa}(t) = d_2 v_o \quad (6)$$

$v_{pa}(t)$ 의 평균 전압은 출력 전압의 평균값과 같으므로 $V_{pa}(t) = v_o$ 이다. 평균화 모델의 입력단 전압은 식 (6)과 같이 표현할 수 있다. 그림 3.(a)로부터

다음과 같은 관계가 성립함을 알 수 있다.

$$i_{L(\text{avg})} = \frac{i_{L(\text{pk})}}{2} \quad (7)$$

$$i_{L(\text{pk})} = \int_0^{dt_s} m_1 d t^* = \frac{v_i \times dt_s}{L} \quad (8)$$

여기서, m_1 은 온-시간동안, m_2 는 오프-시간동안 인덕터 전류의 기울기를 나타낸 것이다. m_1 , m_2 를 다음과 같이 표현할 수 있다.

$$m_1 = \frac{v_i}{L} \quad m_2 = \frac{v_i - v_o}{L} \quad (9)$$

평균 출력 전류는 식 (10)과 같이 유도할 수 있다.

$$i_O = \frac{i_{L(\text{pk})}}{2} \times d_2 = d_2 \times i_{L(\text{avg})} \quad (10)$$

평균화 모델의 출력단 전류원은 식 (10)과 같이 나타낼 수 있다. 그림 3.(b)의 PWM 스위치를 그림 3.(c)와 같은 승압형 역률보상회로 전원단의 평균화 모델로 나타낼 수 있다.

2.2 변조기의 평균화 모델

평균화 모델에서 스위칭 주파수내에서는 출력 전압이 일정하므로 제어 전압도 일정한 것으로 간주할 수 있다. 출력단에 나타나는 리플 성분을 제거시켜 주기 위한 전압 궤환 보상기는 Proportional Integrator (PI)제어기가 사용되었다. 보상기의 출력 전압(제어 전압)과 톱니파 발생기의 출력 전압(V_{ramp})이 연속-불연속 경계 모드 승압형 역률보상회로의 스위칭 온-시간을 결정한다.

그림 4는 연속-불연속 경계 모드 승압형 역률보상회로의 스위칭 온-시간과 제어 전압의 개략도를 나타냈다. 그림 4로부터 다음과 같은 식을 유도할 수 있다.

$$d t_s S_e = v_c \quad (11)$$

여기서 S_e 는 톱니파의 기울기이며, v_c 는 제어 전압을 나타낸다.

스위칭 한 주기동안의 인덕터 전류는 온-시간동안의 평균값과 오프-시간동안의 평균값이 같기 때문에 다음과 같이 유도할 수 있다.

$$i_{L(\text{avg})} = \frac{v_i}{2L} \quad t_{on} = \frac{-v_i + v_o}{2L} \quad t_{off} \quad (12)$$

식 (12)로부터 전압에 관한 표현식으로 유도할 수 있다.

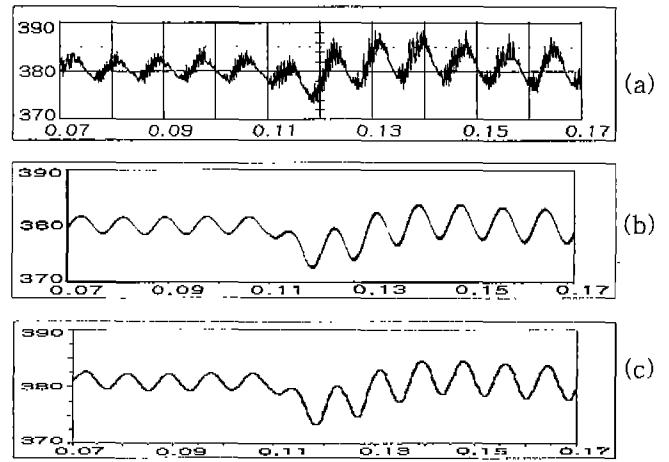


그림 6. 50% 부하 증가시 출력 전압 파형
(0.26A → 0.53A)

(a) 실험 파형 (b) Saber 시뮬레이션 파형
(c) PSpice 시뮬레이션 파형

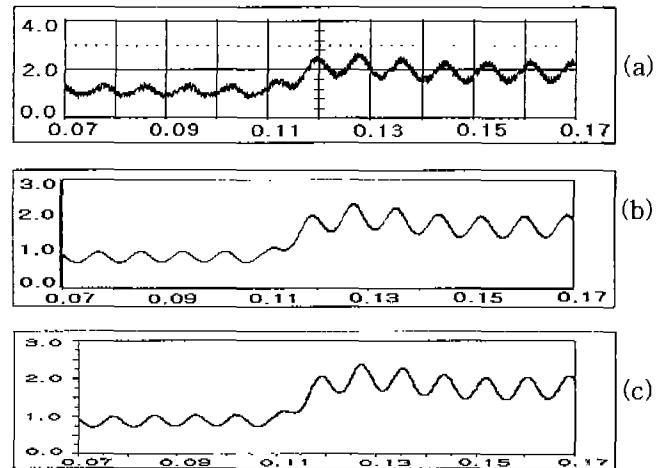


그림 7. 50% 부하 증가시 제어 전압 파형
(0.26A → 0.53A)

(a) 실험 파형 (b) Saber 시뮬레이션 파형
(c) PSpice 시뮬레이션 파형

$$v_i = \frac{2L i_{L(\text{avg})}}{dt_s} \quad (13)$$

$$-v_i + v_o = \frac{2L i_{L(\text{avg})}}{(1-d)t_s} \quad (14)$$

식 (11), (13)과 (14)로부터 평균화 모델의 드티비를 유도할 수 있다.

$$d = 1 - \frac{2LS_e i_{L(\text{avg})}}{v_c v_o} \quad (15)$$

식 (15)와 그림 3.(c)로부터 연속-불연속 경계 모드에

서 동작하는 승압형 역률보상회로를 그림 5와 같은 전체 역률보상회로의 평균화 모델로 나타낼 수 있다.

3. 모델의 정확도 및 응용 범위

본 논문에서 제안한 평균화 모델의 정확성을 검증하기 위해서 연속-불연속 경계 모드에서 동작하는 승압형 역률보상회로를 제작하였다. 실험에 사용된 값들은 다음과 같다.

$$v_i = 90 \sim 270 [V], L = 322.7 [\mu H], C = 235 [\mu F]$$

$$r_c = 0.2 \Omega, V_o = 380 [V], V_{ref} = 5 [V]$$

실험에서 사용된 제어기는 UC3852가 사용되었고, 출력 전압에 나타나는 리플 성분을 제거시켜 주기위한 전압 케이스 보상기는 PI제어기가 사용되었다.

그림 6.(a)는 입력 전압의 실효치가 160[V]인 경우에 50% 부하 증가시(0.26A→0.53A) 출력 전압의 실험 파형을 나타냈다. 그림 7.(a)는 제어 전압의 실험 파형을 나타냈다. 그림 6.(b)와 7.(b)는 연속-불연속 경계 모드의 승압형 역률보상회로의 정확한 시간 영역 해석 프로그램인 Saber를 이용한 시뮬레이션 파형이다. Saber는 실험과 같은 동특성을 나타내주지만, 시간 영역 해석에서 많은 시간을 요구한다.

그림 6.(c)와 7.(c)는 평균화 모델을 이용한 Pspice 시간 영역 해석은 짧은 시간에 실험과 같은 동특성을 나타냈다.

입력 전압의 실효치가 220V에서 110V로 감소하는 경우에 그림 8.(a)는 Saber 시간 영역 시뮬레이션의 출력 전압의 파형을 나타냈고, 그림 9.(a)는 평균화 모델을 이용한 PSpice 시간 영역 시뮬레이션의 출력 전압의 파형을 나타냈다. 그림 8.(b)와 9.(b)는 제어 전압의 파형을 나타냈다.

그림 6, 7, 8과 9에서 실험 측정값과 제안한 평균화 모델의 시간 영역 해석이 일치하는 것을 알 수 있다.

4. 결론

본 논문에서는 연속-불연속 경계 모드에서 동작하는 승압형 역률보상회로의 평균화 모델을 개발하고 정확도를 입증하였다. Saber 시간 영역 시뮬레이션은 실험과 같은 동특성을 나타내주지만, 시뮬레이션에서 많은 시간을 요구한다. 그러나, 평균화 모델을 이용한 PSpice 시간 영역 해석에서는 다양한 부하 변화와 입력 전압의 변화에 대해 짧은 시간에 실험 결과와 일치하는 동특성을 나타냈다.

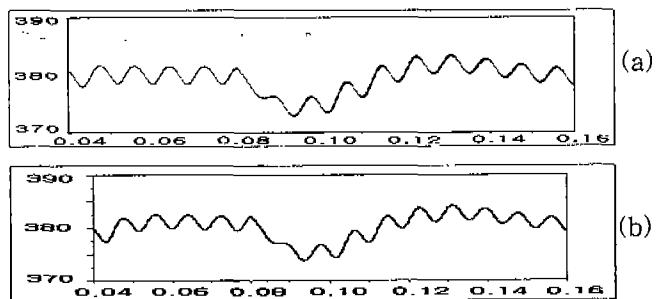


그림 8. 실효치 입력 전압의 감소시 출력 전압 파형
(220V → 110V) (a) Saber 시뮬레이션 파형
(b) PSpice 시뮬레이션 파형

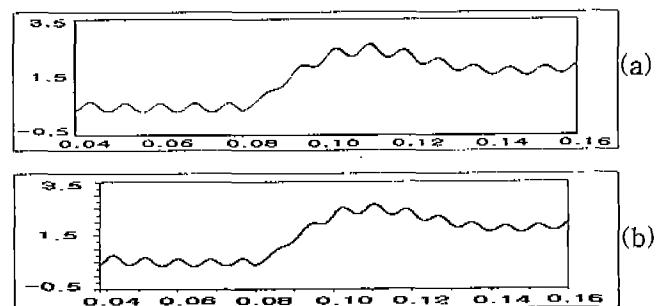


그림 9. 실효치 입력 전압의 감소시 제어 전압 파형
(220V → 110V) (a) Saber 시뮬레이션 파형
(b) PSpice 시뮬레이션 파형

참 고 문 헌

- [1] J. S. Lai, and D. Chen, "Design Consideration for Power Factor Correction Boost Converter Operating at the Boundary of Continuous Conduction Mode and Discontinuous Conduction Mode," IEEE APEC Conference Proc., pp.267-273, 1993
- [2] F. A. Huliehel, F. C. Lee, and B. H. Cho "Small-Signal Modeling of the Single-Phase Boost High Power Factor Converter with Constant Frequency Control," IEEE PESC Rec., pp. 475-482, 1992
- [3] S. S. Hong, B. R. Jo, and M. J. Youn "Duty, Cycle Generator for Average Model of Buck converter with Current Mode control-Using Analog Behavioral Modeling of PSpice" IEEE Trans. Power Electronics, Vol. 11. No. 6 pp. 785-795, November 1996
- [4] Lloyd Dixon Spice Simulation of Switching Power Supply Performance" Unitrode Seminar Manual SEM800, 1991