

## HNO<sub>3</sub> : H<sub>2</sub>O<sub>2</sub> : HF 세척법을 이용한 실리콘 직접 접합 기술에 관한 연구

주철민\*, 최우별, 김영식, 김동남, 이종석, 성만영  
고려대학교 전기공학과

### Study on the Direct Bonding of Silicon Wafers by Cleaning in HNO<sub>3</sub> : H<sub>2</sub>O<sub>2</sub> : HF

C. M. Joo\*, W. B. Choi, Y. S. Kim, D. N. Kim, J. S. Lee, M. Y. Sung  
Dept. of Electrical Eng., Korea Univ.

**Abstract** - We have studied the method of silicon direct bonding using the mixture of HNO<sub>3</sub>, H<sub>2</sub>O<sub>2</sub>, and HF chemicals called the controlled slight etch (CSE) solution for the effective wafer cleaning. CSE, two combinations of oxidizing and etching agents, have been used to clean the silicon surfaces prior to wafer bonding. Two wafers of silicon and silicon dioxide were contacted each other at room temperature and postannealed at 300~1100°C in N<sub>2</sub> ambient for 2.5 h. We have cleaned silicon wafers with the various HF concentrations and characterized the parameters with regard to surface roughness, chemical nature, chemical oxide thickness, and bonding energy. It was observed that the chemical oxide thickness on silicon wafer decreased with increasing HF concentrations. The initial interfacial energy and final energy postannealed at 1100°C for 2.5h measured by the crack propagation method was 122 mJ/m<sup>2</sup> and 2.96 mJ/m<sup>2</sup>, respectively.

### 1. 서 론

1985년 J. B Lasky[1]에 의해 최초로 개발된 실리콘 직접 접합 기술(SDB)은 중간에 아무런 매개물을 삽입하지 않음으로써 산화나 확산 같은 고온 열처리 공정 시 열팽창 계수의 불일치에 의한 열적 스트레스가 없다는 장점과 실리콘 기판을 직접 접합함으로써 장시간 공정을 요하는 에피층의 성장이나 확산 공정을 대체할 수 있다는 장점을 가지고 있다. 이러한 특징은 SOI (Silicon-on-Insulator) 기판 제작에 의한 고전력용 소자의 제조에 매우 효과적으로 이용될 수 있으며, 저전력 용 소자와 마이크로머시닝 분야에서의 그 활용 가치가 높아지고 있다.

이러한 실리콘 직접 접합을 위해 표면 세척 처리 시 요구되는 특성은 실리콘 표면의 식각이 적어야 하고 강한 산화 포텐셜이 요구되며, 금속의 용해도가 좋아야 하고 표면 거칠기의 증가가 적어야 한다.[1] 특히, 기판 세척에 의해 실리콘 기판 표면의 거칠기가 적어야 하며 표면의 먼지 입자의 양이 적어야 우수한 접합 특성을 얻을 수 있다. 그러나 일반적인 RCA 세척 방법은 금속 입자의 세척률이 뛰어나지 못한 단점을 가지고 있다.[2] 또, 실리콘 직접 접합 시 계면에 두꺼운 화학 산화막을 성장시킴으로써 접합 후 기판의 전기적 특성 떨어뜨리게 된다.

본 연구에서는 이를 극복하기 위하여 HF를 이용한 HNO<sub>3</sub> : H<sub>2</sub>O<sub>2</sub> : HF(CSE) 세척법을 사용하였다. CSE 세척법은 실리콘 기판의 세척 방법 중에서 식각과 산화를 동시에 이용하는 방법으로 실리콘 기판에 있는 먼지 입자를 연속적인 식각과 산화에 의해 효과적으로 제거하는 방법이다. 이는 산화막을 식각하는 HF의 농도를 조절함으로써 일반적인 실리콘 직접 접합에서 문제점 중의 하나인 두꺼운 화학 산화막 두께를 줄일 수 있는 장점이 있다.

### 2. 실험 방법

본 연구에서 사용된 실리콘 기판은 직경이 4인치, 두께가 500μm, 저항률이 5~20Ωcm, 방향성이 (100)으로 봉소(boron)가 도핑된 p형 실리콘 기판이 사용되었다. 활성 실리콘층이 형성될 본드웨이퍼는 1100°C의 습식 산소 분위기에서 5시간동안 열산화하여 1.2μm 두께의 산화막이 성장되었다. 실험 순서는 기판을 80°C에서 5분간 CSE 세척을 한 후 초 순수로 5분간 세척하고 회전 건조하였다. 물기가 완전히 제거된 기판을 초기 접합 시킨 후 열처리를 통하여 접합 강도와 void의 변화를 살펴보았다. CSE 세척 시 HF 농도에 따른 기판의 화학적 조성 변화를 분석하기 위하여 HF의 0.02%부터 0.07%까지 변화시켰다. 이를 바탕으로 접합에 필요한 CSE 세척 조건을 표 1에 나타내었다.

초기 접합은 친수화(hydrophilic) 처리 후에 회전 건조기를 이용하여 물기를 완전히 제거하고 접합한다. Bare 실리콘 기판과 산화된 기판의 HF 농도를 달리 한 것은 두 기판 모두 친수화 특성을 얻기 위해서이다. 기판에 친수화된 특성을 얻기 위해서는 표면에 불안정한 산화막이 존재해야 한다.[3] Bare 실리콘 기판의 경우는, HF의 농도를 낮춤으로써 기판에 화학 산화막이 성장되도록 하였다. 반면, 열산화막이 성장된 실리콘 기판에서는 표면의 실리콘 원자의 부족으로 화학 산화막이 만족스럽게 성장하지 못하게 된다. 따라서 이미 성장되어 있는 열산화막을 약하게 식각함으로써 친수화 된 기판을 얻는 것이 더 효과적이다. 따라서 CSE 세척 시 HF의 농도를 높여서 약하게 식각이 일어나게 하여 친수화된 기판 특성을 얻었다. HF의 농도를 너무 높이면 bare 실리콘 기판에서 친수화 특성을 얻을 수 없게 된다. 이는 bare 실리콘 기판 위에 있던 자연 산화막까지 식각되어 제거되기 때문이다.

열처리는 각각 300°C, 500°C, 700°C, 900°C, 1100°C에서 2.5시간 수행하였다. 열처리 온도에 따른 계면 사이의 void 감소를 IR을 통하여 관찰하였고, 1100°C에서 2.5시간 열처리 후 초기 접합 에너지와의 차이를 razor blade 실험을 통하여 측정 비교하였다. 또, FT-IR과 AES 분석을 통하여 세척 후 화학 산화막의 성장 정도와 표면 조성을 분석하였고, AFM 분석을 통하여 표면의 거칠기를 조사하였다.

### 3. 실험 결과 및 고찰

#### 3-1. 접합 영역 비교

그림 1은 접합된 기판상의 열처리 온도 변화에 따른 접합 영역의 변화를 IR로 관찰한 것이다. 300°C에서 900°C까지 온도를 올리면서 열처리를 수행한 결과 700°C 이후부터 접합 영역이 급격하게 증가하는 것을 볼 수 있다. 이는 접합된 기판 사이에 포획되어 있던 O, H<sub>2</sub>O 등이 실리콘 표면과 산화 반응하여 얇은 산화막을 형성하거나 O, H, C 등이 실리콘 내부로 확산되면서 소멸되는 것으로 볼 수 있다.[4] 또, 700°C 이후부터

표 1. Si/SiO<sub>2</sub> 직접 접합 시 CSE 세척 조건.

시료 실험조건	Bare wafer	SiO <sub>2</sub> wafer
CSE 용액	HNO <sub>3</sub> : H <sub>2</sub> O <sub>2</sub> = 1:1 (Add 0.04% HF) 5분	HNO <sub>3</sub> : H <sub>2</sub> O <sub>2</sub> = 1:1 (Add 0.06% HF) 5분
D.I. water rinse	5분	5분
CSE 용액 온도	80°C	80°C

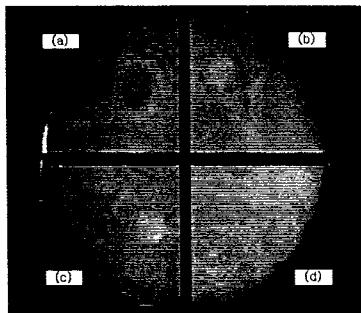


그림 1. 열처리 온도에 따른 void 변화 관찰: (a) 30°C, (b) 500°C, (c) 700°C, (d) 900°C.

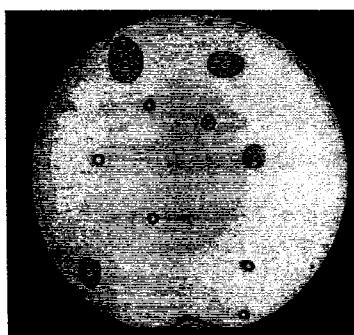


그림 2. 접합된 기판상을 1100°C 온도에서 열처리 한 후 관찰한 void.

실리콘의 탄성적인 변형과 계면 산화막의 점성 흐름으로 인해 void를 메우게 되기 때문에 void가 줄어들게 된다.[5,6] 그림 2를 보면 1100°C 이후에도 소멸되지 않는 void를 관측 할 수 있다. 이는 초기 접합 시 계면에 존재하는 먼지 입자들에 의해 형성된 void로 열처리 공정으로 없어지지 않기 때문이다. 이는 일반적인 기판 접합에서 가장 큰 문제가 되는데 실리콘 직접 접합시 고 청정실(class 10 이하)에서의 작업이 필수적이라 하겠다.

### 3-2. 표면 조성 및 분석

그림 3은 FT-IR에 의해 분석한 CSE 세척 후 실리콘 기판 표면의 화학적 조성을 분석한 것이다. 그림에서 보면 피크값이 1040, 790 cm<sup>-1</sup>에서 나타나는 것을 알 수 있는데, 일반적인 Si-O 피크는 1070, 810cm<sup>-1</sup>에서 나타난다. Si-O 피크값이 더 낮은 wavenumber로 친이 된 원인은 SiO<sub>x</sub>에서 x가 2보다 작은 결합 구조를 가지기 때문이다.[7] 즉, 표면에 불안정한 화학 산화막이 형성되어 있음을 알 수 있다. 또, HF의 농도 변화에 따라 산화막의 두께가 감소함을 알 수 있는데, CSE 세척법에 의해 실리콘/실리콘 직접 접합 시 계면에 존재하는

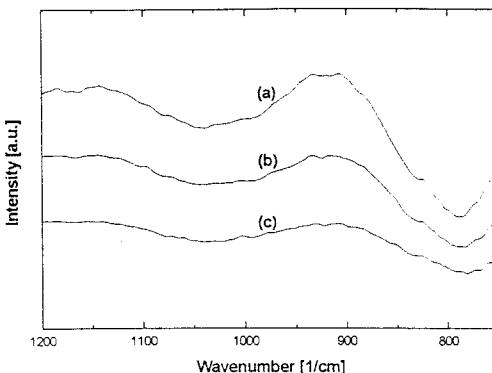


그림 3. 실리콘 기판 표면에 대한 FT-IR 분석 결과:  
(a) HF 0.02%, (b) HF 0.05%, (c) HF 0.07%.

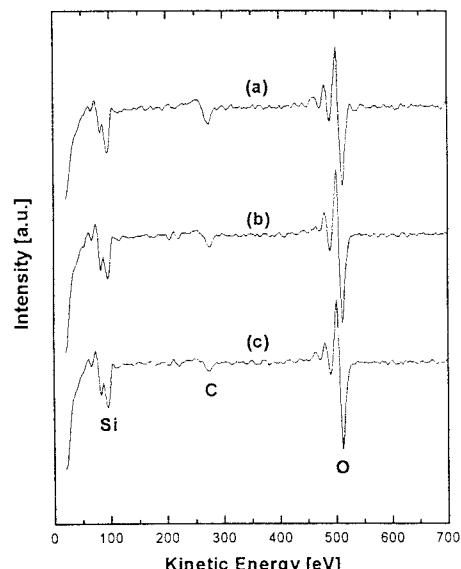


그림 4. 실리콘 기판 표면에 대한 AES 분석 결과:  
(a) bare 실리콘 기판, (b) HF 0.02%, (c) HF 0.07%.

산화막의 두께를 조절할 수 있다는 점을 보여준다.

HF의 농도가 증가함에 따라 기판 표면의 탄소의 농도가 줄어드는 경향을 그림 4로부터 확인할 수 있다. 실리콘 직접 접합시 표면에 존재하는 먼지 입자나 유기물 등에 의한 오염은 접합 후 기판의 계면 사이에 존재하여 기판의 전기적 기계적 특성을 떨어뜨리게 된다. 그림 2에서 보듯이 초기에 오염물들에 의한 void는 접합 후 열처리에서 쉽게 제거되지 않는 것을 볼 수 있다. CSE 세척법은 실리콘 기판에 연속적인 식각과 산화반응에 의해 기판을 세척하는 방법이다. CSE 세척법은 일반적인 실리콘 기판에 쓰이는 RCA 세척법보다 세척률이 더 우수한 것으로 보고되고 있으며, 특히 금속입자에 대한 세척률이 뛰어난 것으로 알려져 있다.[2]

### 3-3. 표면 거칠기 분석

그림 5는 bare 실리콘 기판과 실리콘 기판에 CSE (HF 0.04%) 세척을 한 후의 표면 거칠기를 나타낸다. 그림에서 보듯이 CSE 세척 후 표면 거칠기가 크게 증가하지 않음을 알 수 있다. 실리콘 직접 접합에서 표면 거칠기의 증가는 기판간의 간격을 떨어뜨려 초기 접합

시 수소 결합에 의한 에너지가 크게 낮아진다. 일반적으로 약한 분자간의 결합(반데르발스 힘)은 거리의 6승에 반비례한다[3]. 이는 초기 접합 에너지를 떨어뜨리게 되고 계면에 void 발생 원인으로 작용하는데 열처리 이후에도 이러한 영향이 계속 남게 된다.

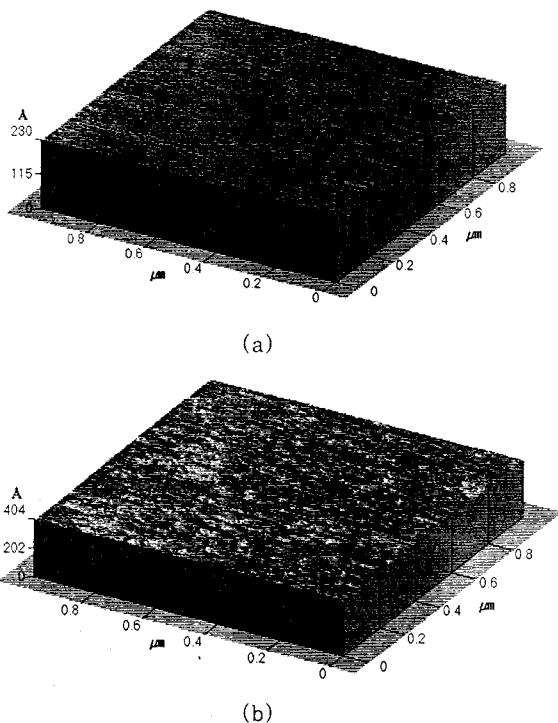


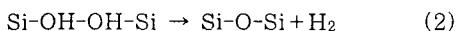
그림 5. AFM을 통해 관찰한 표면 거칠기: (a) bare 실리콘기판 표면 [RMS : 1.13Å], (b) CSE 세척 후 실리콘기판 표면 [RMS : 1.82Å].

### 3-4. 표면 에너지의 측정

접합되어진 Si/SiO<sub>2</sub>의 표면 에너지를 측정하기 위해서 razor blade방법을 이용하였다.[5] 표면 에너지는 친수화 처리 후 초기 접합 시료와 1100°C 2.5h 열처리 한 시료에 대해서 측정하였다. 시료에 대한 표면 에너지 측정은 다음 식에 의해서 구한다.

$$\gamma = \frac{3}{32} E \frac{t_w^3 t_b^2}{L^4} \quad (1)$$

$E$ 는 실리콘의 탄성률이며,  $t_w$ 와  $t_b$ 는 기판의 두께와 blade의 두께이다. 사용된 blade의 두께는 100μm, 기판의 두께는 500μm이다.  $L$ 은 blade에 의해서 접합이 떨어진 곳까지의 길이이다. 접합한 시료의 표면 에너지 측정 결과를 표 2에 나타내었다. 접합에 대한 표면 에너지를 보면 열처리 이후에 현격하게 표면 에너지가 증가하는 것을 알 수 있는데 이는 식(2)에서와 같이



친수화 처리를 한 기판에서 초기에는 표면에 있는 Si-OH간의 반응에 의한 수소결합(hydrogen bonding)으로 초기 접합이 일어나나 온도가 증가하면서 탈수화 반응(dehydration)에 의해 물분자가 빠져 나오면서 완전한 Si-O-Si 결합이 이루어지기 때문이다.[8] 또한, 실리콘 기판의 탄성적인 변형이 더욱 활발해져 보다 강한 접합을 이루게 된다.[6]

표 2. 각 시료에 대한 표면 에너지 측정 결과.

	거리L (cm)	표면 에너지(J/m <sup>2</sup> )
초기 접합	2	0.12
1100°C 열처리	0.9	2.96

### 3. 결 론

본 논문에서는 CSE 세척법을 이용하여 실리콘 직접 접합을 행하였다. 초기 접합 후 관찰한 void는 온도가 증가하면서 급격하게 void가 감소하는 것이 확인되었다. 실리콘 기판의 CSE 세척 후 표면 조성을 분석한 결과 HF의 농도가 증가하면서 기판 표면의 탄소 농도와 화학 산화막의 두께가 감소함이 조사되었다. 그러나 HF의 농도가 증가할수록 표면의 세척력이 뛰어나지만 농도가 너무 증가하면 실리콘 기판의 친수화 특성을 얻을 수 없게 된다. Razor blade법을 이용하여 접합의 표면 에너지를 측정한 결과 열처리 후 접합 에너지가 크게 증가하였고, AFM을 통해 관찰한 표면 거칠기는 CSE 세척 후에 크게 증가하지는 않았음을 알 수 있었다.

본 연구는 한국전력공사의 지원에 의하여 기초전력 공학공동연구소 주관으로 수행되었음.

### [참 고 문 헌]

- J. B. Lasky et al., "Silicon-on-insulator (SOI) by bonding and etch-back," Proc. International Electron Devices Meeting (IEDM 85), p.684, 1985.
- T. H. Park, et al., "The cleaning effects of HF-HNO<sub>3</sub>-H<sub>2</sub>O<sub>2</sub> system," J. Electrochem. Soc., vol.142, No.2, p.571, 1996.
- K. Ljungberg, et. al., "The effects of HF cleaning prior to silicon wafer bonding," J. Electrochem. Soc., vol. 142 No.4, p.1297, 1995.
- 주병관, "마이크로머시닝 시스템을 위한 실리콘 웨이퍼의 직접 접합에 관한 연구" 고려대학교 전자공학과 박사 학위 논문.. p.24, 1995.
- R. D. Black et al., "Silicon and silicon dioxide thermal bonding for silicon-on-insulator applications," J. Appl. Phys., vol.30, No.4, p.615, 1991.
- W. P. Maszara, "Silicon-on-insulator by wafer bonding: A review," J. Electrochem. Soc., vol.138, No.1, p.341, 1991.
- M. S. Haque, et. al., "Correlation of stress behavior with hydrogen-related impurities in plasma-enhanced chemical vapor deposited silicon dioxide films," J. Appl. Phys., vol.82, No.6, p.2922, 1997.
- M. Shimbo et al., "Silicon-to-silicon direct bonding method," J. Appl. Phys., vol.60, No.8, p.2987, 1986.