

(Ba<sub>0.5</sub>Sr<sub>0.5</sub>)TiO<sub>3</sub> 박막의 상부전극 RTA에 따른 계면 특성 변화

전장배\*, 김덕규, 소순진, 박춘배  
 원광대학교 전자재료공학과

Effect of RTA on the interfacial Properties of Top Electrodes on (Ba<sub>0.5</sub>Sr<sub>0.5</sub>)TiO<sub>3</sub>

Jang Bae Jeon\*, Dyeok kyu Kim, Soon Jin So, Choon Bae Park  
 Department of Electronic Materials Engineering, Wonkwang University

**Abstract** - In this paper, we described the effect of rapid thermal annealing on the electrical properties of interfacial layer between various top electrodes and (Ba<sub>0.5</sub>Sr<sub>0.5</sub>)TiO<sub>3</sub> thin films. BST thin films were fabricated on Pt/TiN/SiO<sub>2</sub>/Si substrate by RF magnetron sputtering technique. Al, Ag, and Cu films for the formation of top electrode were deposited on BST thin films by thermal evaporator. Top electrodes/BST/Pt capacitor annealed with rapid thermal annealing at various temperature. In (Ba<sub>0.5</sub>Sr<sub>0.5</sub>)TiO<sub>3</sub> thin films with Cu top electrode annealed at 500°C, the dielectric constant was measured to the value of 366 at 1.2 (kHz) and the leakage current was obtained to the value of 5.85×10<sup>-7</sup> [A/cm<sup>2</sup>] at the forward bias of 2 (V).

상부전극은 인가전압에 따른 누설전류의 비대칭 현상에 상호작용하고 있으며, 전극재료에는 Al, Cu, Pt 등이 사용되고 있으나, 하부전극의 중요성 때문에 아직 상부전극에 대한 실질적인 연구가 진행되고 있지는 않다. 또한, 상부전극의 adhesion을 좋게하고 전극과 고유전 박막 계면의 변화에 의한 누설전류의 감소를 위해 전극 형성후 열처리에 대한 연구가 진행중이다.<sup>5,6)</sup> DRAM의 비유절감 및 누설전류 감소 등을 위한 상부 전극 재료의 개발에 대한 많은 연구가 필요하다.

본 실험에서는 Ba/Sr의 조성비를 1:1로 한 BST 박막의 상부전극에 따른 박막의 전기적인 특성을 관찰하면서 RTA(Rapid Thermal Annealing)에 의한 상부전극의 후열처리에 기인한 상부전극과 BST 박막 사이의 계면에 변화를 관찰하여 그 전기적인 특성과 물성을 규명하고자 한다.

1. 서 론

우리나라 반도체 산업에서 가장 큰 비중을 차지하고 있는 DRAM(Dynamic Random Access Memory)은 새로운 세대가 발표될 때 마다 셀 밀도가 계속 증가하고 메모리 셀 당 사용가능 면적은 적당한 die 크기를 유지하기 위하여 계속 감소되어야만 한다. 셀 면적의 감소는 저장 캐패시터의 면적 감소를 가져온다. 따라서 캐패시터에 저장된 전하밀도를 유지하기 위하여, 캐패시터 두께의 감소와 새로운 셀 구조 등의 여러 가지 개선이 이루어져 왔으나 현재는 거의 물리적인 한계두께까지 도달하고 있다. 이러한 상황에서 고유전 재료를 이용할 경우 간단한 평면구조의 캐패시터로 Gb(Gbit)급 DRAM에 적용할 수 있을 것으로 전망됨에 따라 그 응용을 위한 연구가 진행되고 있다.<sup>1,2)</sup>

현재 이러한 고유전을 절연막으로 사용될 수 있는 고유전체 재료로는 BTO (BaTiO<sub>3</sub>), STO (SrTiO<sub>3</sub>), BST((Ba<sub>1-x</sub>Sr<sub>x</sub>)TiO<sub>3</sub>), PbTiO<sub>3</sub>, PZT (Pb(Zr<sub>1-x</sub>Ti<sub>x</sub>)O<sub>3</sub>), PLZT ((Pb,La)Zr<sub>1-x</sub>Ti<sub>x</sub>O<sub>3</sub>) 같은 페로브스카이트 구조를 갖는 박막재료가 연구되어지고 있다. 이 가운데 가장 많은 관심을 모으고 있는 재료가 BST이다. 실온에서 높은 유전을 뿐만 아니라 x의 조성이 0.3 이상 일때는 안정된 상유전상을 가지고 있어 피로(fatigue) 특성과 노화(aging) 특성이 우수하며, 고주파영역에서의 낮은 누설 전류 특성으로 데이터 유지에 유리하다.<sup>3)</sup>

BST 박막의 유전특성 변화와 더불어 최근에 많은 연구가 이루어지고 있는 분야가 바로 전극 재료이다. 하부전극의 종류와 미세구조가 BST 박막의 전기적 특성에 큰 영향을 미친다. BST 박막을 기존의 Poly-Si 위에 증착하면 계면에 SiO<sub>2</sub> 저유전층이 형성되어 정전용량을 낮추는 효과를 나타내므로 이러한 저유전층의 생성을 억제하기 위해 하부전극의 도입이 필수적이며, 재료로는 Pt, RuO<sub>2</sub>, IrO<sub>2</sub> 등이 주로 쓰인다.<sup>4)</sup>

2. 본 론

2.1 실험방법

본 연구에서는 RF 마그네트론 스퍼터링법을 이용하여 Pt(150(nm))/TiN(200(nm))/SiO<sub>2</sub>(400(nm))/Si 기판 위에 BST(200(nm)) 박막을 성장시켰으며 증착 조건은 표 1에 나타내었다.

200nm 두께로 증착한 BST 박막위에 열증착기(Evaporator)를 사용하여 상부전극을 직경 0.5 (mm)의 점(dot) 형태로 증착하였다.

이후 MIM 구조의 시편을 가지고 RTA(Rapid Thermal Annealing) 을 이용하여 다양한 온도(200°C~500°C)에서 1분간 후열처리 하였다.

BST 박막의 결정 형성 및 구조를 확인하기 위해서 X-선 회절 분석법 (XRD : X-ray Diffraction) 을 이용하여 분석하였고, 박막 단면의 미세구조를 관찰하기 위해 주사 전자 현미경 (SEM : Scanning Electron Microscopy) 을 이용하여 살펴보았다. 정전용량의 주파수 특성은 HP 4284A LCR meter 를 사용하였고, 전압-전류 특성은 HP 4145B Semiconductor parameter를 이용하였다.

표 1. BST 박막의 증착 조건

Table 1. Deposition conditions of BST thin films

Target	(Ba <sub>0.5</sub> Sr <sub>0.5</sub> )TiO <sub>3</sub>
Substrate	Pt/TiN/SiO <sub>2</sub> /Si(100)
Base pressure	< 1.5×10 <sup>-9</sup> Torr
Working pressure	3.0×10 <sup>-2</sup> Torr
RF power	180 W
Substrate temperture	640°C
Ar : O <sub>2</sub>	8 : 2
Pre-sputtering time	30 min
Deposition time	2 hr

## 2.2 실험 결과 및 고찰

### 2.2.1 BST 박막특성

BST 박막의 결정성과 배향성을 확인하기 위해 XRD 분석을 하였다. SiO<sub>2</sub>/Si 기판위에 증착된 BST 박막의 XRD 결과는 그림 1과 같다. XRD 패턴을 살펴보면 모든 후열처리 온도에서 다결정질의 입방정 페로브스카이트(perovskite) 구조를 갖는 것을 알 수 있다. 다결정 BST peak는 (100)(23.1°), (211)(28.5°), (110)(32.0°), (111)(39.5°), (200)(45.9°) 등이 관찰되었으며 (111)방향의 우선배향이 나타남을 알 수 있었다. 그리고 BST(111) peak 를 보면 후열처리온도

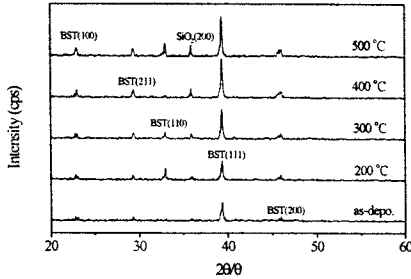


그림 1. 후열처리온도에 따른 BST 박막의 XRD 패턴

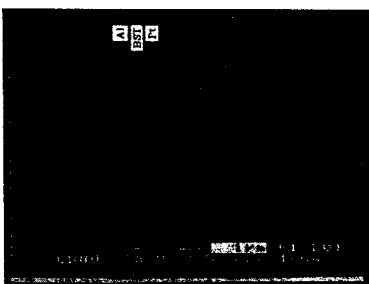
Fig.1. XRD pattern of BST thin films with post-annealing at various temperature

가 변화함에도 불구하고 거의 변화가 없음을 알 수 있다. BST 박막을 초기 증착할 때에 Pt 하부전극과 BST 사이에 비정질의 계면층이 형성되는데 이 계면층의 결정화는 BST 박막의 결정성장 온도에 밀접한 영향을 받는다. 또한 증착온도보다 낮은 온도로 후열처리할 시에는 박막 구조에는 영향이 없음을 알 수 있다.

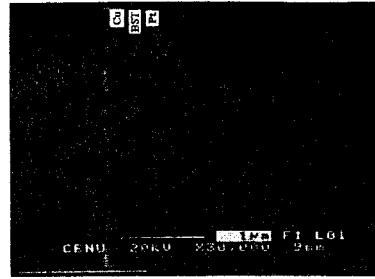
그림 2는 500°C로 후열처리한 BST 박막의 상부전극 재료에 따른 박막의 단면 SEM이다. 각 시편의 BST



(a) Ag/BST/Pt



(b) Al/BST/Pt



(c) Cu/BST/Pt

그림 2. 500°C 후열처리한 BST 박막의 상부전극재료에 따른 단면 SEM사진

Fig. 2. Cross-sectional SEM micrograph of BST thin films for various top electrodes with post-annealing at 500°C

박막 단면은 균일한 박막형성으로 매우 안정된 형태를 보여주고 있다. Al과 Cu의 상부전극에서는 뚜렷이 대비되는 평활한 계면을 형성하고 있는 반면에 Ag의 상부계면은 흐릿하여 alloy 층을 형성하고 있다. SEM 사진에서 BST 박막의 두께는 약 200 [nm]임을 알 수 있다.

### 2.2.2 유전 특성

그림 3은 상부전극을 Cu로 증착한 BST 박막의 후열처리 온도변화에 따른 정전용량-주파수 특성곡선이다. 주파수가 증가함에 따라 정전용량이 감소하는 양상을 보인다. 이러한 정전용량의 감소는 유전 손실율의 증가와 상관 관계에 있으며 유전분극의 완화로 인하여 일어나고 있음을 알 수 있다. 그러나 후열처리 온도변화에 따른 정전용량의 변화는 전혀 나타나지 않는다. 상부전극을 Cu로 하고 500°C에서 후열처리한 BST박막의 유전율은 1.2(kHz)의 주파수에서 약 366 정도를 나타내었다.

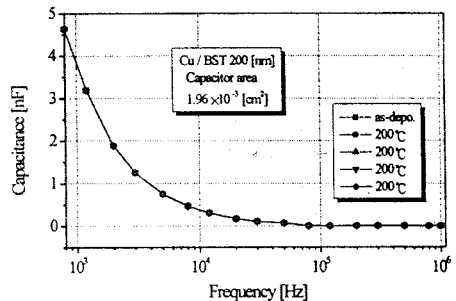


그림 3. 후열처리 온도변화에 따른 Cu 상부전극을 이용한 BST 박막의 주파수-정전용량 특성곡선

Fig 3. Capacitance ratios of the BST films for Cu top electrode with post-annealing at various temperature as a function of the applied ac frequency

### 2.2.3 누설전류 특성

그림 4는 500°C에서 후열처리한 BST 박막의 상부전극에 따른 누설전류특성을 나타냈다. 상부전극에 순방향으로 전압을 인가한 후 점차 전압을 감소시키면서 누설전류특성을 관찰하였다. 순방향 전압을 인가한 경우, 유전완화에 의해 전류가 흐르는 포화영역이 변화함을 알 수 있다. 순방향 전압이 증가하면 전자가 전극을 통해

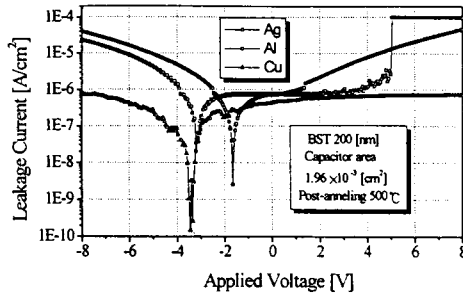


그림 4. 상부전극재료에 따른 BST(500°C post-annealing) 박막의 순·역방향 전압-전류 특성 곡선  
Fig. 4. Leakage current densities of the BST films(500°C post-annealing) for various top electrodes

고유전 박막으로 터널링하여 전류가 증가하다가 호핑전도에 의한 포화영역이 시작된다. 이때, 호핑전도에 의해 전류가 흐르므로 전극을 통해 전자를 주입하더라도 누설전류는 벌크의 특성에 의해 흐를 것이므로 전류의 변화가 없게 된다.<sup>7)</sup> 순방향 전압을 계속 증가시키면 Al, Ag, Cu 상부전극에서 각각 0.5[V], 4[V], 8[V] 이상에서 쇼트키형 전자방출에 의한 전자전도가 발생한다.<sup>8)</sup>

BST 박막은 어느 정도 역방향 전압을 인가할 때까지 순방향 전압에 의해서 분극된 전하가 잔존하여 순방향으로 전류가 흐르다가 상쇄되어지면서 역방향으로 누설전류가 흐르게 되는 상유전특성을 보인다. 누설전류의 순방향/역방향 교차점 전압은 Cu 상부전극에서는 -3.45[V], Ag 상부전극에서는 -3.2[V], Al 상부전극에서는 -1.65[V]이다. Ag, Al, Cu 상부전극과 BST 박막의 계면에서의 누설전류특성은 역방향 전압 인가에 잘 표현되어진다. BST 박막과의 일함수 차이가 매우 적은 Ag, Al 상부전극에서는 낮은 쇼트키 장벽으로 인해 상부전극계면의 공간전하가 유전분극의 완화를 상쇄하여 전자호핑전도의 포화영역이 좁고 누설전류밀도가 높은 반면 Cu 상부전극에서는 비교적 넓은 포화영역에 낮은 누설전류밀도를 보이고 있다.

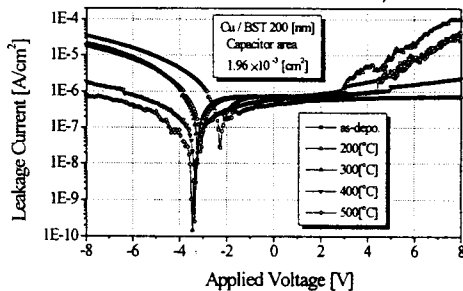


그림 5. 후열처리 온도변화에 따른 Cu 상부전극을 이용한 BST 순·역방향 전압-전류 특성곡선  
Fig 5. Leakage current densities of the BST films for Cu top electrode with post-annealing at various temperature

그림 5는 상부전극을 Cu로 증착한 BST 박막의 후열처리 온도변화에 따른 누설전류특성을 보인다. 후열처리 온도를 증가시키에 따라 누설전류특성이 향상되고 포화

영역이 후열처리하지 않은 시편의 경우에 5[V]로부터 500°C로 후열처리한 시편의 경우에 8[V]이상으로 증가하였다. 따라서 고전압 인가시에는 후열처리 온도가 높을수록 쇼트키형 전자방출에 의한 전도특성이 지연되고 전자호핑전도 메커니즘이 우세함을 보였다. 상부전극을 Cu로 한 BST박막의 누설전류밀도는 2[V]에서  $8.61 \times 10^{-7}$  [A/cm] (as-depo.),  $7.53 \times 10^{-7}$  [A/cm] (200°C),  $7.54 \times 10^{-7}$  [A/cm] (300°C),  $7.37 \times 10^{-7}$  [A/cm] (400°C),  $5.85 \times 10^{-7}$  [A/cm] (500°C)을 나타냈다.

### 3. 결 론

벌크형 ( $Ba_{0.5}Sr_{0.5}$ )TiO<sub>3</sub> 타겟을 제조하여 RF 마그네트론 스퍼터링법으로 Pt/TiN/SiO<sub>2</sub>/Si 기판위에 BST 박막을 증착하고, 열증착기로 상부전극을 증착하여 후열처리한 시편의 전기적 특성을 검토하였다.

(1) 주파수가 증가함에 따라 정전용량이 감소하는 현상을 보였으나, 후열처리 온도변화에 따른 정전용량의 변화는 없었다.

(2) 누설전류특성은 상부전극에 순방향 전압을 가하면 전자호핑전도와 쇼트키형 전자방출전도 방식을 따른다. 500°C 후열처리한 BST 박막위에 상부전극을 Cu로 증착하였을 때 가장 좋은 누설전류특성을 관찰할 수 있었다. 상부전극을 Cu로 증착한 BST박막의 누설전류는 후열처리온도가 500°C일 때 가장 좋은 특성을 보였다.

(3) 상부전극을 Cu로 한 BST 박막의 유전율은 1.2 [kHz]에서 약 366의 값을 나타내고, 누설전류는 2 [V]에서  $5.85 \times 10^{-7}$  [A/cm]의 전류밀도를 나타냈다.

### [참 고 문 헌]

- [1] Y. Ohji et al., "Ta<sub>2</sub>O<sub>5</sub> Capacitors dielectric Material for Giga-bit DRAMs", IEDM Technical Digest, pp. 111, 1995.
- [2] A. Yuuki et al., "Novel Stacked Capacitor Technology for 1 Gbit DRAMs with CVD-(Ba,Sr)TiO<sub>3</sub> Thin Films on a Thick Storage Node of Ru", IEDM Technical Digest, pp. 115, 1995.
- [3] Shintaro Yamamichi et al., "Impact of time dependent dielectric breakdown and stress induced leakage current on the reliability of (Ba,Sr)TiO<sub>3</sub> thin films capacitors for Gbit-scale DRAMs", pp. 261-264, 1997.
- [4] H. N. Al-Shareef and A. I. Kigon, "Electrode Materials for Ferroelectric Thin Film Capacitors and Their effect on the Electrical Properties", Gordon and Breach(New York), pp. 193-230, 1996.
- [5] Soon Oh Park et al., "Fabrication and Electrical Characterization of Pt/(Ba,Sr)TiO<sub>3</sub>/Pt Capacitors for Ultralarge-Scale Integrated Dynamic Random Access Memory Applications", Jpn. J. Appl. Phys., Vol. 35, pp.1548-1552, 1996.
- [6] Jae-Hyun Joo et al., "Effects of Post-Annealing on the Conduction Properties of Pt/(Ba,Sr)TiO<sub>3</sub>/Pt Capacitors for Dynamic Random Access Memory Applications", Jpn. J. Appl. Phys., Vol. 36, pp. 4382-4385, 1997.
- [7] K. Abe and S. Komatsu, "Epitaxial Growth and Dielectric Properties of (Ba<sub>0.24</sub>Sr<sub>0.76</sub>)TiO<sub>3</sub> Thin Film", Jpn. J. Appl. Phys. Vol. 33, pp. 5297-5300, 1994.
- [8] W. Y. Hsu, et al., "Direct Current Conduction Properties of Sputtered Pt/(Ba<sub>0.7</sub>Sr<sub>0.3</sub>)TiO<sub>3</sub>/Pt Thin Films Capacitors", Appl. Phys. Lett., 66, pp. 2975-2977, 1995.