

N-InGaAs에 대한 Pd/Si(Ge)/Pd/Ti/Au 오믹접촉 Pd/Si(Ge)/Pd/Ti/Au ohmic contacts to n-InGaAs

박성호

한국전자통신연구원 회로소자기술연구소

급속한 정보화 추세에 따라 초고속 및 초고주파 전자부품에 대한 요구가 점차 커지고 있다. 화합물반도체는 실리콘 반도체에 비해 빠른 전하이동도를 가지며, 반절연성 기판의 구현이 가능하고, 내방사선 특성이 우수하기 때문에 고속 특성이 요구되는 이동통신이나 위성통신 등 여러 분야에 활발하게 응용중이다. 이처럼 고속 특성을 구현하기 위해 화합물 반도체 소자의 오믹저항은 가능한 낮은 값을 가져야 할뿐만 아니라 고온에서도 안정된 특성을 나타내어야 한다. 이제까지 GaAs에 대한 Pd/Ge계 오믹접촉에 대해서는 많은 연구가 진행되어 왔지만 InGaAs에 대한 Pd/Si/Pd 혹은 Pd/Ge/Pd 오믹계에 관한 보고는 거의 알려진 바 없다.

본 연구에서는 금속층에 대한 낮은 에너지 장벽을 가지며 또한 전하이동도가 빠른 이유로 HBT (heterojunction bipolar transistor)나 HEMT (high electron mobility transistor)와 같은 화합물반도체 소자를 제작시에 오믹접촉층으로 많이 사용되는 두께가 80 nm이며 Si이 $1 \times 10^{19} \text{ cm}^{-3}$ 만큼 도핑된 n^+ -InGaAs상에 각각 Pd/Si/Pd/Ti/Au (50/75/50/35/90 nm)과 Pd/Ge/Pd/Ti/Au (50/120/50/35/90 nm)금속을 증착한 후 급속열처리(rapid thermal annealing: RTA)를 하여 열적 거동을 상호 비교하였다. 여기서 열처리는 forming gas (H_2/N_2) 분위기속에서 온도를 상온에서 450°C까지 변화시키면서 10초 동안 수행하였다. TLM (transmission line method) 방법에 의해 오믹접촉 저항을 측정된 결과, Pd/Si/Pd계의 경우 300°C 이하의 온도에서는 상당히 높은 저항값을 나타내었으나 400°C의 RTA시 $4.3 \times 10^{-7} \Omega \text{ cm}^2$ 의 최소값을 보였으며, 450°C까지 $2 \times 10^{-6} \Omega \text{ cm}^2$ 정도의 낮은 접촉저항값을 유지하였다. 한편 Pd/Ge/Pd계의 경우는 열처리 전에 이미 $6 \times 10^{-6} \Omega \text{ cm}^2$ 정도로 낮은 저항값이 얻어졌으며 400°C에서 $1 \times 10^{-6} \Omega \text{ cm}^2$ 의 최소값을 보였고 450°C 부근에서는 $10^{-5} \Omega \text{ cm}^2$ 정도로 저항이 커지는 경향이 나타났다. AES 분석에 따르면, 양쪽 오믹계 모두 금속층과 InGaAs 층간에 주목할만한 원소 이동은 관측되지 않았고, 단지 XRD 측정 결과로부터 Pd/Si/Pd계의 경우 350°C부터 주도적으로 발달한 Pd_xSi 상이, Pd/Ge/Pd계의 경우는 300°C 이하의 낮은 온도에서 생성되기 시작한 Pd_xGe 상이 낮은 저항값을 달성하는데 역할을 한 것으로 보인다. 결론적으로 Pd/Si/Pd계나 Pd/Ge/Pd계 모두 n-InGaAs에 대해 비교적 낮은 저항을 나타내었지만 400°C 이상의 고온에서는 Pd/Si/Pd계 오믹접촉이 보다 우수한 특성을 보이는 것으로 나타났다.