

**NDRO형 기억소자용
Ir/PZT/TiO₂/Si (MFIS) 캐퍼시터 연구
(Study of Ir/PZT/TiO₂/Si (MFIS) Capacitors
for NDRO Memory Devices**

김형석, 김지영

국민대학교 금속재료공학과

I. 서론

본 연구에서는 Non-Destructive Read-Out (NDRO) 형의 비휘발성 강유전체 기억소자용으로 PZT/TiO₂를 이용한 Metal-Ferroelectrics-Insulator-Si 구조의 캐퍼시터를 제작하였고 특성을 평가하였다. 높은 잔류분극을 갖으며 낮은 열처리온도, 저전압하에서 동작하는 PZT와 높은 유전 상수를 갖고 Si과 안정한 계면 상태를 가지는 TiO₂는 MFIS 캐퍼시터의 물질로 적합하다. Ir/PZT/TiO₂/Si 구조의 캐퍼시터에서는 강유전체 PZT의 Pb의 확산을 효율적으로 억제하는 동시에 Si 기지와 우수한 계면을 가지는 TiO₂ 층의 형성이 우선적으로 필요하며, 그러기 위해서는 1200Å 정도의 충분한 두께와 700°C의 열처리온도가 필요하였다.

II. 실험방법

(100) 방향의 n-type Si wafer를 RCA 세정법을 이용하여 유기물 및 산화물 층을 제거한 후 TiO₂을 증착한다. 85/15의 Ar/O₂ 비율로 반응성 sputtering을 실시하였고, 증착 후 결정화를 위한 열처리를 시행한다. PZT 박막은 spin coating을 이용한 sol-gel 법으로 도포한 후 650°C 산소 분위기에서 30분간 열처리한다. shadow mask를 이용해 2.0×10⁻⁴cm² 크기의 Ir 전극을 형성한 후 ohmic 접촉을 위해 wafer 뒷면에 silver paste를 사용하여 동판을 부착하였다. 전기적 특성을 측정하기 위해 HP4145B와 HP4284를 이용하였고, 성분분석을 위해 AES를, 표면 관찰을 위해 SEM을 이용하였다.

III. 실험결과

Ir/TiO₂/Si 과 Ir/PZT/TiO₂/Si 구조의 캐퍼시터는 MOS 캐퍼시터에서 일반적으로 low frequency C-V 곡선에서 나타나는 U자형이 아닌 V자형을 나타내었다. Si 기지 위에 700°C에서 열처리가 된 1200Å의 TiO₂을 절연층으로 사용한 Ir/PZT(3500Å)/TiO₂(1200Å)/Si 구조의 캐퍼시터는 ±3V 동작에서 강유전체 분극에 의하여 유도된 0.8V의 ΔV_{Th}를 나타내었다. 또한, MFIS 캐퍼시터의 midgap interface state density (D_{it})는 음과 양의 방향으로 동작할 때에 각각 2.6×10¹¹과 7.6×10¹¹cm⁻²eV⁻¹을 나타내었다. 따라서, Ir/PZT/TiO₂/Si 구조의 캐퍼시터는 NDRO형의 비휘발성 강유전체 기억소자의 gate 구조로 적합할 것이다.