P-31

Offset poly-Si TFT의 ON/OFF 특성
(ON/OFF Characteristics of Offset poly-Si TFT)

이제혁, 변문기, 임동규, 김영호
수원대학교 전자재료공학과

1. 서론

최근 제작되는 poly-Si TFT's는 높은 이동도, 낮은 문턱전압, 높은 on/off 전류비 등의 좋은 성능을 가지고 있음에도 불구하고 a-Si TFT's에 비하여 높은 구동전압에서 큰 off전류를 나타내는 전류특성을 보이고 있기 때문에 화소의 switching 소자로 사용할 때 off전류가 크게되어 화소에 가해지는 전압을 일정하게 유지하기 어려우며 이로 인하여 디스플레이의 선명도가 감소하고 화질이 떨어져서 AMLCD에서의 switching 소자로 사용할 수 없는 제한 요소를 가지고 있다. 다결정 실리콘 박막은 밴드 gap이 좁고, 결정입계에 많은 실리콘 dangling bond가 존재하며 이들이 밴드 gap의 중심에 위치하여 캐리어의 재결합 중심으로서의 역할을 하므로 poly-Si TFT's는 드레인 부근의 고전계 영역에서 큰 off전류가 발생하게 된다. 본 연구에서는 이러한 off전류 증가 현상을 해결하기 위해 offset 영역을 갖는 n-채널 poly-Si TFT's 소자를 제작하고 전기적 특성을 분석하였다.

2. 실험방법

W/L = 50㎛/10㎛인 일반적 구조를 갖는 소자와 offset 영역을 갖는 소자를 제작하여 반도체 변수분석기(HP 4156)를 사용하여 전기적인 특성을 측정하였으며 드레인 영역에 미치는 전계효과를 분석하기 위하여 시뮬레이션(SILVACO SPICES-2B, SUPREM Ⅳ)을 수행하였다.

3. 결과

일반적 구조와 offset 영역을 갖는 구조의 다결정 실리콘 박막 트랜지스터의 전기적 특성을 분석한 결과 on 상태에서의 offset 영역은 저항 성분(R_S, R_D)으로 존재하기 때문에 offset 영역의 증가에 따라 on 전류의 감소 현상이 나타났다. 한편 off 상태에서는 높은 드레인 전압 인가시 일반적인 구조를 갖는 소자와 offset 영역이 작은(≤ 0.7) 소자에서는 off 전류가 게이트 전압에 따라 증가하는 현상이 나타났다. 그러나 offset 영역이 커짐(>0.7)에 따라 off전류의 증가 현상은 나타나지 않았다. 이는 드레인 근처에 offset 영역을 갖는 소자가 일반적인 구조를 갖는 소자보다 드레인 영역에 미치는 강한 수직 및 수평 전계의 영향을 감소시키는 것으로 나타났다.