

## D-7

### 차세대 flip chip 패키지 응용을 위한 Ni/Au 무전해도금 및 Sn/Pb 전기도금 특성

#### Characterization of Ni/Au electroless plating and Sn/Pb electroplating for advanced flip chip package application

전성호, 박종완

한양대학교 금속공학과

##### 1. 서론

최근 반도체 소자 제조기술의 급속한 발전으로 대용량화, 고밀도화 및 소형화에 부응하는 반도체 패키지가 요구되고 있다. 현재 일반적인 chip의 pad와 기판을 연결하는 방법은 와이어 본딩기술로서 이것은 pad 사이의 거리가 점점 좁아짐에 따라 한계에 직면하게 되었다. 이러한 문제점을 해결하기 위해 새로 등장한 기술중의 하나인 flip chip 방법은 Al pad위에 범프를 형성시켜 기판과 chip을 연결시키는 것이다 이 기술의 가장 핵심인 bump 형성기술은 반도체 소자의 입출력단자증가와 초박형화와 기판면적 감소 및 실장 밀도 증가에 부응하는 종합적인 표면실장 기술발전에 중요한 기술이다.

##### 2. 실험방법

반도체 chip의 Al pad는 무전해 Ni/Au 도금을 위해 acetone, methanol 등으로 초음파 세척을 통해 유기물 및 각종 불순물을 제거하였으며, 3%질산으로 표면 산화막을 제거하였고, 이중의 zincate로서 표면 활성화 처리를 하였다. 무전해 Ni도금용액은 인이 함유된 Ni-P 타입을 사용하고 80-90°C의 온도에서 실험하였다. 이를 KAu(CN)<sub>2</sub>이 함유된 무전해 금도금용액으로 80°C에서 실험하였다. Sn/Pb solder는 유기산액으로 전기도금을 통하여 Ni/Au 기판위에 형성하여 열처리를 행하고 이의 전기적, 기계적특성을 분석하였다.

##### 3. 실험결과

형성된 도금층의 두께는 stylus profilometer를 통하여 측정하였으며, 시간 및 pH등에 따른 표면의 성분변화는 도금시간에 따라 phosphorus 함량이 감소되었으며, pH가 낮을수록 높은 함량을 나타내었다. 또한, 높은 pH의 도금용액에서 조대화된 결정의 성장을 나타내었다. 열처리 시편의 전기전도도는 Ni의 경우 큰 폭의 감소가 관찰되었으나, Au의 경우는 미미하였다.

##### 4. 참고문헌

Rao R. Tummala et al., Microelectronics Packaging Handbook II, Chapman & Hall