

ATM 스위치를 이용한 다중컴퓨터의 메시지 전달망 구조

○
박 혜숙, 문 승진, 권 보섭*, 송 광석

한국전자통신연구원

* 안동대학교, 컴퓨터공학교육과

Interconnection Network Structure using ATM switch for Message-Based Multicomputer

HeaSook Park, SungJin Moon, Boseob Kwon*, and KwangSuk Song

Electronics and Telecommunications Research Institute (ETRI)

E-mail . {parkhs, song}@etri.re.kr

** Department of Computer Engineering Education, Andong National University*

요 약

메시지에 기반을 둔 다중컴퓨터는 프로세서들간에 고속통신을 위한 연결 망을 요구한다. ATM 스위치는 대규모의 다중컴퓨터를 구성하기에 유리한 접근 방식을 제공하며, 낮은 지연 시간과 고성능을 제공하는 특성을 가진다. 본 논문은 고속 ATM 스위치를 통한 프로세서들간의 정보를 송신/수신하는 셀 라우터를 설명한다. 고속 ATM 스위치를 효율적으로 사용하기 위하여, 본 논문은 다중화와 역 다중화를 가지는 계층적 구조를 제안한다. 일반 연결 망에서 라우팅을 위해 착신주소를 가지는 기본 단위는 메시지이지만, ATM 망에서는 셀이라고 부르는 고정된 크기의 프레임이 기본 단위이다. 셀은 VPI와 VCI를 가지며, 이는 송신/수신 프로세서의 구별자로서 사용된다. 결론적으로 제안한 고속 셀 라우터와 계층적 구조는 메시지 전송 지연의 관점에서 이점을 가질 수 있다.

1. 서론

메시지에 기반을 둔 다중 컴퓨터는 프로세서들간에 빠른 데이터 통신을 위해 효율적인 연결 망을 필요로 한다. 특히, 프로세서 노드간에 효율적인 데이터 통신은 메시지에 기반을 둔 다중컴퓨터의 성능에 중요한 요소이다. ATM (Asynchronous Transfer Mode) 스위치는 B-ISDN(Broadband-Integrated Services Digital Network)을 위해 ITU-TSS에 의해 채택된 셀 기반의 전송 기법이므로 대규모 다중컴퓨터를 구성하기 위한 연결 망을 구성하는데 있어서 적합하다[1].

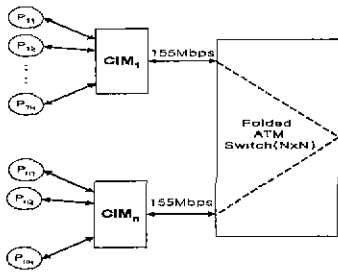
메시지에 기반을 둔 다중 컴퓨터를 위한 연결망은 고속 ATM 스위칭 네트워크로 구현될 수 있다. 통신의 단위인 메시지는 셀이라고 불리는 작은 고정된 크기의 프레임으로 구성된다. 셀은 48 바이트의 정보 필드와 5 바이트의 헤드로 구성되는 기본 단위이다[7] 메시지는 내부 고속 ATM 스위칭 네트워크를 통해 전달되기 때문에 메시지를 다른 프로세서들에 전송할 때, 메시지는 셀로 나누어져야 한다 반면에 수신된 셀들은 다시 메시지로 조립되어 프로세서로 전달된다. 이를 위해 프로세서간의 메시지를 구별하는 방법이 요구된다. 본 논문에서 VPI(Virtual Path Identifier)와 VCI(Virtual Channel

Identifier)는 각각 수신, 송신 프로세서들의 구별자로 사용된다.

본 논문의 2 장에서는 ATM 스위치를 사용하는 메시지 전송에 기반을 둔 다중 컴퓨터의 시스템 구조를 설명한다. 3 장에서는 스위치 라우팅 태그, VPI, VCI를 이용한 메시지의 3 단계 라우팅 기법을 설명한다 또한 본 시스템에서 사용되는 메시지 포맷과 셀 포맷을 설명한다. 4 장에서는 메시지를 ATM 셀로 변환하여 송신하는데 있어서의 오버헤드를 계산한다. 마지막으로 5 장에서는 본 논문의 결론과 앞으로의 연구 방향을 제시한다.

2. 시스템 구조

그림 1은 고속 ATM 스위치로 구성된 시스템 구조를 보여준다. 셀 인터페이스 모듈(CIM : Cell Interface Module)인 셀 라우터의 각 포트는 양방향 포터로 구현될 수 있으며, 다중 화기/역다중화기를 가진다. NxN 고속 스위치에 연결된 N개의 셀 라우터는 셀을 ATM 스위치로 전달하고, ATM 스위치에서 전달된 셀을 여러 프로세서로 전달한다 각각의 셀 라우터는 시스템의 규모에 따라 M개의 프로세서까지 연결할 수 있는 확장성을 가진다. 따라서 본 논문의 시스템 구조에서 최대 NxM개의 프로세서들의 메시지 통신이 가능하다.



P_{ij} : Processor
CIM_i : Cell Interface Module

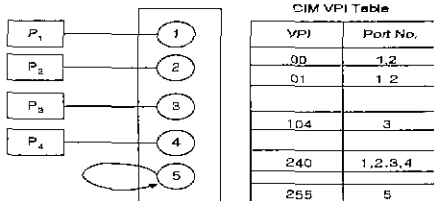
[그림 1] ATM 스위치로 연결된 시스템 구조

2.1 셀 분해/조립 기능을 가지는 프로세서

본 논문에서 메시지는 ATM 셀로 분해되고, 수신된 셀들은 메시지로 재조립된다. 따라서 ATM 스위치를 통해 연결된 프로세서들은 셀 분해/조립 (SAR : Segmentation And Reassembly) 기능을 가진다

2.2 셀 라우터

셀 라우터는 프로세서와 ATM 스위치간에 셀 인터페이스 모듈이다. 셀 라우터의 포트 수는 시스템의 규모에 따라서 4, 8, 16 등으로 확장 가능하며, 셀 라우터를 위한 통신 포트로는 한 포터를 이용 가능하다. 셀 수신측에서, 셀 라우터는 모든 셀의 VPI 값을 읽어서 다중화를 위하여 VPI 테이블을 참조하여 셀을 프로세서의 포터로 전달한다. 또한 셀 라우터는 멀티캐스팅과 방송 기능도 가진다. 그림 2는 5개의 포터를 가지는 셀 라우터의 구조도이다. 그림 2에서, VPI 244를 가지는 셀들은 모든 프로세서에게 방송되며, VPI 00.01을 가지는 셀들은 프로세서 0와 1로 멀티캐스팅 된다. 또한 VPI 255를 가지는 셀들은 셀 라우터로 전달된다.



[그림 2] 셀 라우터의 VPI 테이블과 구조

2.3 ATM 스위치

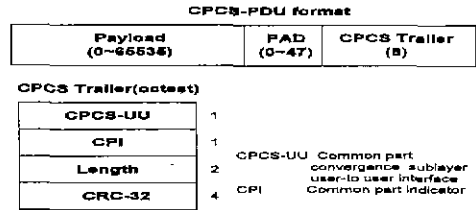
ATM 스위치는 고속 셀 스위칭을 위한 NxN 셀프 라우팅 스위치 모듈이다. ATM 스위치 모듈은 양방향 N개의 입/출력 포터를 가진다. 본 논문에서는 53바이트의 표준 ATM 셀에 3바이트의 스위치 라우팅 정보가 추가된 확장 셀의 구조를 가진다. 때문에 다중컴퓨터 연결망에서의 내부 셀 포맷의 크기는 56바이트이다.

3. 라우팅 기법

3.1 메시지 포맷

그림 3은 AAL (ATM Adaptation Layer) 타입 5의 메시지 포맷이다. 메시지는 16바이트의 헤드정보와 실제 메시지로 구성된다. AAL 타입 5의 8바이트의 트레일러는 메시지의 분해

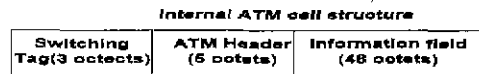
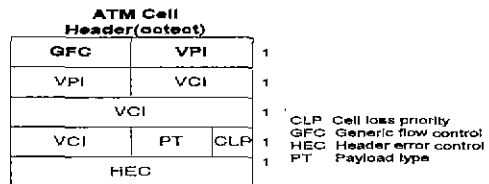
및 조립을 위한 제어 정보들을 포함한다. PAD (padding) 필드는 CPCS-PDU(Common Part Convergence Sublayer - Protocol Data Unit)를 48바이트로 정렬하기 위해 사용된다. 메시지 헤드 정보는 소프트웨어 처리 관점에서 메시지에 관한 정보를 얻기 위해 부가적으로 사용된다. 이 헤드 정보는 송신/수신 프로세서 식별자, 프로세스 식별자, 시그널 식별자, 메시지 길이와 메시지 우선 순위 등의 정보를 포함한다. 본 연구에서는 AAL 타입 5를 메시지 포맷으로 사용하기 때문에 메시지의 에러 체크를 위해 CRC-32를 사용한다



[그림 3] AAL 타입 5 포맷 (메시지 포맷)

3.2 셀 포맷

한 셀은 5바이트의 ATM 셀 헤드와 48바이트의 정보 필드로 구성된다. 본 연구의 내부 셀 포맷은 그림 4와 같으며, 스위치 라우팅을 위한 3바이트 태그가 포함된 56바이트로 구성된다



[그림 4] 내부 셀 포맷

3.3 라우팅 전략

ATM 스위치에 의한 메시지 전송을 지원하기 위해서는 각 셀은 메시지 분해, 조립을 위해 구별되어야 한다. 셀을 구별하기 위한 인자로 ATM은 VPI와 VCI를 가진다. 메시지 헤드 정보를 메시지를 구별하기 위한 정보이기 때문에 메시지 헤드 정보를 ATM 셀의 VPI와 VCI로 맵핑하기 위한 인자이다. 본 논문에서는, 송신 프로세서 주소를 VCI로 수신 프로세서 주소를 VPI로 변환함으로써 모든 메시지는 VPI와 VCI로 구별된다. 또한 동일한 VPI와 VCI를 가지는 셀들은 같은 메시지로 조립된다.

ATM 스위치를 통해 송신측에서 수신측으로 셀을 전달하기 위해서는 스위치 라우팅 정보가 필요하다. 본 논문에서 스위치의 연결 번호를 사용하는 스위치 라우팅 정보가 ATM 표준 셀에 부가되어진다. 따라서 각 프로세서는 메시지를 전송하기 위해서는 라우팅 정보를 제어해야 한다

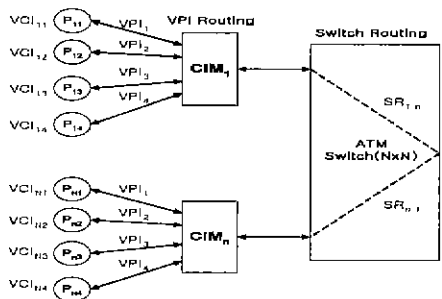
두 프로세서간의 메시지는 VPI와 VCI로 표현될 수 있다. VPI는 수신 프로세서 주소로 사용되고, VCI는 송신 프로세

서 주소로 사용된다. 표 1은 프로세서 P_i 간의 메시지 전송을 위한 VPI와 VCI 맵을 보여준다. 여기서 각 프로세서 P_i 의 VPI, VCI 값은 각각 VPI_i, VCI_i 이다.

<표 1> P_i 사이에 메시지 전송을 위한 VPI/VCI 예

송신측	수신측 (VPI, VCI)	
	P_{11}	P_{N4}
P_{12}	(VPI_1, VCI_{12})	(VPI_4, VCI_{12})
P_{14}	(VPI_1, VCI_{14})	(VPI_4, VCI_{14})
P_{N1}	(VPI_1, VCI_{N1})	(VPI_4, VCI_{N1})
P_{N2}	(VPI_1, VCI_{N2})	(VPI_4, VCI_{N2})

본 논문에서 프로세서간의 라우팅은 3 단계로 구성된다. 그림 5는 4개의 프로세서가 연결된 셀 라우터의 경우에 3단계 라우팅의 경로를 보여주고 있다. 첫 단계는 ATM 스위치에서 스위치 라우팅이다. 그림 5에서 SR_{m1} 는 CIM_m 의 프로세서들에서 CIM_1 의 프로세서들로의 스위치 라우팅 정보이다. 두번째 단계는 셀 라우터인 CIM 에서의 VPI 매칭이다. 예를 들면 그림 5에서 VPI_2 를 가지는 모든 셀은 P_{12} 로 전달된다. 세번째 단계는 각 프로세서에서 VCI 값에 따른 셀 조립 과정으로, 같은 VCI를 가지는 셀들은 한 메시지로 조립된다.



[그림 5] 셀 라우팅의 예

4. 메시지 전송 오버헤드

본 논문에서는 ATM 스위치를 통해 메시지 전송을 하기 때문에 AAL 타입 5를 메시지 포맷으로 사용하며, 그 메시지는 셀로 분해되어 전달된다. 따라서, AAL 타입 5 트레일러, 패딩 데이터, ATM 셀 헤더정보 등은 메시지 전송을 위한 오버헤드이다. 전송한 전체 메시지에 대한 순수 사용자 메시지의 비율을 계산함으로써 메시지 전송 오버헤드의 비율 알아보기 위해 다음의 변수들을 정의한다.

- L_{mh} 메시지 헤더정보의 크기 (16 바이트)
- L_{tal} AAL 타입 5 트레일러의 크기 (8 바이트)
- L_{cpyl} 한 셀의 페이로드의 크기 (48 바이트)
- L_{rout} 스위치 라우팅 정보의 크기 (3 바이트)
- N 한 셀의 크기 (56 바이트)
- X 한 메시지의 크기
- C_x 크기 X 의 메시지를 구성하는 셀의 수
- T_x 크기 X 의 메시지를 전송하기 위한 전체 메시지 크기

R_x 크기 X 의 메시지 전송에 대한 사용자 메시지의 비
 크기 X 의 메시지를 전송하기 위한 셀의 수는 식 1과 같다.

$$C_x = \left\lceil \frac{L_{mh} + X + L_{tal}}{L_{cpyl}} \right\rceil \quad (1)$$

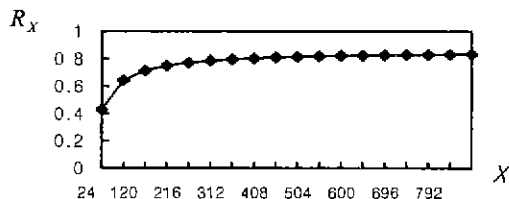
크기 X 의 한 메시지를 전송하기 위한 전체 메시지의 크기는 식 2와 같다.

$$T_x = N \times C_x \quad (2)$$

식 2에 의해 전송한 전체 메시지에 대한 순수 사용자 메시지에 대한 비 R_x 는 식 3과 같다.

$$R_x = \frac{X}{T_x} \quad (3)$$

위의 식에서 다른 인자들의 크기는 고정되기 때문에 48 바이트의 배수를 만들기 위한 패딩 정보만이 0-47 바이트의 가변크기를 가진다 때문에 사용자 메시지의 크기가 전송 오버헤드에 중요한 인자이다. 그림 6은 식 3에 의한 X 와 R_x 의 관계 그래프이다. 사용자 메시지 크기가 300 바이트 이상일 때 메시지 전송 오버헤드의 비는 15% 정도임을 알 수 있다.



[그림 6] 사용자 메시지와 순수전송 메시지 비의 관계

5. 결론

본 논문에서는 고속 ATM 스위치를 통하여 프로세서간에 정보를 송신/수신하는 셀 라우터를 제안했다. 이 셀 라우터는 다중화와 역다중화 기능을 가지기 때문에 다중 프로세서가 연결된다. 또한 본 논문에서는 ATM 스위치를 사용한 다중 컴퓨터 네트워크에서의 3단계 라우팅 기법을 제안하였다. 결론적으로, NxN ATM 스위치에 최대 M개의 프로세서까지 연결하는 셀 라우터를 구성한다면 최대 NxM개의 프로세서들의 메시지 통신이 가능하다. 그리고, 메시지를 ATM 셀로 전송하는데 있어서의 오버헤드에 대해서도 분석하였다.

셀 라우터의 최대 처리 성능을 계산하는 것이 향후 연구 과제이며, 일반적인 프로세서 연결 네트워크와 본 논문에서 제안한 시스템 구조의 비교 및 분석이 필요하다.

참고문헌

[1] R. Sharma and S. Keshav, "Signalling and Operating System Support for Native-Mode ATM Applications", *SIGCOMM 94*, London, England, pp 149-157, 1994.
 [2] Lionel M. Ni and Philip K. McKinley, "A Survey of Wormhole Routing Techniques in Direct Networks", *IEEE Trans. on Computer*, Feb pp 62-76, 1993.