

단상 Multi-level 인버터용 전력회로에 관한 연구

박성준*, 주영배*, 권순재**, 김철우***, 이만형***

*거제대학, **부경대학교, ***부산대학교

The study On the single phase multi-level inverter

Sung-Jun Park, Young Bae Choo, Cheul_U Kim, Man-Hyung Lee

Abstract - 본 연구에서는 단상 인버터에서 출력 고조파 성분을 억제하기 위해 3레벨 PWM 인버터의 전력회로를 제안하였다. 이 제안된 전력회로를 이용하여 정현적 PWM전압을 발생하기 위한 스위칭함수를 구현하였다. 또한 부하변동에 따른 동특성을 개선시키고, 인덕터의 편자현상을 보상하기 위해 인덕터의 전류제어기를 구성하였다.

1. 서 론

PWM 인버터의 출력 파형에는 시온파 성분 외에 고조파 성분이 함유되어 있어 전자유도 장해를 일으키거나 각종 계전기들의 오동작, 전동기 소음 및 토크 맥동 등의 원인이 되고 있다. 이러한 원인들을 제거하기 위해서 인버터 자체에서 발생되는 고조파 성분을 최대한 억제하려는 시도가 이루어지고 있다.[1]

현재 가장 널리 이용되고 있는 단상 인버터는 근사 정현파 변조기법에 의한 풀브릿지 방식의 인버터이다. 이 인버터의 경우 출력전압이 영(zero)과 정의 직류전원 전압과 부의 직류전원전압으로 나타난다. 이러한 전력회로인 경우 출력전압의 고조파성분은 스위칭 주파수와 스위칭 온, 오프 함수에 의해 결정되며, 이 경우 고조파성분을 줄이는 데는 한계가 있다. 따라서 본 논문에서는 동일조건의 직류전원전압과 스위칭 주파수하의 단상 인버터에서 출력고조파 성분을 억제하기 위해 PWM 인버터의 전력회로를 기존의 풀브릿지 방식과 하프 브릿지 방식의 전력회로를 적절히 변형함으로써 출력전압이 영(zero)과 정의 직류전원전압과 부의 직류전원전압 뿐 아니라 정의 직류전원전압의 절반과 부의 직류전원전압의 절반이 나타나는 새로운 인버터의 전력회로를 제안하였다. 이 제안된 전력회로를 이용하여 정현적 PWM전압을 발생하기 위한 스위칭함수를 구현하였다. 또한 부하변동에 따른 동특성을 개선시키고, 인덕터의 편자현상을 보상하기 위해 인덕터의 전류제어기를 구성하였으며, 시뮬레이션을 통하여 제안된 전력회로 및 스위칭함수의 우수성을 입증하였다.

2. 제안된 인버터의 원리

그림 1은 제안된 PWM인버터를 나타내고 있다. 그림에서 보는 바와 같이 제안된 인버터는 기존의 풀브릿지 방식인버터의 전력회로에서 전류용 다이오드가 없는 스

위칭소자 두개를 추가하여 직류전원의 중성텝에 연결하고 있다. 따라서 추가된 스위치의 작용으로 출력전압이 기존의 풀브릿지 인버터에서 하프브릿지 인버터에서 나타나는 직류전원의 절반을 인가할 수 있게된다. 이러한 전압을 인가하기 위해서는 부하전류의 방향에 따라 두 스위치 Q₅, Q₆을 적절히 선택하여야 한다. 또한 Q₆, Q₁가 동시에 온 되었을 때 스위치 Q₁이 스위치 Q₆ 보다 우선 순위가 되어 암(Arm)의 출력전압인 점 A의 전압은 직류전압 V_d가 나타난다. 따라서 암의 출력전압이 직류전압의 절반인 V_d/2가 되기 위해서는 스위치 Q₁을 오프한 상태에서 스위치 Q₆을 온 하여야한다.

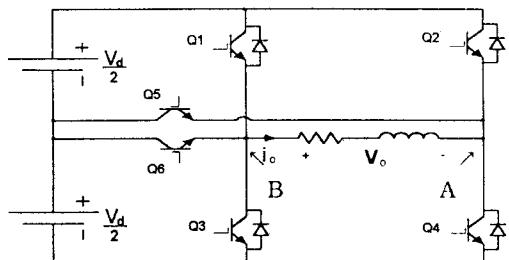


그림 1. 제안된 인버터

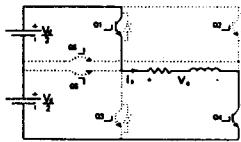
또한 Q₆, Q₁ 모두 오프한 상태에서 Q₃가 온 되면 점 A의 전압은 영(zero)가 된다. 같은 방법으로 점 B의 전압도 0(zero), V_d/2, V_d의 3가지 전압이 나타난다.

출력전압 V_o는 A점 전압과 B점 전압의 차가되므로 0, V_d/2, V_d, -V_d/2, -V_d의 5가지가 나타내게된다. 따라서 0, V_d, -V_d의 3개의 전압이 나타나는 풀브릿지 인버터 보다 양호한 출력전압을 얻을 수 있다.

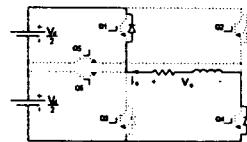
그림 1의 제안된 인버터의 출력전압은 전력소자의 오프 및 전류에 따라 10개의 동작모드로 구분할 수 있으며 각 동작모드에 대한 전류 루프는 그림 2에 나타나있다. 그림 2에서 풀브릿지 인버터에서 나타나지 않고 제안된 인버터에서만 나타나는 모드는 출력전압을 직류전원의 절반이 나타나는 (c),(d) 및 (g),(h)가된다. V_d/2의 출력전압을 발생하기 위해서는 부하전류의 방향에 따라 추가된 2 스위치 중에서 하나를 적절히 선택하여야한다.

제안된 인버터에서 각 스위치의 온, 오프에 따라 모드는 그림 2와 같이 나타나고 이 모드들을 적절히 선택하면 동가 정현적인 출력전압을 형성할 수 있다. 그림 1과 같은 회로에서 정현적인 출력전압을 형성하기 위해서는

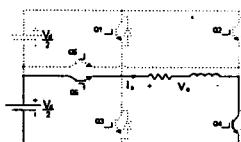
여러가지 스위칭기법이 있으나, 본 연구에서는 그림 3과 같은 스위칭 기법을 제안하였다.



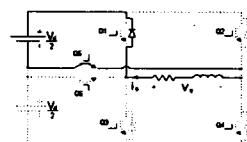
(a) $v_o = V_d, i_o = (+)$



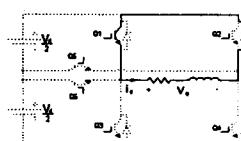
(b) $v_o = V_d, i_o = (-)$



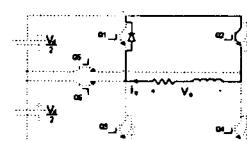
(c) $v_o = V_d/2, i_o = (+)$



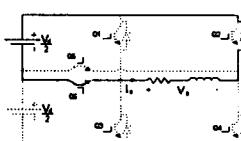
(d) $v_o = V_d/2, i_o = (-)$



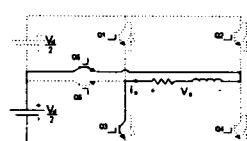
(e) $v_o = 0, i_o = (+)$



(f) $v_o = 0, i_o = (-)$



(g) $v_o = -V_d/2, i_o = (+)$ (h) $v_o = -V_d/2, i_o = (-)$



(i) $v_o = -V_d, i_o = (+)$ (j) $v_o = -V_d, i_o = (-)$

그림 2 전력소자의 온, 오프 및 전류방향에 따라 동작모드

우선 직류전원의 반인 분압용 콘덴서 전압을 이용하여 출력전압을 형성하고 이 전압으로 출력전압을 형성할 수 없을 시 직류전원전압을 이용하여 출력전압을 형성한다. 따라서 이러한 방식의 인버터에서는 변조지수가 0.5 이하에서는 직류전원을 반으로 설정하고 변조지수를 2배로 키워 같은 출력전압을 형성하는 풀부릿지 인버터와 동일한 고조파성분을 유지한다.

변조지수가 0.5 이상에서는 직류전원전압과 분활용 콘덴서의 전압인 직류전원전압의 절반인 전압을 이용함으로 같은 직류전원전압을 사용하는 풀부릿지 인버터에서 보다 고조파성분을 대폭 감소 할 수 있는 제어시스템이 될 수 있다. 이와 같은 모드로 스위칭함수를 구현하기 위해 변조지수가 0.5일 때 변조파의 피크지수의 절반값을 그 크기로하는 반송파와 그 그림만큼의 윗셀을 가한 반송파로 기존의 정현적 PWM 반송파를 대체하였다. 또한

위의 반송파에 의한 스위칭 함수를 우선순위로하고 제어함수를 형성하였다.

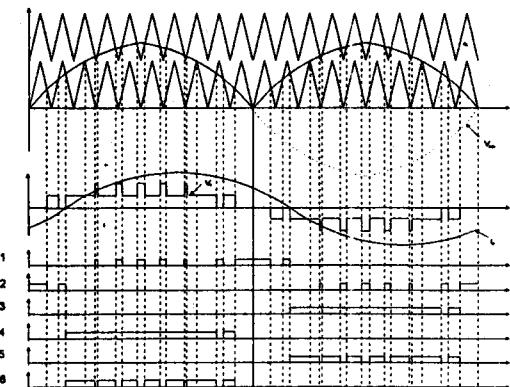


그림 3 스위칭 패턴

3. 제안된 인버터의 제어원리

그림 4는 출력 LC 필터와 부하저항을 포함한 인버터 시스템을 나타내고 있다. 여기서 r_L 은 인덕터의 ESR(equivalent series resistor)이며, r_C 는 콘덴서의 ESR이며, R 은 부하저항을 나타내고 있다.

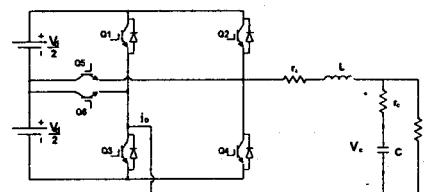


그림 4 출력 LC 필터를 포함한 인버터 시스템

그림 4와 같은 PWM 인버터 시스템에서 선형모델은 다음과 같다.

시스템의 응답특성은 전달함수의 극점에 의해 결정되며 이 극점이 s평면의 좌반부쪽으로 가면 갈수록 빠른 응답특성을 얻을 수 있다. 극단적으로 극점은 좌반평면의 무한대로 두면 지연없는 응답을 얻을 수 있을 것이다.

$$\begin{pmatrix} i_L \\ v_c \end{pmatrix} = \begin{pmatrix} \frac{r_L r_C + R(r_L + r_C)}{L(R+r_C)} & \frac{-R}{L(R+r_C)} \\ \frac{R}{C(R+r_C)} & \frac{-1}{C(R+r_C)} \end{pmatrix} \begin{pmatrix} i_L \\ v_c \end{pmatrix} + \begin{pmatrix} \frac{1}{L} \\ 0 \end{pmatrix} v_i \quad (1)$$

$$v_o = \begin{pmatrix} Rr_C \\ R \end{pmatrix} \begin{pmatrix} i_L \\ v_c \end{pmatrix} \quad (2)$$

위의 상태방정식으로부터 블록도를 나타내면 그림 5와 같다.

아날로그 시스템에서 $s = \infty$ 는 디지털 시스템의 $z = 0$ 에 대응된다. 따라서 케한루프 제어기에서 폴(poles)들이 z-평면상의 원점에 위치한다면 가장 빠른 응답특성을 얻을 수 있다. 본 시스템에는 전압제어기의 내부루프에 전류제어기가 포함되어 있다. 만일 전압제어기의 시정수가 전압제어기의 내부루프인 전류제어기의

시정수가 전압제어기의 시정수에 비하여 상당히 크다면 전류제어기의 이득은 상수로 취급할 수 있다. 전류제어기 및 암제어기를 식(3), 식(4)와 같이 정의하였다.

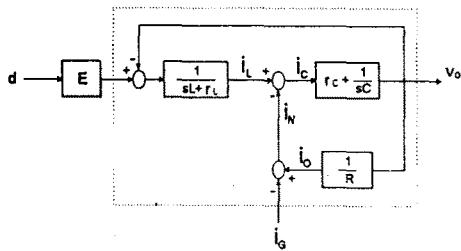


그림 5 PWM인버터의 블록도

$$v_L^*(k) = K_p [i_L^*(k) - i_L(k)] + v_o(k) \quad (3)$$

$$i^*(k) = K_v [v_{ref}(k) - v_o(k)] + i_o(k) \quad (4)$$

따라서 케한루프 제어기에서 폴(poles)들이 z-평면상의 원점에 위치하는 계인은 아래와 같다.

$$K_p = \frac{r_L e^{-\alpha T}}{1 - e^{-\alpha T}} \quad (5)$$

$$K_v = \frac{C}{T - Cr_C} \quad (6)$$

4. 시뮬레이션 결과

그림 6, 그림 7은 기존의 풀브릿지 인버터와 제안된 인버터에서 변조비(M)가 0.6일 때의 출력전압파형, 전류파형 및 고조파분석파형을 나타내고 있다.

그림 6과 그림 7에 알 수 있는 바와 같이 변조비가 0.6일 때 기존의 PWM방식에서는 THD가 0.94[%], DF가 0.03[%]로 나타났으며, 제안된 인버터에서는 THD가 0.37[%], DF가 0.01[%]로 우수하게 나타났다. 이는 기존의 인버터에 비하여 제안된 인버터에서 THD는 약 60[%], DF는 약 67[%]로 감소함을 알 수 있다.

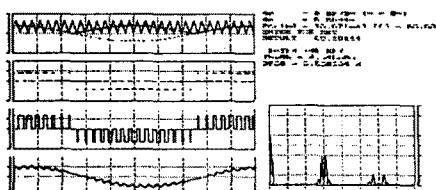


그림 6 풀브릿지인버터에서 출력전압, 전류, 고조파분석파형

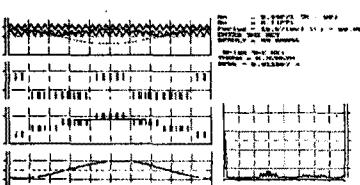


그림 7 제안된 인버터에서 출력전압, 전류, 고조파분석파형

그림 8은 변조비에 따른 THD, DF의 경향을 조사하기 위한 파형이다. 이 그림으로부터 변조비에 관계없이 제안된 인버터가 THD 및 DF면에서 상당히 우수함을 알

수 있다.

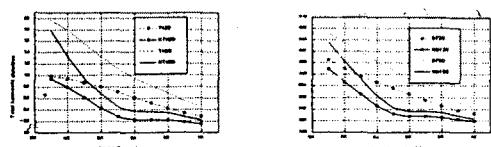
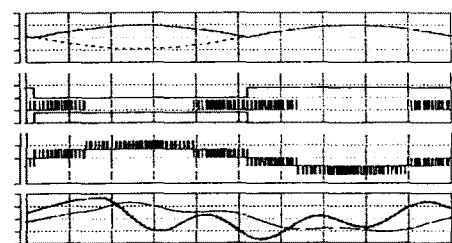
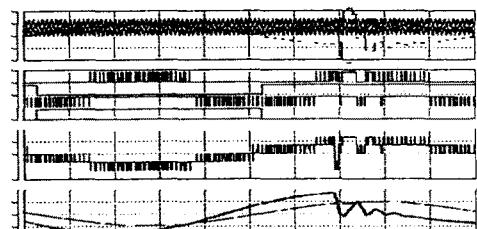


그림 8 변조비에 따른 THD 및 DF결과

그림 9는 1[kW]부하에서 100[W]부하로 급변한 경우의 파형이며, 제안된 제어기는 인덕터의 전류를 급격히 줄일 수 있어 필터된 출력전압은 매우 양호하게 유지되며, 비례적분 제어기는 인덕터의 전류가 매우 심각히 공진함을 알 수 있다.



(a) PI-control



(b) 제안된 제어기

그림 9 부하변동에 따른 각 제어기의 특성(10[Ω] to 100[Ω])

5. 결 론

본 논문에서는 동일조건의 직류전원전압과 스위칭 주파수하의 단상 인버터 시스템에서 인버터 자체에서 발생하는 고조파 성분을 최소화하기 위하여 3레벨 출력전압을 형성할 수 있는 새로운 인버터의 전력회로를 제안하였다. 또한 부하변동에 따른 동특성을 개선시키고, 인덕터의 편자현상을 보상하기 위해 전압제어기와 전류제어기를 테드비트제어기를 구성하였으므로써 부하종류에 관계없이 출력전압을 정현파로 유지할 수 있었다.

(참 고 문 헌)

- [1] T.Kawabata, T. Miyasita & Y. Yamamoto "Dead Beat Control of Three Phase PWM Inverter" IEEE Trans. Power Elect., 5 no. 1, 1990.
- [2] C. Hua, R. G. Hoft, "High Performance Deadbeat Controlled PWM Inverter Using a Current Source Compensator for Nonlinear Loads", PESC'92 Conf. Proc. pp. 443-450