

승압인덕턴스 분산형 PWM 정류기

이 무영*, 김 우현**, 마 진석**, 임 성운***, 권 우현**
 *두원공과대학, **경북대학교, ***경일대학교

Boosting Inductor Distribution Type PWM Rectifier

Mooyoung Lee*, Woohyun Kim**, Jinsuck Ma**, Sungun Im***, Woohyen Kwon**
 *Doowon Technical College, **Kyungpook National University, ***Kyungil University

Abstract - A new PWM rectifier which offers a unity power factor is proposed. The circuit has same inductance as the conventional boosting type PWM rectifier in powering mode, but the inductance is splitted to 2 part in freewheeling mode. So the period of freewheeling mode is shorter than that of conventional boosting type PWM rectifier, and discontinuous input current is obtained in wide duty range. Therefore the proposed PWM rectifier accomplishes a unity power factor in wide range of duty ratio and boosting factor. And the conventional boosting type PWM rectifier has poor power factor near the unity boosting ratio, the proposed PWM rectifier improves this problem. The mathematical analysis are presented and experimental results are given.

1. 서 론

정류기의 역률(PF, power factor)을 보상하기 위하여 승압형 PWM 정류기가 많이 사용되고 있다.[1][2] 이는 저렴한 가격으로 높은 역률을 얻을 수 있는 방법으로, 전류를 PWM 한주기안에서 불연속이 되도록 제어하여 전류 기본파성분의 위상을 전압과 일치시키고, 입력 필터를 이용해 입력전류의 고조파를 제거하는 구조이다. 그러나 이 방법은 반드시 승압형으로 동작하며 1에 가까운 역률을 얻기 위해서는 승압률(boosting factor)이 커야 되고, 승압률이 아주 낮거나 높으면 전류가 연속이 되어 역률이 떨어지는 단점이 있다.

본 논문에서는 기존 승압형 PWM정류기에 사용되는 승압용인덕터를 입력측과 출력측으로 분산해 각각의 스위칭동작시마다 독립적인 전류통로를 형성시켜 전류의 불연속범위를 넓히므로써 높은 승압률에서 뿐만아니라 낮은 승압률에서도 높은 역률을 얻을 수 있는 회로를 제안한다. 또한 제안한 회로를 동작구간별로 나누어 해석하고 1 주기 평균치를 이용하여 입출력 전류와 전압을 수식적으로 유도하고 이를 이용해 시스템의 요구사항에 맞게 최적의 조건으로 정류기를 설계하는 일반화된 방법도 제시한다. 또한 기존의 PWM정류기와 수식과 실험을 통해 비교하므로써 제안한 회로의 성능이 기존회로보다 우수함을 입증하고, 이론적으로 유도된 수식들의 타당성을 확인한다.

2. 본 론

2.1 PWM 정류기

그림 1은 승압형 PWM 정류기로서 스위치 S의 스위칭주파수를 일정하게 동작시키며, 입력전류는 스위치가 단락/개방에 따라 증가/감소/불연속을 반복하며, 단락구간의 마지막 순간에서 최대가 되고, 그 크기는 입력 전압의 크기에 비례하게 된다. 결과적으로 입력전류의 평균모양은 정현파가 되고 입력전압에 대한 입력전류의

위상은 동기된다.

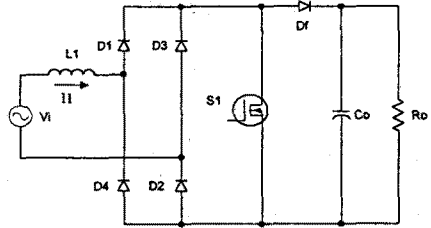


그림 1. 승압형 PWM 정류기
 Fig. 1. Boosting type PWM rectifier.

2.1.1 PWM정류기의 해석

정류기의 입력전압은 식 (1)과 같이 정의한다. 여기서 V는 전압의 최대값이다.

$$V_i = V \sin \theta \quad (1)$$

각 스위칭 구간에서의 전류파형은 그림 2와 같다. 평균입력전류 I_1 은 식 (2)로 근사화할 수 있다.

$$I_1 = \frac{VD^2 T_s}{2L} \frac{M \sin \theta}{M - |\sin \theta|} \quad (2)$$

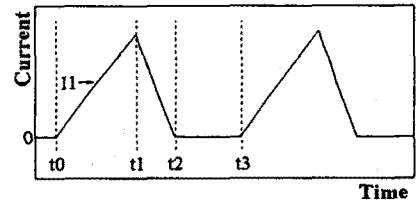


그림 2. 입력 전류 파형
 Fig. 2. Input current waveform.

입력전류가 불연속이 되기 위한 경계조건은 $\theta = \pi/2$ 일 때 식 (3)의 조건을 만족하면 된다.

$$T_s \geq t_2 - t_0 \quad (3)$$

따라서 식 (3)에 의해 최대 도통률 D_{max} 는 식 (4)로 얻어진다.

$$D_{max} = \frac{M-1}{M} \quad (4)$$

식 (4)는 입력전류가 불연속 또는 연속이 되는 경계조건으로 도통률을 항상 D_{max} 보다 작게 두어야 입력전류를 불연속으로 유지할 수 있다. 따라서 기존의 승압형 PWM 정류기는 높은 역률과 넓은 동작영역을 얻기 위해서는 승압률이 커야하는 단점이 있다.

2.2 인덕턴스 분산형 PWM 정류기

이러한 기존의 PWM정류기의 문제점을 개선하기 위해 그림 3의 회로를 제안한다. 제안한 회로는 승압용 인덕터를 L_1 , L_2 로 분리시켜 스위치 단락구간(파워링)은 동시에 에너지가 축적되고, 스위치 개방구간(프리휠링)은 독립적인 방출통로를 형성시켜 주므로써 전류의

프리유틀링시간을 단축시켜 불연속구간을 넓혀 준다. 회로의 동작은 스위치 S_1, S_2 를 일정한 주파수로 동시에 단락/개방 시키며, 이 때의 동작상태는 4가지의 모드로 분류되며, 각 모드별 동작도는 그림 4와 같다.

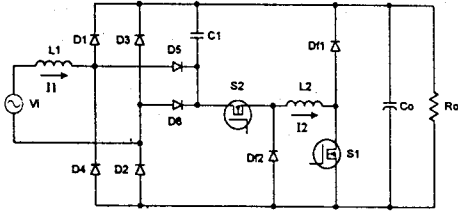


그림 3. 제안한 PWM 정류기
Fig. 3. The proposed PWM rectifier.

2.2.1 제안한 PWM 정류기의 해석

제안한 PWM정류기의 입력전류파형은 그림 4와 같다. 여기서 $t_0 \sim t_1$ 까지를 모드 1, $t_1 \sim t_2$ 까지를 모드 2, $t_2 \sim t_3$ 까지를 모드 3, $t_3 \sim t_4$ 까지를 모드 4라 정의한다.

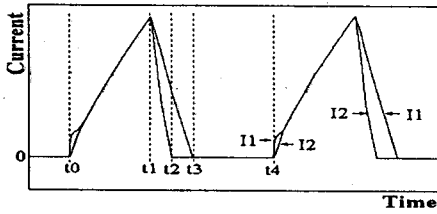


그림 4. 입력 전류 파형
Fig. 4. Input current waveform.

(1) 모드 1 : $t_0 \sim t_1$

먼저 모드1은 스위치 S_1, S_2 가 단락되었을 때이며, 그림 5 (a)의 전류통로를 형성한다. 따라서 전류가 전압의 순시값에 비례해서 불연속에서부터 증가하는 구간으로 송압용 인덕터들에 에너지가 공급되는 파워링구간이다. 여기서 전류는 식 (5)~(7)과 같이 쓸 수 있으며, L_1, L_2 는 송압용 인덕터이다.

$$I_1(t) = I_2(t) = \frac{V_i}{L_1 + L_2} (t - t_0) \quad (5)$$

$$I_1(t_1) = I_2(t_1) = \frac{V_i}{L_1 + L_2} (t_1 - t_0) \quad (6)$$

$$t_1 - t_0 = DT_s \quad (7)$$

(2) 모드 2 : $t_1 \sim t_2$

모드 2는 프리유틀링모드로서 그림 5 (b)의 전류통로를 형성한다. I_1 은 I_2 에 비해 천천히 감소되므로 I_2 가 0이 되는 지점을 경계로 모드 2와 모드 3을 구별하며, 각각의 전류의 수식은 식 (8), (9)로 표현된다.

$$I_1(t) = \frac{V_i - V_o}{L_1} (t - t_1) + I_1(t_1) \quad (8)$$

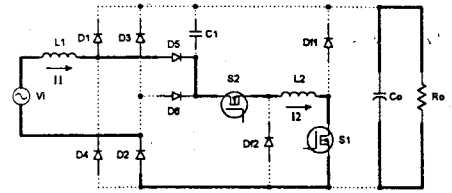
$$I_2(t) = \frac{-V_o}{L_2} (t - t_1) + I_2(t_1) \quad (9)$$

또한 t_2 에서 I_2 는 0이 되므로 $t_2 - t_1$ 을 식 (10)과 같이 얻을 수 있다.

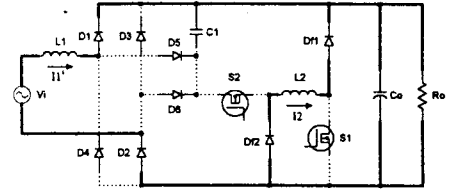
$$t_2 - t_1 = \frac{L_2}{L_1 + L_2} \frac{V_i}{V_o} DT_s \quad (10)$$

따라서 식 (8)과 (10)을 이용해 $I_1(t_2)$ 를 구하면 식 (11)과 같이 얻어진다.

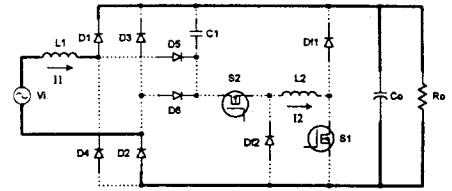
$$I_1(t_2) = \frac{L_2 V_i + (L_1 - L_2) V_o}{L_1 (L_1 + L_2)} \frac{V_i}{V_o} DT_s \quad (11)$$



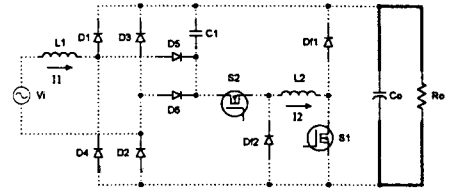
(a) mode 1



(b) mode 2



(c) mode 3



(d) mode 4

그림 5. 제안한 PWM 정류기의 동작모드

Fig. 5. The operational modes of the proposed PWM rectifier.

(3) 모드 3 : $t_2 \sim t_3$

$I_2(t_2) = 0$ 이므로 그림 5 (c)의 통로가 형성되고, I_1 은 식 (12), (13)과 같다.

$$I_1(t) = \frac{V_i - V_o}{L_1} (t - t_2) + I_1(t_2) \quad (12)$$

$$t_3 - t_2 = \frac{L_2 V_i + (L_1 - L_2) V_o}{(V_o - V_i)(L_1 + L_2)} \frac{V_i}{V_o} DT_s \quad (13)$$

(4) 모드 4 : $t_3 \sim t_4$

인덕터에 저장된 에너지가 모두 소모된 후 전류가 0이되어 불연속으로 되는 구간이다. 즉, 이 구간에서는 다시 스위치가 단락될 때까지 전류가 흐르지 않는다.

2.2.2 입력전류와 경계조건

1주기 평균입력전류 I_1 은 t_1 에서 최대이므로 식 (14)로 표현할 수 있다.

$$I_1 = \frac{1}{2} I_1(t_1) \frac{(t_3 - t_0)}{T_s} \quad (14)$$

따라서 이를 정리하면 식 (15)를 얻을 수 있다.

$$I_1 = \frac{V_i D^2 T_s}{2(L_1 + L_2)^2} \frac{(L_1 + L_2) V_o - L_2 V_i}{V_o - V_i} \quad (15)$$

기존 송압형PWM정류기와 마찬가지로 입력전류가 불연속이 되는 경계조건은 $t_0 \sim t_3$ 가 스위칭주기 T_s 보다 작으면 된다. 따라서 $t_0 \sim t_3$ 의 구간은 $\theta = \pi/2$ 일 때 식

(16)을 만족하면 된다.

$$T_s \geq t_3 - t_0 \quad (16)$$

따라서 최대 도통률 D_{max} 는 식 (17)과 같이 구해진다.

$$D_{max} = \frac{(L_1 + L_2)(M-1)}{(L_1 + L_2)M - L_2} = \frac{M-1}{M - \frac{L_2}{L_1 + L_2}} \quad (17)$$

식 (17)은 입력전류가 불연속과 연속이 되는 경계 조건으로써 식 (17)에서 보면 L_2 가 클수록 D_{max} 는 커짐을 알 수 있다. 즉, 승압용 인덕터를 분산시키면 기존보다 넓은 도통률에서 불연속 입력전류를 유지할 수 있음을 의미한다. 따라서 식 (4)와 (17)을 이용해서 승압률에 대한 최대도통률의 그림을 그려보면 그림 6과 같고, 제안된 회로의 최대도통률이 기존의 정류기에 비해 승압률의 전 구간에서 높음을 볼 수 있다.

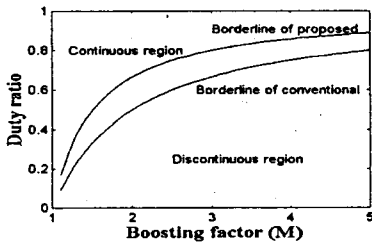


그림 6. 승압률 대 최대도통률

Fig. 6. Boosting factor vs. maximum duty.

2.2.3 경계조건을 만족하기 위한 설계

L_1, L_2 의 최적설계는 I_1 과 I_2 의 감소시간을 동일하게 하는 조건, 즉, $t_2 - t_3$ 구간이 0이되는 조건이므로 식 (18)을 만족하면 된다.

$$L_2 V_i + (L_1 - L_2) V_o = 0 \quad (18)$$

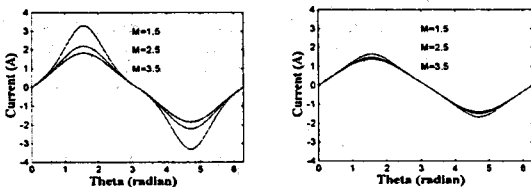
따라서 전체인덕턴스 값을 $L = L_1 + L_2$ 과 같이 두면, 각각의 L_1, L_2 는 식 (19)로 정리된다.

$$L_1 = L \frac{M-1}{2M-1}, \quad L_2 = L \frac{M}{2M-1} \quad (19)$$

식 (18)에 식 (1), (19)를 대입하면 식 (20)의 입력전류를 얻는다.

$$I_1 = \frac{VD^2 T_s}{2L} \frac{M \sin \theta (2M-1 - |\sin \theta|)}{(2M-1)(M - |\sin \theta|)} \quad (20)$$

식 (2)와 (20)을 이용하여 정규화된 입력전류파형을 그리면 그림 7과 같다. 그림 7 (a)에서 보면 승압률이 작으면 입력전류파형에 왜곡률이 크게 되어 역률이 낮아진다. 그러나 그림 7 (b)에서 보면 (a)와는 달리 승압률이 작을때와 클때의 입력전류파형에 왜곡률이 크게 차이가 나지 않고 일정하게 유지되는 것을 볼 수 있으며 이는 낮은 승압률에서도 높은 역률을 얻을 수 있음을 의미한다.



(a) Conventional (b) Proposed

그림 7. 승압률에 대한 정규화된 입력전류

Fig. 7. Boosting factor vs. normalized input current.

한편 역률은 식 (21)과 같이 정의된다.

$$PF = \frac{P}{S} = \frac{P_{in}}{P_{rms}} = \frac{2}{\pi} \frac{\int_0^{\pi/2} V_i I_1 d\theta}{V_{rms} I_{rms}} \quad (21)$$

따라서 식 (21)의 분자, 분모는 입력전류방정식 (20)을 이용하여 다음과 같이 표현할 수 있다.

$$P_{in} = \frac{D^2 T_s V^2}{\pi L} \int_0^{\pi/2} \frac{M \sin^2 \theta (2M-1 - \sin \theta)}{(2M-1)(M - \sin \theta)} d\theta \quad (22)$$

$$P_{rms} = \frac{D^2 T_s V^2}{2LV \pi} \sqrt{\int_0^{\pi/2} \left(\frac{M \sin \theta (2M-1 - \sin \theta)}{(2M-1)(M - \sin \theta)} \right)^2 d\theta} \quad (23)$$

식 (22), (23)에서 역률은 승압률의 함수이며, 그림 8은 승압률에 따른 역률을 나타낸 것으로 기존의 회로는 그림 8 (a)와 같이 승압률이 1에 가까울수록 역률이 급격히 감소한다. 그림 8 (b)는 인덕터의 분산률을 1 : 1, (c)는 1 : 4인 경우이다. 그림 8 (b), (c)에서는 승압률이 낮으면 역률이 낮아지지만 기존회로에 비해 높은 역률을 유지하며, (c)의 분산비가 큰 경우가 더 많은 개선이 이루어짐을 볼 수 있다. 그림 8 (d)는 항상 각 승압률에 대한 최적의 인덕턴스값으로 구성된 회로에서의 결과이다. 그림 8 (d)에서는 승압률이 1에 가깝더라도 역률의 감소가 급격하지 않다. 여기서 제안한 회로의 최적승압률은 식 (19)에 따라서 식 (24)로 결정된다.

$$n = \frac{L_2}{L_1} = \frac{M}{M-1} \quad (24)$$

단, 승압률 M은 1보다 큰 경우이며, 그림 9와 같은 특성을 나타낸다. 즉 낮은 승압률에서는 L_2 를 크게 하는 것이 역률이 개선되며, 높은 승압률에서는 L_1 과 L_2 가 같은 것이 최적의 역률특성을 갖는다.

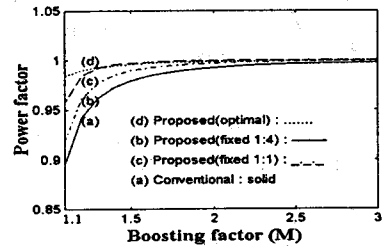


그림 8. 승압률에 대한 역률

Fig. 8. Boosting factor vs. power factor.

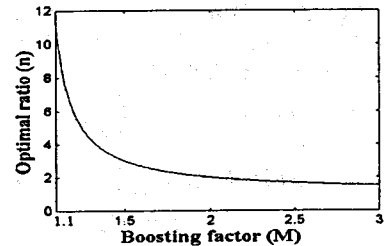


그림 9. 승압률에 대한 최적 인덕턴스 분산률

Fig. 9. Boosting factor vs. optimal inductance distribution ratio.

따라서 제안한 회로는 부하의 변동이 큰 경우에도 항상 높은 역률을 유지할 수 있으며, 동일한 역률조건에서 기존회로보다 더 낮은 출력전압을 얻을 수 있어 부하측 소자의 정격을 낮추는 효과도 있다.

2.3 실험

실험에 사용된 계수들은 표 1과 같다.

표 1. 실험계수

Table 1. Parameter of experiment.

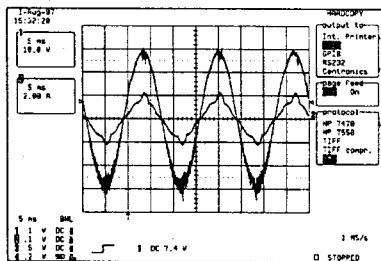
출력 (P_o)	25 W	승압용 인덕터	250 μ H
입력전압 (V_i)	30 V	출력 커패시터	470 μ F
스위칭주기 (T_s)	50 μ sec	출력저항	250 Ω

그림 10은 기존회로와 제안한 회로의 승압률이 2.5(출력전압 74V)일 때의 입력전압과 전류의 실험파형이다. 그림 10 (a)는 전류의 연속으로 인한 왜곡이 일어나 역률이 0.986으로 낮아지고 있으나 (b)는 연속구간이 일어나지 않고 정현파에 가까운 전류파형이 얻어지며, 역률은 0.998로서 거의 1에 가까운 역률이 얻어진다. 이 때의 개선효과는 1.2%이며 승압률이 높아질수록 개선효과는 커짐을 그림 11을 보면 알 수 있다. 여기서 제안된 회로는 승압용 인덕터를 1 : 1로 분산시켜 125 μ H 2개를 사용한 결과이며, 1 : 4의 경우와 승압률이 1.2인 경우는 표 2와 그림 11에서 나타내었다.

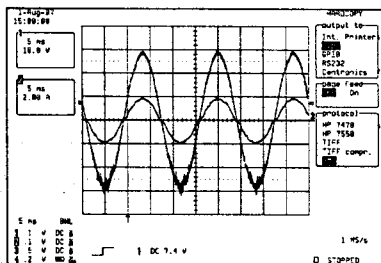
표 2. 승압률 대 역률(실험)
Table 2. Boosting factor versus PF(experiment)

승압률		1	2	2.5	
역률	기존회로	0.796	0.988	0.986	
	제안한 회로	1 : 1	0.919	0.995	0.998
		1 : 4	0.97	0.997	0.99
	개선 효과	1 : 1	+12.3%	+0.7%	+1.2%
	1 : 4	+17.4%	+0.9%	+0.4%	

이상의 실험 결과는 표 2와 같이 정리되며, 그림 11은 승압률이 1에서 2.5까지 기존회로와 제안한 회로를 실험을 통해 얻은 결과와 비교한 것이다. 그림 11에서 보면 해석에서와 마찬가지로 (b), (c)의 제안한 회로가 (a)의 기존회로에 비해 승압률에 대한 역률이 전구간에서 높음을 알 수 있고, 높은 역률을 유지하는 승압률의 구간이 넓음을 알 수 있다. 또한 인덕터의 분산률이 1 : 4 일때 승압률이 큰 경우는 그림 11의 (c)처럼 기존의 역률을 유지하면서 승압률이 낮은 경우의 역률을 크게 개선할 수 있음을 알 수 있다.



(a) Conventional (PF=0.986)



(b) Proposed (PF=0.998)

그림 10. 입력 전압과 전류 파형 (승압률 2.5)
Fig. 10. Input voltage and current waveforms (boosting factor 2.5).

3. 결 론

기존의 승압형 PWM정류기는 일정범위의 도통률을 만족하는 높은 승압률에서는 높은 역률을 얻을 수 있으나 제약된 조건을 벗어나면 역률이 급격히 떨어지는 단점을 가지고 있다. 본 논문에서는 승압용인덕터를 입력

측과 출력측으로 분산해 각각의 스위칭동작시마다 분리된 인덕터 각각에 대해 독립적인 전류통로를 형성시켜 프리윌링에 걸리는 시간을 단축시켰다. 따라서 입력전류의 불연속범위가 넓어져 기존회로에 비해 넓은 승압률 범위에서 역률특성을 개선할 수 있었다.

그러므로 제안한 회로는 기존의 PWM 정류기에 비해 낮은 승압률에서도 높은 역률을 얻을 수 있기 때문에 기존의 PWM 정류기에서 높은 역률을 얻기 위해 승압률을 높였을 때 발생하는 부하측 소자의 정격이 올라가는 문제점을 해결할 수 있다. 또한 기존의 PWM정류기에서는 도통률이 일정범위를 넘으면 입력 PWM 전류가 연속으로 되어 역률이 급격히 떨어지게 되지만, 제안된 회로에서는 높은 역률을 유지하는 도통률의 구간을 넓히므로써 넓은 부하범위에 대해서 우수한 역률 특성을 가진다. 그리고 승압용 인덕터의 입·출력 분산비를 크게 하면 크게 할수록, 승압률이 낮은 영역에서의 역률특성이 개선된다.

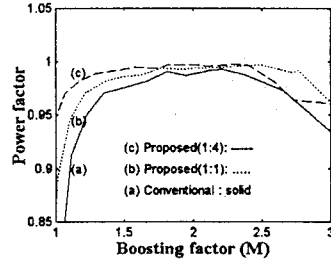


그림 11. 승압률 대 역률(실험)
Fig. 11. Boosting factor vs. power factor (experiment).

(참 고 문 헌)

- [1] A. R. Prasad, P. D. Ziogas and S. Manias, "An Active Power Factor Correction Technique for Three-Phase Diode Rectifiers," *IEEE Power Electronics Specialists Conference (PESC '89) Records*, pp. 58-66, June 1989
- [2] D. H. Shin, S. W. Im, W. H. Kwon, B. H. Koo, J. G. Cho and K. Y. Joe, "Analysis of Dual 3-phase PWM Rectifier," *EEIS*, Vol. 1, No. 4, pp. 88-96, December 1996
- [3] E. L. M. Mehl and I. Barbi, "An Improved High Power Factor and Low Cost Three-Phase Rectifier," *IEEE Applied Power Electronics Conference (APEC '95) Proceedings*, pp. 835-841, March 1995
- [4] E. L. M. Mehl and I. Barbi, "Design Oriented Analysis of a High Power Factor And Low Cost Three-Phase Rectifier," *IEEE Power Electronics Specialists Conference (PESC '96) Records*, pp. 165-170, June 1996
- [5] M. S. Dawande, V. R. Kanetkar and G. K. Dubey, "Three-Phase Switch Mode Rectifier with Hysteresis Current Control," *IEEE Trans. on Power Electronics*, Vol. 11, No. 3, pp. 466-471, May 1996
- [6] M. H. Rashid, *Power Electronics Circuits, Devices, and Applications, 2nd Ed.*, Prentice-Hill, 1993, pp. 55-100
- [7] N. Mohan, T. M. Undeland and W. P. Robbins, *Power Electronics Converters, Applications, and Design, 2nd Ed.*, John Wiley & Sons, 1995, pp. 480-504