

임피던스매칭을 이용한 고주파 전력증폭기의 설계

Design of the High Frequency Power Amplifier by the Impedence Matching

김 인 철

(한양대학교 산업대학원)

조 영 수 · 이 상 설

(한양대학교 전자전기공학부)

Kim In Chol

(Hanyang Univ. Industrial Graduate School)

Cho Young Soo · Lee Sang Seol

(Hanyang Univ. Electronic & Electric Engineering)

요 약

무선통신 분야에서 다량의 정보전송과 CDMA,PCS 등의 상업화에 의해 광대역 고출력 증폭기의 요구가 증가하고 있다. 제품화된 파워 모듈에 비해 트랜지스터로 구성된 전력증폭기는 비용의 감소와 효율증대,생산성 향상의 이점이 있다.

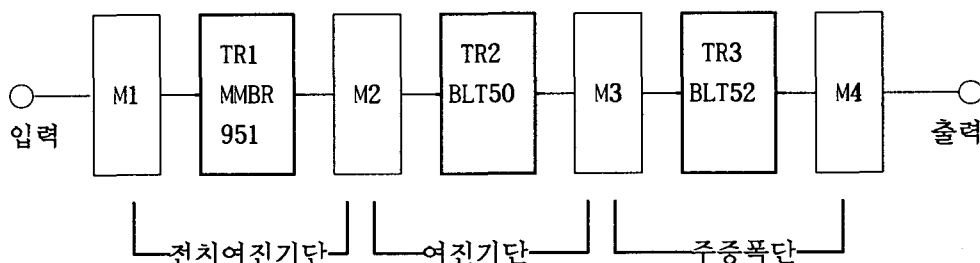
3단의 증폭기를 사용하여 VHF(148~174MHz),UHF(440MHz~470MHz)대역에서 5W이상의 전력과 45%이상의 효율을 얻었으며, 적정한 바이어스회로와 임피던스 정합회로망을 설계하여 제작,실험함으로써 기존의 파워 모듈과 동일한 크기,성능을 나타냈으며,발진,방열,하모닉제거등 전력증폭기에서 요구하는 사항을 만족하였다.또한 UHF트랜지스터를 사용하여 VHF의 증폭기를 임피던스 매칭을 이용하여 설계할수 있음을 실험에 의하여 입증하였다.

1. 서 론

무선통신에 있어서 점차 다량의 정보를 전송하여야하는 시스템의 발전과 인공위성의 등장 아울러 CDMA,PCS 등의 상업화에 발 맞추어 광대역 고출력 증폭기의 요구가 늘 어가고 있다.본 논문에서는 VHF,UHF대 광대역 다단 전력증폭기를 설계한다.증폭기의 주파수대역은 148MHz~174MHz와 440~470MHz 두 종류로 하고, 5W이상의 출력과 28dB의 이득을 얻도록한다.증폭기 시스템은 3단으로 구성한다.제1단은 전치여진기단으

로서 입력정합회로와 RF트랜지스터 MMBR951로 구성하고,제2단은 여진기단으로서 중간정합회로와 RF트랜지스터 BLT50으로 구성하고,제3단은 주증폭단으로서 제2중간 정합회로와 RF트랜지스터 BLT52로 구성한다.전치여진기단은 A급으로,여진기단은 B급으로 동작시키고,최종 출력단은 대역폭을 크게하고 이득을 높이기 위해서 C급으로동작시킨다.

II. 다단 증폭기의 씨스팀 구성



<그림 1> 다단 증폭기의 구성도

입력레벨은 +10dBm으로 VCO와 완충증폭기를 거친 신호의 크기로 선정하였다.그림.1은 다단증폭기의 구성도이다.+10dBm의 입력레벨이 전치여진기단의 10dB이득을 가진 TR1(MMBR951)을 거치면서 +20dBm의 신호로 증폭되며, 여진기단의 TR2(BLT50)에 의하여 또한 10dB의 이득으로 신호의 크기가 +30dBm으로 증폭된다.마지막으로 주증폭단은 8dB의 이득을 얻을수 있는 TR3(BLT52)를 거쳐 +38dBm의 출력을 얻을 수 있도록 구성하였다.전치여진기단과 여진기단은 A와 B급 바이어스로서 비교적 신호의 왜곡없이 신호가 증폭되도록 하고, 주증폭단은 효율이 좋은 C급바이어스를 사용한다.

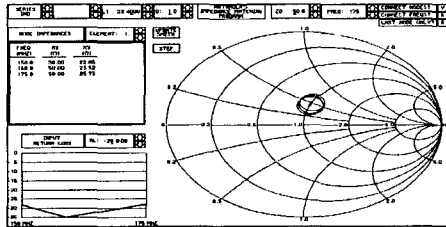
M1,M2,M3,M4는 전력을 쏘스에서 부하로 최대한 전달하기 위한 임피던스 정합회로망이다.무선통신에서는 대체로 입.출력임피던스를 50 Ω으로 하고 있다. M1은 입력임피던스를 50 Ω으로 할때 TR1(MMBR951)의 입력임피던스와 임피던스매칭을 위한 정합회로망이다. M2는 TR1(MMBR951)의 출력임피던스와 TR2(BLT50)의 입력임피던스간의 정합회로망이며, M3는 TR2(BLT50)의 출력임피던스와 TR3(BLT52)의 입력임피던스간의 정합회로망이다. M4는 TR3(BLT52)의 출력임피던스와 출력측 50 Ω 과의 정합회로망이다.

Ⅲ. 광대역 고출력 다단증폭기의 설계 및 제작

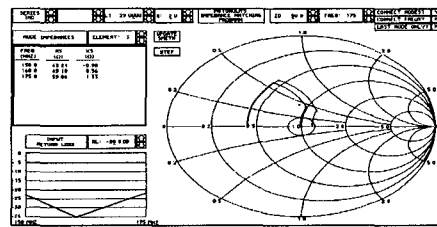
1. VHF 전치 여진기단 설계

<표 1> MMBR951의 VHF 주파수대역에서의 입출력임피던스

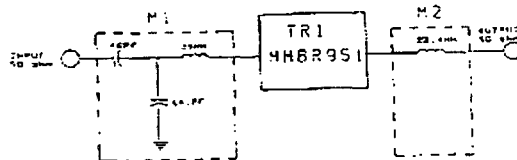
주파수(MHz)	입력 임피던스(Z11)	출력 임피던스(Z22)
150MHz	20.7-j0.85	50.25-j25.9
160MHz	21.2-j0.8	50.19-j23.9
175MHz	21.5-j0.75	50.12-j21.9



<그림 2> 정합회로망 M1



<그림 3> 정합회로망 M2



<그림 4> MIMP를 이용하여 설계한 회로도

<표 1>은 MMBR951의 입출력임피던스 특성을 나타내고 있다. M1은 입력임피던스 50Ω 과 MMBR951의 입력임피던스간의 정합회로망으로서, <그림 2>의 스미스차트에서 보는바와같이 3소자를 사용하여 Q는 2, 반사 손실이 전대역에서 -23dB 이상 되도록 설계되어있다. <그림 3>은 정합회로망 M2로서 MMBR951의 출력임피던스와 50Ω 간의 정합회로망이다. M2는 MMBR951의 출력임피던스가 스미스차트상에서 정규화저항 $r=1$ 인 원에 있으므로 하나의 직렬인덕터로 된다.

+10dBm의 입력레벨을 받아 +20dBm의 크기로 증폭하기위하여 MIMP에 의한 이론적 결과를 근거로 실장,실험한 결과 <표 2>와 같은 결과를 얻었다.

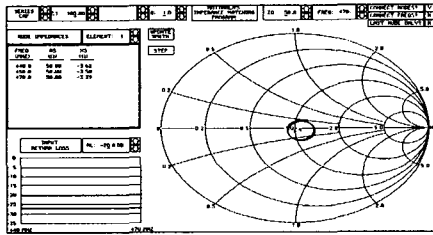
<표 2> VHF 전치 여진기단의 실험결과

실험 항목		148MHz	156MHz	166MHz	174MHz	단위
전력	7.5V	19.6	19.6	19.8	19.6	dBm
총 전류		90	90	88	89	mA

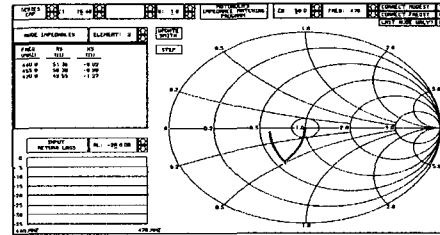
2. UHF전치여진기단설계

<표 3> MMBR951의 UHF 주파수대역에서의 입출력임피던스

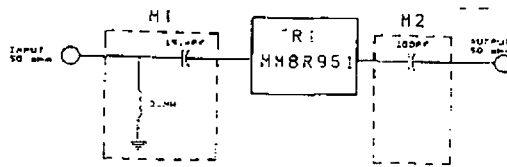
주파수(MHz)	입력 임피던스(Z11)	출력 임피던스(Z22)
440MHz	28.8-j2	54+j1.5
455MHz	29-j2.2	54.25+j2.1
470MHz	29.5-j2.35	54.75+j3.1



<그림 6> 정합회로망 M2



<그림 5> 정합회로망 M1



<그림 7> MIMP를 이용하여 설계한 회로도

M1은 입력 50Ω과 MMBR951의 입력임피던스간의 정합회로망으로서, <그림 5>의 스미스차트에서 보는 바와같이 21NH 병렬 인덕터와 15.4PF 직렬 커패시터를 사용하여, 반사 손실 -20dB, Q는 1로서 매우 낮게 정합되었다. Q를 낮게하면 광대역 정합에 있어서 설계시 매우 유리하다. <그림 6>에서의 정합회로망 M2 역시 MMBR951의 출력

임피던스가 50Ω 근처에 있기 때문에 여러단의 정합소자가 필요하지 않고 직렬 커패시터 100PF으로도 정합이 가능하다.

효율은 낮지만 신호를 왜곡없이 증폭하기 위해서 VHF,UHF 전치여진기단에서는 A 급 바이어스를 사용하여 구성하였다. 전치여진기단에서는 신호의 정형성이 중요하므로 무리하게 증폭하지는 않았다. 결과는 <표 4>와 같다.

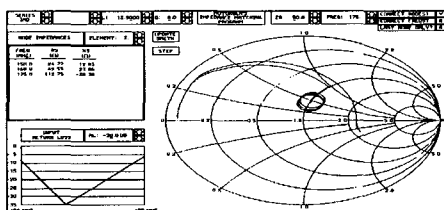
<표 4> UHF 전치 여진기단의 실험결과

실험항목	440MHz	450MHz	460MHz	470MHz	단위	
전력	7.5V	20	20.5	21	21	dBm
총 전류	100	100	110	110		mA

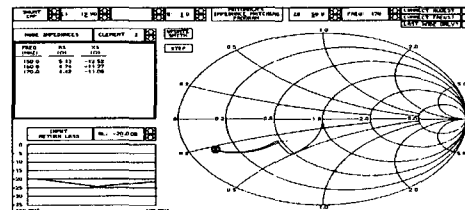
3. VHF 여진기단 설계

<표 5> BLT50의 VHF 주파수대역에서의 입출력임피던스

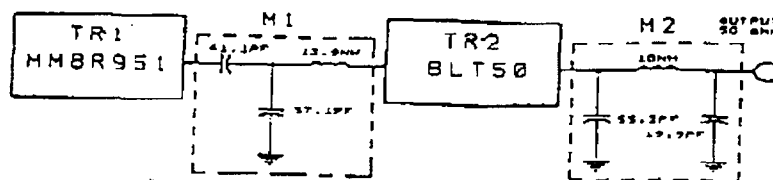
주파수(MHz)	입력 임피던스(Z11)	출력 임피던스(Z22)
150MHz	$2.2+j0.4$	$5+j11.5$
160MHz	$2.23+j0.5$	$5.1+j11.3$
175MHz	$2.25+j0.65$	$5.2+j11$



<그림 8> 정합회로망 M1



<그림 9> 정합회로망 M2



<그림 10> MIMP를 이용하여 설계한 회로도

<그림 10>의 MMBR951의 출력임피던스와 BLT50의 입력임피던스간의 정합회로망 M1은 직렬 커패시터 41.1PF, 병렬 커패시터 57.1PF, 직렬 인덕터 13.9NH로 정합되며, M2는 BLT50의 출력임피던스와 출력 50Ω 간의 정합회로망으로 병렬 커패시터 55.2PF, 직렬 인덕터 10NH, 병렬 커패시터 19.9PF이다. <그림 8> M1의 스미스차트에서 보는 바와같이 트랜지스터의 임피던스가 낮기 때문에 원하는 대역전체에 대한 정합이 어렵다. 160MHz에서는 반사 손실이 -35dB이나 150MHz와 175MHz에서는 -8dB~-6dB로 손실이 심하다. 결과는 <표 6>과 같다.

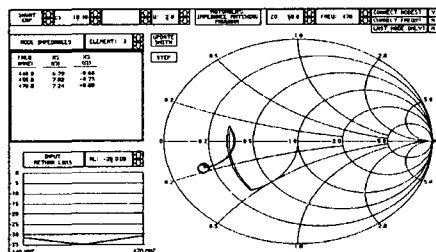
<표 6> VHF 여진기단의 실험결과

실험 항목		기호	148MHz	156MHz	166MHz	174MHz	단위
전력	7.5V	POL	1.2	1.25	1.3	1.18	W
총 전류		A	175	180	195	175	mA

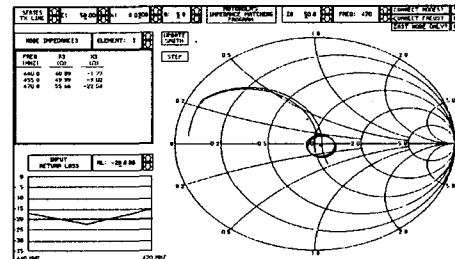
4. UHF 여진기단 설계

<표 7> BLT50의 UHF 주파수대역에서의 입출력임피던스

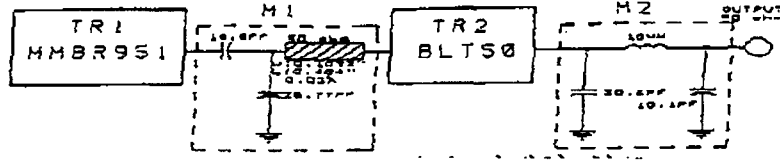
주파수(MHz)	입력 임피던스(Z11)	출력 임피던스(Z22)
440MHz	$2.57+j2$	$7+j9$
455MHz	$2.6+j2.1$	$7.15+j8.7$
470MHz	$2.63+j2.2$	$7.3+j8.5$



<그림 11> 정합회로망 M1



<그림 12> 정합회로망 M2



<그림 13> MIMP를 이용하여 설계한 회로도

<그림 13>의 정합회로망 M1에서의 스트립 선로는 $Z_0 = 50 \Omega$, $T = 0.7 \text{MIL}$, $H = 63 \text{MIL}$, $E = 5$ 로서 0.03λ 의 길이로 설계하였다. 스트립 선로의 사용은 VHF대역에서는 10NH이상의 인덕터값을 가지므로 스프링 코일이나 칩 코일로도 가능하나 UHF에서는 10NH이하의 소자를 사용하기 어려우므로 PCB 패턴을 이용한 스트립 선로를 사용한다. 여진기단에서는 B급 바이어스를 사용하여 전치여진기단의 A급 바이어스처럼 신호의 정형성에 중점을 두어 설계하였다. 결과는 <표 8>과 같다.

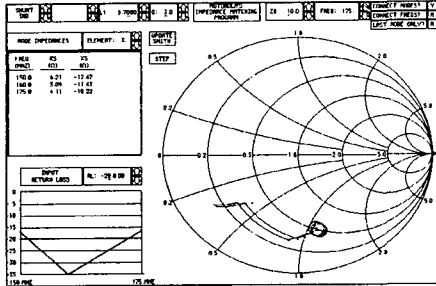
<표 8> UHF 여진기단의 실험결과

실험 항목		기호	440MHz	450MHz	460MHz	470MHz	단위
전력	7.5V	POL	1.3	1.45	1.35	1.35	W
총 전류		A	180	200	195	190	mA

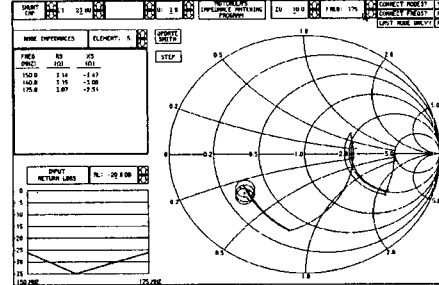
5. VHF 주 증폭단 설계

<표 9> BLT52의 VHF 주파수대역에서의 입출력임피던스

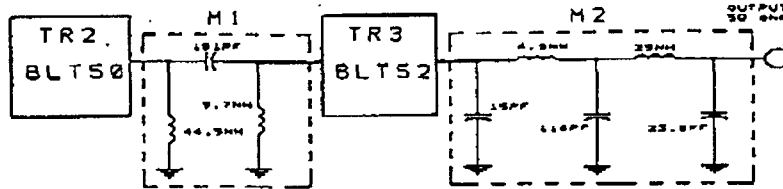
주파수(MHz)	입력 임피던스(Z_{11})	출력 임피던스(Z_{22})
150MHz	$1.6 - j3.3$	$3.0 + j3.2$
160MHz	$1.55 - j3.15$	$3.15 + j3.0$
175MHz	$1.5 - j3.0$	$3.3 + j2.7$



<그림 14> 정합회로망 M1



<그림 15> 정합회로망 M2



<그림 4-16> MIMP를 이용하여 설계한 회로도

<그림 16>에서 BLT50의 출력임피던스와 BLT52의 입력임피던스간의 정합회로망 M1은 병렬 인덕터 44.5nH, 직렬 커패시터 181pF, 병렬 인덕터 9.7nH로 정합되며, M2는 BLT52의 출력임피던스와 출력 50Ω간의 정합회로망으로 병렬 커패시터 15pF, 직렬 인덕터 4.9nH, 병렬 커패시터 116pF, 직렬 인덕터 29nH, 병렬 커패시터 23.8pF이다. 결과는 <표 10>과 같다.

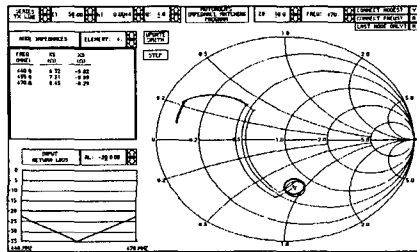
<표 10> VHF 주 증폭단의 실험결과

실험 항목	기호	148MHz	156MHz	166MHz	174MHz	단위	
전력	7.5V	POL	6.5	6.8	7.1	6.6	W
총 전류	A	1.54	1.55	1.6	1.7	W	
총 효율	η	49.6	49.2	47.7	44.9	%	

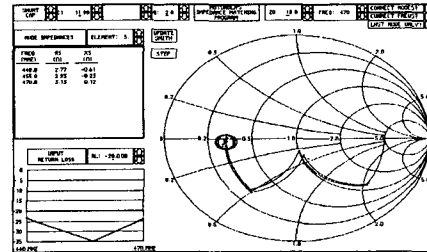
6. UHF 주 증폭단 설계

<표 11> BLT52의 UHF 주파수대역에서의 입출력임피던스

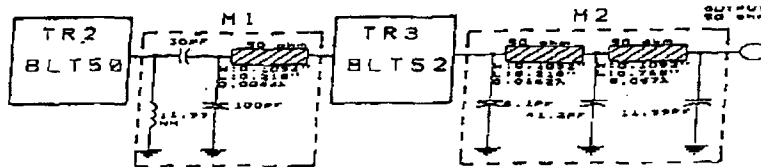
주파수(MHz)	입력 임피던스(Z_{11})	출력 임피던스(Z_{22})
440MHz	$0.68+j0.88$	$2.9+j0.25$
455MHz	$0.74+j0.9$	$3+j0.245$
470MHz	$0.8+j0.92$	$3.1+j0.24$



<그림 17> 정합회로망 M1



<그림 18> 정합회로망 M2



<그림 19> MIMP를 이용하여 설계한 Schematic

<그림 19>에서 BLT50의 출력임피던스와 BLT52의 입력임피던스간의 정합회로망 M1은 병렬 11.99NH, 직렬 30PF, 병렬 100PF, 스트립 선로 0.0044λ로 정합되며, M2는 병렬 커패시터 8.1PF, 직렬 스트립 선로 0.0162λ, 병렬커패시터 41.3PF, 직렬 스트립 선로0.057λ, 병렬커패시터11.99PF이다.스트립 선로는,

$Z_0=50\Omega$, $T=0.7\text{MIL}$, $H=63\text{MIL}$, $E=5$ 의 조건에서 설계하였다. 주증폭단에서는 여진기단에서의 입력을 받아 최종 증폭하는 단계로 C급바이어스를 사용하여 최대 효율을 얻는다. 결과는 <표 12>와 같다.

<표 12> UHF 주 증폭단의 실험결과

실험항목		기호	440MHz	450MHz	460MHz	470MHz	단위
전력	7.5V	POL	6.9	6.9	6.6	6	W
총 전류		A	1.6	1.52	1.5	1.4	W
총 효율		η	47.7	50.2	50.9	54.5	%

IV. 실험 및 결과

실험결과는 <표 13>, <표 14>에서 보듯이 출력전력은 VHF,UHF모두 6W이상이며, APC(Auto Power Control)로 5.5W를 만들었을 경우 45%이상의 효율을 얻었다.

<표 13> UHF POWER AMP의 전기적 특성

실험항목	기호	SPEC		결 과				단위	
		TYP	LIMIT	440MHz	450MHz	460MHz	470MHz		
전력	7.2V	POL	6	5.5	6.9	6.9	6.6	6	W
	-15%		-	3	4.2	4.2	3.8	3.2	W
	+15%		-	-	8	8	7.8	7.3	W
총 효율	η	45 At5.5W	40 At5.5W	47.7	50.2	50.9	54.5	%	
총 전류	A	1.7 At5.5W	2.2 At5.5W	1.6	1.52	1.5	1.4	A	
2nd 하모닉	2 fo	-30	-25	-34	-33.8	-33.8	-33.6	dBc	
3th & Etc 하모닉	n fo	-35	-30	-54.8	-58.8	-60	-55	dBc	

이것은 설계시 목표에 만족할만하다. 또한 UHF 트랜지스터를 가지고 VHF대역에서도 정확한 트랜지스터의 입출력임피던스와 임피던스매칭에 의해서 설계가능하다는 것을 실험으로 확인하였다. 하지만 실험결과에서 보듯이 VHF에서는 원하는 전력은 얻었지만 UHF보다 효율에서는 다소 떨어지는 결과를 보인다. <그림 20>과 같이 전력증

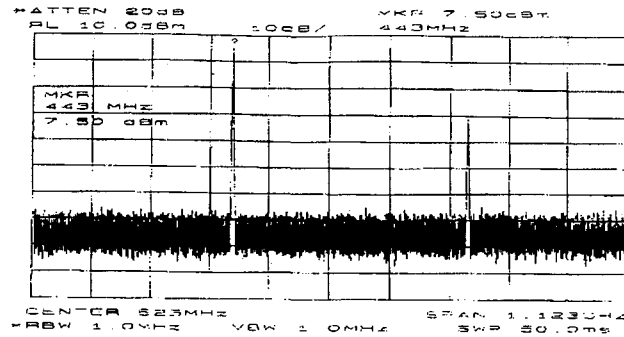
폭기에서는 자신의 주파수이외에 모든 하모닉을 LPF(LOW PASS FILTER)에서 제거 하지만 AMP자체에서-30dB이상을 제거해야한다. 이르기 위해서 정합회로망을 가능한 대로 LPF형식으로 구성하였다. 증폭회로는 필수적으로 발진이 발생할수있다. 어떠한 조건에서도 증폭회로가 안정영역에 있도록 적정한 바이어스와 임피던스 매칭이 필요하다. LOAD VSWR을 20:1 (LOAD) 2.5Ω 에서도 발진이 일어나지 않도록 안정하게 설계하였다. <그림 21>의 최종회로도에서 입력 50Ω 과 MMBR951사이에 정합회로망이 다른것은 전력증폭기 설계시 입출력임피던스를 50Ω상태에서 설계하였으나 실제 SET 장착시에는 입력 +10dBm은 완충증폭단의 트랜지스터 BFR92의 출력임피던스와 정합시키기위해 직렬캐패시터를 사용하였다. <그림 22>는 제작된 전력증폭기의 모습이다.

<표 14> VHF POWER AMP의 전기적 특성

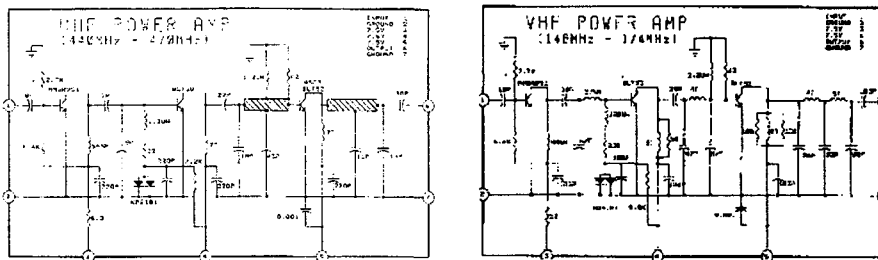
실험항목	기호	SPEC		결 과				단위	
		TYP	LIMIT	148MHz	156MHz	166MHz	174MHz		
전력	7.2V	POL	6	5.5	6.5	6.8	7.1	6.6	W
	-15%		-	3	4.4	4.6	4.6	4.2	W
	+15%		-	-	8.3	8.6	9	8.4	W
총 효율	η	45 At5.5W	40 At5.5W	49.6	49.2	47.7	44.9	%	
총 전류	A	1.7 At5.5W	2.2 At5.5W	1.54	1.55	1.6	1.7	A	
2nd 하모닉	2 fo	-30	-25	-32.8	-35.2	-38.6	-42.2	dBc	
3th & Etc 하모닉	n fo	-35	-30	-65.4	-65.4	-64.6	-68.2	dBc	

V. 결 론

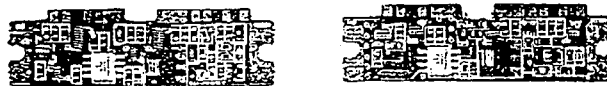
기존의 제품화된 전력 모듈대신 직접 트랜지스터를 사용하여 설계하므로써 경제적 비용의 이점과 사용자가 원하는 주파수대역과 출력전력을 얻을 수있으므로 기존의 전력모듈보다 효율에있어 우수하다. 3단의 증폭기(TR1:MMBR951, TR2 : BLT50, TR3 :



<그림 20> 전력 증폭기의 스펙트럼 파형



<그림 21> 전력 증폭기의 최종 회로도



<그림 22> 제작된 전력 증폭기의 모습

BLT52)를 사용하여 VHF(148~174MHz), UHF(440~470MHz) 주파수 대역에서 +37dBm (5W) 이상의 출력전력과 45%이상의 효율을 얻었다. 이런 결과를 얻기 위해서는 각 트랜지스터가 최대의 성능을 내기위한 적절한 동작점을 정해주는 바이어스회로와 소스에서 부하까지 최대한의 전력이 전달될수있게 하기위한 임피던스 정합회로망설계가 필요하다. 신호의 왜곡없이 안정된 증폭을 하기위하여 전치여진단과 여진단에서는 A급,B급 바이어스회로를 사용하였으며, 주증폭단에서는 최대전력을 얻기위하여 효율

이 높은 C급바이어스를 사용하였다.광대역정합을 위하여 Q는 낮게 하였으며,하모닉을 제거하기 위하여 LPF(Low Pass Filter)형식으로 정합회로망을 구성하였다. UHF트랜지스터를 사용하여 VHF대역의 증폭기를 임피던스매칭을 이용하여 설계할 수 있음을 실험에 의하여 입증하였다.

참 고 문 헌

- [1] Tri T. Ha, Solid-State Microwave Amplifier Deign, John Wiley & Sons,Inc.,1981.
- [2] Steve McIntyre, "Demystifying New Generation Silicon High Power FETs,"Microwave Journal, pp.123-128, April 1984.
- [3] Joe Johnson, Solid Circuits, Communications Transistor Co.,1973.
- [4] H. Richard Phelan, "A wide-Band Parallel-connected Balun," IEEE TRANSACTIONS ON MTT Vol.MTT-18, NO.8, pp.259-263, May 1980.
- [5] Raymond Basset, "Three Balun Designs For Push-Pull Amplifiers," MICROWAVES, pp.47-52, July 1980.
- [6] R.S.Carson, High-Frequency Amplifiers, John Wiley & Sons,Inc.,1982.
- [7] William H.Froehner, "Quick Amplifier Design with scattering parameter," Electronics, pp.100-108, October 1967.