

## A-1

### 기판조건에 따른 Co/Zr 이중층을 이용한 epitaxial CoSi<sub>2</sub> 성장 및 특성연구 (A study of the growth and behavior of epitaxial CoSi<sub>2</sub> using Co/Zr bilayer on the different substrates)

한양대학교 김동욱, 전형탁  
연락처 김동욱  
(133-791) 서울시 성동구 행당동 17번지  
한양대학교 금속공학과 반도체재료 실험실  
TEL : (02) 290-0387, FAX : (02) 281-5957

#### 1. 서론

반도체 소자가 점점 더 미세화, 집적화됨에 따라 현재 giga급 기억소자의 경우 design-rule이 약 0.15~0.18μm로 작아지게 되어서 좀 더 저저항의 contact 및 배선재료의 개발의 필요성이 증가하고 있다. 따라서 금속실리사이드는 낮은 저항과 높은 열적 안정성, 혼공정의 적용이 용이하기 때문에 활발히 연구되어지고 있다. 그 중 Co-silicide는 낮은 비저항값과 Si과의 격자상수의 차이가 1.2% 정도로 작아서 에피성장이 가능하기 때문에 저저항용 silicide 재료로 널리 연구되어지고 있다. 그러나 Co 단일층으로 Co-silicide를 형성할 경우는 Si 소비가 많고 단결정 성장을 하기 때문에 Si 와 Co-silicide 계면이 매우 불균질해지고 dopant들의 재배열로 접촉저항이 증가하여 전기적 특성이 나빠진다[1]. 이러한 단점을 해결하기 위해 Co/Ti 이중층의 층역전 현상을 이용한 Co-silicide 형성이 많이 보고되어지고 있는데 이는 Ti이 Si 표면의 자연산화막 제거능력이 우수하고 Co-silicide 형성을 위한 우수한 확산방지막의 역할을 하기 때문이다. 그러나 TiSi<sub>2</sub>는 고온에서 상전이가 발생하며 Si 소모량(2.24배)이 많은 단점이 있다. Ti과 같은 죽인 Zr은 열역학적으로 Ti 보다 자연산화막 제거 능력이 좋고(ZrO<sub>2</sub> 생성열이 TiO<sub>2</sub> 보다 낮음) 과다한 Si의 확산을 방지하여 Ti 이중층 보다 더욱 우수한 성질의 Co-silicide 층을 얻을 수 있을 것으로 기대된다.[2][3] 또한 Zr-silicide는 Si 소모량(1.74배)이 적고 상전이가 일어나지 않으므로 고온에서도 안정한 C49상만이 존재하는 등 우수한 성질을 갖는다. 그래서 본 연구에서는 Zr 이중층을 이용하여 기판의 조건(단결정, 비정질)과 Zr의 두께비에 따른 Co-silicide의 형성과 영향을 고찰하였다.

#### 2. 실험방법

기판은 p-type Si(100) wafer와 여기에 CVD로 1000Å의 비정질 Si을 증착한 wafer를 사용하였다. 기판은 piranha cleaning 후 HF cleaning을 하여 유기물과 자연산화막을 제거하였다. Base pressure가  $2 \times 10^{-9}$  torr인 UHV E-beam evaporator로 단결정과 비정질 웨이퍼에 Zr은 50, 100Å을 각각 증착한 후 Co 150Å을 증착했다. 단결정 기판위에 증착된 시편은 500부터 900°C까지 10분간 in-situ 열처리를 하였고 비정질 기판위에 증착된 시편은 같은 온도범위에서 20초간 RTA를 하였다. 만들어진 시편은 XRD로 상형성을 관찰하였고 AES로 화학적 분석을 하였으며 SEM과 TEM으로 표면과 계면의 형상을 분석하였다. 그리고 RBS로 epitaxial 층의 막질을 측정하였고 HRTEM으로 epitaxial CoSi<sub>2</sub>의 결정성을 관찰하였으며 4-point probe로 전기저항을 측정하였다.

#### 3. 결과

단결정 기판위에 Co 150Å Zr 50, 100Å을 증착한 시편은 700°C에서 부터 epitaxial CoSi<sub>2</sub>(200) 층이 나타났으며 이보다 낮은 온도에서는 Co<sub>2</sub>Si, CoSi 상이 나타났다. CoSi<sub>2</sub>(111) 층이 Zr 50Å 에서는 700°C에서 Zr 100Å 에서는 800°C에서 발견된다. 이는 Zr 층이 두꺼울수록 Co<sub>2</sub>Si CoSi 층이 높은온도 까지 유지되기 때문이다. 그리고 두께비가 다른 두 시편 모두 평탄한 계면을 얻을 수 있었다. 반면 비정질 기판위에 증착한 시편은 Co-silicide의 형성온도는 단결정 기판보다 낮았다. 즉 기판의 표면에너지의 차이에 의해서 낮은 형성온도를 보이는 것을 알 수 있다.

#### 4. 참고문헌

- [1] Jeong Soo Byun, Jae Jeong Kim, Woo Shik Kim, and Hyeong Joon Kim, J. Electrochem. Soc., 142(8), 2805(1995)
- [2] S. L. Hsia, T. Y. Tan, P. Smith, and G. E. McGuire, J. Appl. Phys., 70(12), 7579(1991)
- [3] C. W. T. Bulle-Lieuwma, A. H. Ommen, J. Hormstra, and N. A. M. Aussems J. Appl. Phys., 71(5), 2211(1992)