

**Deep sub-micron CMOS의 소자고립을 위한 Shallow Trench
식각공정에 관한 연구**
**(Investigation of the Shallow Trench Etch Process
for the Device Isolation of Deep sub-micron CMOS)**

이주호, 김현수, 엄근영
성균관대학교 재료공학과

반도체 집적회로 공정에 있어서 소자고립공정은 실리콘 칩내에 수백만개의 소자가 독립적으로 절연되어야 한다는 점에서 집적회로 공정에 있어서 가장 중요한 공정 중의 하나이다. 현재까지 소자간의 절연으로 연구되어온 방법으로는 modified LOCOS(LOCAl Oxidation of Silicon), Trench Isolation, Selective Epitaxy, Wafer bonding, 그리고 SIMOX(Separation by IMplanted Oxygen)등이 있는데 이들 방법중 생산적인 면에서 차세대 집적회로에 적용가능한 방법으로 가장 많은 관심이 집중되고 있는 방법은 trench isolation이다.

본 연구에서는 고밀도 플라즈마원인 planar inductively coupled plasma(ICP) 식각장비를 이용하고 반응성 가스로서 Cl_2 을 사용하여 실리콘 trench를 식각하였다. 또한 첨가가스인 O_2 와 N_2 를 이용하여 sidewall을 passivation시킴으로서 높은 식각속도와 식각선택도를 유지하도록 하였다. 이러한 가스 혼합으로서 vertical한 sidewall을 형성하고 trench refill에 용이하도록 trench 바닥의 모서리 부분이 둥근 모양이 되는 물리적인 손상이나 표면오염이 없는 깨끗한 trench형성을 얻고자 하였다. ICP식각장비는 ICP power를 조절함으로써 플라즈마 밀도를 변화시키고 bias voltage에 따라서는 기관으로 입사하는 이온의 에너지를 조절할 수 있는 장점을 지닌다. 따라서 5mTorr에서 ICP power를 200, 400, 600W로 변화시키고 bias voltage를 0-100V로 조절함으로써 trench형상에 미치는 효과를 조사하였다.

우선 순수 Cl_2 plasma에 첨가가스의 유량을 변화시켜가면서 patterning하지 않은 polysilicon, Si_3N_4 , SiO_2 를 식각함으로써 polysilicon의 식각속도와 polysilicon/oxide와 polysilicon/nitride의 식각선택도를 Nanospec을 이용하여 측정하였다. 실리콘의 식각속도는 1500-2000Å/min이었고 염소가스에 첨가가스를 혼합함으로써 실리콘의 식각속도는 감소하였으나 식각선택도가 증가하였다. 위 결과를 pad oxide 100Å과 nitride 2000Å으로 mask된 실제 실리콘 trench 식각에 적용하여 이의 단면을 SEM으로 trench의 형상, undercut과 trenching 정도등을 관찰하였다. 첨가가스의 혼합으로 sidewall passivation층이 형성되어 순수 염소가스만을 사용하여 식각하였을 경우보다 sidewall의 측면식각 속도가 감소하여 undercut이 감소하고 vertical한 trench sidewall을 얻을 수 있었다.

- 본 연구는 1996년도 현대전자의 차세대반도체 기반기술 개발사업의 연구비 지원에 의해 수행되었습니다.