

다이아몬드 평판 삼극관 전계방출 소자의 최적 구조를 위한 모의 실험

고태연, 조형석, 이승협, 이상조, 정복현, 전동렬
명지대학교 물리학과

서 론

최근 낮은 일함수를 가지는 전계방출 소자를 개발하려는 노력의 일환으로 활발히 연구되고 있는 다이아몬드와 다이아몬드상 카본(diamond-like carbon, DLC)은 비록 전계방출의 메커니즘이 규명된 것은 않았지만, 낮은 전기장에서의 전계방출 특성으로 인하여 전계방출 소자로서의 가능성을 인정받고 있다[1]. 이것은 바늘 형태가 아닌 평판에 게이트를 올린 삼극관 구조만으로도 전계방출을 기대할 수 있는데, 이러한 평판 전계방출 소자는 바늘을 만들 필요가 없으므로 제작 공정이 용이하다는 장점을 가지고 있다. 따라서 이러한 다이아몬드로 평판 삼극관 전계방출 소자 제작시 그 기하학적 구조를 최적화 시키는 모의 실험을 수행하였다.

실험 방법

본 모의 실험은 SNU-FEAT[2] 프로그램을 이용하였다. 이때 실험에서 얻은 다이아몬드와 DLC의 전류-전압 측정 결과를 이용하여 Fowler-Nordheim plot을 그린 후 그 기울기로부터 각각의 유효 일함수를 계산하여 모의 실험에 이용하였다. 다이아몬드는 도핑되는 도펀트인 보론의 양과 합성후 비정질층의 제거에 이용되는 수소 플라즈마 처리시간을 변화시키며 제작된 시편을 이용하였다. 또한 DLC는 합성시 바이어스 전압과 합성 가스의 종류를 변화시키며 제작된 시편을 이용하였다. 계산 결과 다이아몬드와 DLC의 유효 일함수는 각각 0.063eV, 0.059eV로 매우 작은 값을 가지고 있었다.

그림 1은 본 모의 실험에 이용된 소자를 나타내는데 다이아몬드의 경우 그 표면에 수 μm 크기의 피라미드 모양의 다결정을 가지고 있으므로 완전한 평판이 아닌 작은 바늘을 그려주었다. 이때 기하학적 위치와 크기는 다음과 같이 정하였다: 게이트 반경 = $1\mu\text{m}$, 캐소드와 게이트 사이의 거리 = $1\mu\text{m}$, 게이트 금속의 두께 = $0.3\mu\text{m}$, 캐소드와 어노드 사이의 거리 = $100\mu\text{m}$, 게이트 전압 = 5V, 어노드 전압 = 10V. 기하학적 변수로는 게이트 반경, 게이트 금속의 두께, 캐소드와 게이트 사이의 거리를 고려하였고, 절연층의 모양을 그림 1과 같이 5개로 나누어 각각의 전계방출 특성을 조사하였다.

결과 및 고찰

게이트 반경이 줄어들수록 방출 전류 증가하고 집적(focusing)도 좋아진다. 또한 게이트 두께가 커질수록 방출 전류 증가한다. 캐소드와 게이트사이의 거리 즉 절연층의 두께 변화에 따른 방출 전류를 보면 절연층의 두께가 커질수록 게이트 전극이 캐소드에서 멀어지므로 전기장을 감소시키는 효과를 가져와 이때의 방출 전류는 급격히 감소한다. 따라서 이 거리를 가능한 감소시키는 것이 좋으나, 절연층의

두께가 줄어들수록 유전 파괴(break down)가 일어나기 쉽고 집적이 나빠진다는 단점을 가진다. 절연층의 모양에 따른 변화에서 방출 전류가 큰 순으로 나타내면 3번, 2번, 5번, 1번, 4번 순으로 나타나는데, 가장 높은 방출 전류를 나타내는 두 소자를 비교해보면, 다른 소자에 비해 방출 전류의 차이는 그다지 크지 않지만, 3번이 2번에 비해 공정에 어려움이 있고 집적이 좋지 못하다는 것을 고려하면 2번이 더 좋은 조건을 가진다고 할 수 있다. 이것의 방출 전류는 가장 작은 방출 전류를 가지는 4번에 비해 30배 가량 큰 값이다.

결 론

모의 실험 결과 게이트 반경이 작을수록, 게이트 금속의 두께가 커질수록 방출 전류가 증가한다는 것을 알 수 있었다. 또한 최적의 절연층 모양은 절연층이 캐소드에 수직인 모양이라는 것을 알 수 있었다. 이 모양은 특별한 공정 기술을 요하지 않고 이제까지의 공정기술로도 제작이 가능하므로 낮은 일함수를 가지는 안정한 전계방출 소자를 제작할 수 있으리라 기대한다.

참고 문헌

- [1] T. Asano, T. Maruta, T. Ishkura, and S. Yamashida, "Field Emission from Plasma-Treated Diamond Particles" , Abs. 8th Int. Con. Vacuum Microelectronics. 283 (1995)
- [2] Seoul National University-Field Emission Analysis Tool
서울대학교 전자공학과 이종덕 교수 실험실에서 개발

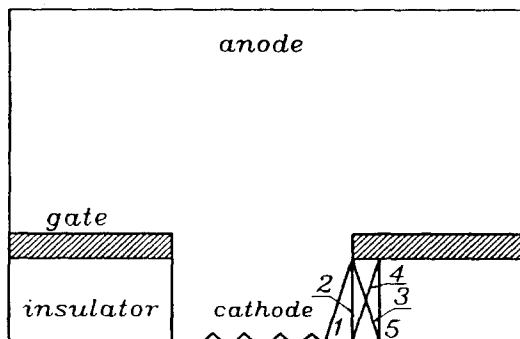


그림 1 평판 삼극관 전계방출 소자