

LPCVD법으로 증착된 비정질 실리콘박막의 고상결정화에 미치는 자기이온주입효과

(The Effect of Si Self Implantation on Solid Phase Crystallization of
Amorphous Silicon Films Grown by LPCVD)

홍익대학교 금속·재료공학과 황 의 훈* 노 재 상

액정표시소자(LCD)용 다결정 실리콘박막 트랜지스터(Poly-TFT's)제조에 사용되는 실리콘박막의 결정립 크기를 조대화 하려는 연구가 광범위하게 진행되고 있다. 특히 다결정 실리콘 박막은 비정질 실리콘박막에 비해 우수한 전하이동도값을 갖고 있는데 빠른 전하이동도를 갖기 위하여 최대한 결정립크기를 조대화해야 한다. 이를 위하여 핵생성을 억제하고 입자성장을 상대적으로 증진시키는 공정조건이 필요하다. 따라서 본 연구에서는 SiH_4 및 Si_2H_6 를 이용한 LPCVD실리콘박막증착거동을 조사하고 열처리 온도에 따른 고상결정화 거동을 관찰하였다. 또한 Si_2H_6 로 증착된 비정질 실리콘 박막의 고상결정화에 미치는 자기이온 주입 효과를 조사하였다.

실험에 사용된 저압화학증착기는 lamp heating에 의한 cold wall system으로 2×10^{-7} Torr의 초기진공도를 나타낸다. Si_2H_6 를 사용하여 480°C , 0.35Torr의 증착조건에서 1000A 증착된 비정질 실리콘 박막에 30 keV 및 100 keV Si^+ , 조사량 : $5 \times 10^{13} \sim 1 \times 10^{16}/\text{cm}^2$ 의 조건으로 자기 이온주입을 실시하였다. 자기이온주입된 비정질 실리콘 박막의 $550 \sim 630^\circ\text{C}$ 의 온도범위에서 관상로 열처리를 실시하였고 이온주입되지 않은 비정질박막과 비교하였다. 비정질 실리콘박막의 결정구조 및 열처리에 의한 결정화 거동을 분석하기 위하여 XRD를 사용하였고 결정립의 절대크기분석 및 결정화상태 분석을 위하여 TEM 관찰을 실시하였다. 이온주입조건 설정 및 관찰된 결과들의 해석을 위하여 Monte-Carlo Technique을 사용한 TRIM-code simulation이 수행되었다.

SiH_4 및 Si_2H_6 가스를 사용하여 비정질 실리콘박막을 증착하였을때의 증착온도에 따르는 증착속도는 Arrhenius거동을 나타내었다. SiH_4 및 Si_2H_6 가스를 사용하여 증착시의 활성화 에너지는 42~43 Kcal/mol로 같은 값을 보여주고 있다. 특히 Si_2H_6 의 경우 SiH_4 보다 약 10 배 빠른 증착속도를 보였는데 이는 Si_2H_6 의 경우 흡착기인 SiH_2 의 분해량이 SiH_4 보다 많고 분해에너지 또한 Si_2H_6 가 낮기 때문으로 판단된다. 비정질 실리콘으로부터 다결정 실리콘으로의 결정화 양상은 증착온도가 감소할수록, 증착압력이 높을수록 비정질도의 증가를 가져오고 이는 열처리시 잠복기의 증가를 통해 확인할 수 있었다. 비정질도의 증가로 인해 핵생성 지연 효과를 가져와 소수의 입자만이 성장하여 보다 큰 최종 결정립을 얻을 수 있었다. 그러나 430°C 까지의 저온증착을 통하여 아주 낮은 증착속도에서는 더 많은 불순물의 유입으로 최종 결정립크기가 오히려 감소함을 관찰할 수 있었다. 30 keV 및 100 keV 자기이온주입시 비정질 박막내부의 손상층의 농도는 비슷하나 후 열처리시 100 keV 자기이온주입시에만 잠복기의 많은 증가가 관찰되었다. 이는 손상층의 영역이 a-Si/SiO₂ 계면에 분포하여 많은 oxygen이 실리콘박막내부로 recoil 되었기 때문으로 생각되어진다. 이와같은 분석은 TRIM-code simulation을 통하여 확인할 수 있었다. 반면 30 keV 자기이온주입시에는 잠복기의 많은 증가가 관찰되지 않았다. 이는 손상층의 영역이 표면에서 약 800A 정도까지 분포하여 핵생성의 preferable site인 계면에 영향을 주지 않음으로 인한 결과라 판단된다. 100 keV 자기이온주입시 효과적으로 핵생성을 억제하여 조대한 결정립을 얻을 수 있었다.